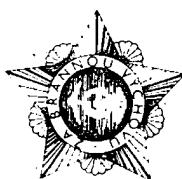


RADIO

AMATEŘSKÉ
NOSITEL
VYZNAMENÁNÍ
ZA BRANNOU
VÝCHOVU.
I. A II. STUPNĚ



ŘADA B PRO KONSTRUKTÉRY

ČASOPIS PRO ELEKTRONIKU
A AMATÉRSKÉ VYSÍLÁNÍ
ROČNIK XXXII/1983 • ČÍSLO 4

V TOMTO ŠEŠITĚ

Součástková základna elektroniky 121

DOPLŇKY ROZHLASOVÝCH PŘIJÍMAČŮ

Obvody autom. ladění 122

Analogové obvody 122

Digitální automatické ladění 126

Syntezátory 131

Syntezátory s obvody LSI 135

Digitální stupnice 140

Digitální stupnice s LSI 143

Impulsní regulátor napětí jako analogová dělička 146

Antennní zesilovače 147

Dva typické antennní zesilovače 149

Výběr místa pro přijímání anténu 151

Odrušení příjmu 152

Obvod pro automatické potlačení poruch 154

Stavba přístroje 156

Oživení přístroje 156

IO pro potlačení poruch 157

Potlačení poruch v přijímačích AM 157

Potlačení nezádoucích silných signálů 158

Jednoduchý indikátor stereofonních pořadů 158

Selektory hudby 160

AMATÉRSKÉ RADIO ŘADA B

Vydává ÚV Svatazáru ve vydavatelství NAŠE VOJSKO, Vladislavova 26, 133 66 Praha 1, tel. 26 06 51-7. Šéfredaktor ing. Jan Klaba, redaktor Luboš Kalousek, OK1FAC. Redakční rada: RNDr. V. Brunnhofer, V. Brzák, K. Donát, V. Gazda, A. Glanc, I. Harmac, M. Háša, Z. Hradík, P. Horák, J. Hudec, ing. J. T. Hyau, ing. J. Jaroš, doc. ing. dr. M. Joachim, ing. F. Králik, RNDr. L. Kryška, J. Kroupa, Ing. E. Móćik, V. Němec, RNDr. L. Ondříš, CSc., ing. F. Smolík, ing. E. Smutný, ing. V. Teska, doc. ing. J. Vackář, laureát st. ceny KG, J. Vorlický.

Redakce Jungmannova 24, 113 66 Praha 1, tel. 26 06 51-7, šéfredaktor linka 354, redaktor linka 353, sekretářka linka 355. Ročně vydáve 6 čísel. Cena výtisku 5 Kčs, poštovné předplatné 15 Kčs. Rozšířuje PNS, v jednotkách ozbrojených sil vydavatelství NAŠE VOJSKO, administrace Vladislavova 26, Praha 1. Objednávky přijímá každá pošta i doručovatel. Objednávky do zahraničí vyřizuje PNS, ústřední expedice a dovoz tisku, závod 01, Kafkova 9, 160 00 Praha 6. Tiskne NAŠE VOJSKO, n. p., závod 08, 162 00 Praha 6, Vlastina 710.

Za původnost a správnost příspěvku odpovídají autor. Návštěvy v redakci a telefonické dotazy pouze po 14 hodin. Číslo indexu 46 044.

Toto číslo má výjít podle plánu 20. 7. 1983

© Vydavatelství NAŠE VOJSKO

SOUČÁSTKOVÁ ZÁKLADNA ELEKTRONIKY V ČSSR

Stěžejním cílem hospodářské politiky, stanoveným XVI. sjezdem KSČ, je údržet a zkvalitnit dosaženou životní úroveň obyvatelstva i jeho sociální jistoty a to v souladu s výsledky, kterých bude dosaženo v rozvoji národního hospodářství. Jednou z hlavních úloh musí v tomto procesu sehnat elektrotechnický průmysl, zejména výrobci součástkové základny, před nimiž leží nelehký úkol, zabezpečit v širokém sortimentu, v odpovídající kvalitě a v přístupném cenovém úrovni aktivní i pasivní součástky pro potřebu všech odvětví národního hospodářství. Splněním tohoto předpokladu bude možno uskutečnit efektivní strukturální změny, hospodářně zhodnocovat všechny zdroje, urychlit a maximálně využít vědecko-technického rozvoje a také prohloubit účast naší ekonomiky v socialistické ekonomické integraci a mezinárodní dělbě práce. Sjezd proto uložil rozvíjet výrobu slaboproudých a elektronických zařízení a zabezpečit rychlý rozvoj součástkové základny elektroniky s přednostním růstem výroby mikroelektronických obvodů s velkou hustotou integrace.

Světoví výrobci v současné době produkuji asi 120 tisíc různých elektronických součástek, přičemž zhruba polovina tohoto počtu představují integrované obvody. Produkci těchto součástek se zabývají převážně velké americké a japonské koncerny, které v průběhu let získaly monopol v tomto druhu výroby, zejména v souvislosti s dodávkami pro vojenskou a kosmickou techniku. Rozvoj elektronické součástkové základny v takovém rozsahu je mimořádně náročný a mohou si jej dovolit výrobci disponujícími značnými investičními prostředky a dokonalou materiálerně technickou základnou (dominantní je dokonala technologie výroby). U investičních prostředků jsou to zejména zcela nová zařízení, která sice využívají pro výrobu obvodů malé a střední integrace, ale pro obvody LSI či MSI, kdy je na jednom čipu až několik desítek tisíc prvků, již naprostě nevyhovují. Rovněž velmi významným problémem je materiálová superčistota jak vlastních nosních křemičitých destiček, tak též potebných difúzních plnů, plných směsí či fotocitlivých roztoků. Velmi významným problémem je také zajištění superčistých mikrofiltrovaných chemikálií pro LSI obvody a soubor pomocných materiálů, zajíšťujících technologické procesy při výrobě systémů (čipů) integrovaných obvodů vysoké integrace a dalších mikroelektronických součástek, jako jsou hybridní IO, keramická pouzdra a další.

Domácí elektronický průmysl, jehož technicko-výrobní potenciál je zlomkem potenciálu předních světových výrobců se zabezpečením asi 40 tisíc druhu elektronických součástek nemůže tedy principiálně rozvíjet součástkovou základnu v takovém měřítku, jako přední světoví výrobci. Může však úspěšně rozvíjet vybrané obvody součástkové základny podle koncepcie, která určuje rozdělující tuzemské finální výrobky elektroniky a nezbytný export pro zabezpečení mezinárodní směny součástek.

Výroba elektronických součástek má opodstatnění pouze tehdy, mají-li součástky konkrétně využiti v některém finálním zařízení, které je nebo bude předmětem produkce. V minulosti byly elektronické součástky převážně univerzální povahy, t.j. daly se použít stejně dobře v rozhlasovém přijímači jako v těle zařízení průmyslové regulace. S rozvojem techniky, zejména s přichodem integrovaných obvodů, významně roste členovost součástek. Některé, např. obvody LSI, v sobě zahrnují celé funkční bloky „finálu“, nejsou tedy použitelné univerzálně, nýbrž jen v omezeném počtu aplikací. Jakákoliv technická koncepce rozvoje součástek se musí proto odvijet od koncepce rozvoje „finálu“. Mělo by být známo, jaké typy přístrojů a strojů budou rozvíjeny, aby pro ně mohli být zajištován rozvoj potebných součástek. Opačný postup je problematický, neboť obecně z libovolných součástek nelze řešit jakýkoli finální výrobek. V této oblasti je tedy zcela nezbytný cílově programový přístup. Při rozříšení sil v oboru finálních výrobků se dosahuje spíše jen průměrných výsledků, požaduje se malá sériovost při velkém sortimentu součástek, tím vzniká nízká efektivnost jejich produkce, což se dá projevit v nepříznivém vývoji cen jak součástek, tak i následné výrobků. Je tedy zřejmé, že výhodnější koncepcí je vycházet z oblasti „finálu“, sledovat pouze jeho určité druhy a tím dosáhnout světové špičky s komplexním zabezpečením.

Současným trendem v mikroelektronice je prudký přechod k vyšším stupním integrace. K tomu je však potřeba zajistit potřebná technologická zařízení. Avšak zavádění nových špičkových technologií je podmíněno úrovní vstupu, tj. kvalitou surovin, mate-

riálů, medií atd., ale i úrovní jejich cen. Další nezbytnou podmínkou je vybavenost přiměřeným měřicím zařízením. Vzhledem k disproporcím, které se v průběhu sedmdesátých let vytvořily mezi výrobou technologických zařízení a měřicí techniky a mezi potřebou rozvoje mikroelektroniky, vznikla u nás obtížná situace. Z důvodu nedosatečných vývojových a výrobních kapacit v této oblasti je třeba valnou část těchto zařízení dovážet z kapitalistických států, přičemž je však jejich valná část embargovaná. V podmírkách čs. národního hospodářství, při jeho závislosti na dovozu většiny základních surovin, materiálů a nespecializovaných výrobců materiálů pro elektroniku, jsou tyto skutečnosti bariérou k dosažení cenové konkurenčních výrobků součástkové základny. Každá změna cenové hladiny součástkové základny je proto mimořádný, vysoko časově i organizačně náročný úkol, neboť jde o soubor zhruba 40 tisíc prvků, vyráběných v pěti výrobních oborech koncernového podniku TESLA - Elektronické součástky. Tato VHJ je základnou československé elektroniky a mikroelektroniky. Sdružuje celkem osm koncernových podniků a dvě koncernové úcelové organizace. Jsou to:

- TESLA Rožnov, k. p., vyrábí polovodičové součástky výkonové tranzistory, tyristory, bipolární integrované obvody, mikroprosesory, paměti, vakuové součástky (obrazovky, elektronky). Zabývá se výrobou výchozích materiálů (křemíkové monokrystaly, molybdenové tyče a wolframové dráty) a jednoúčelových strojů. K podniku patří závody v Rožnově, Trinci, Vrchlabí a Opočně.

- TESLA Piešťany, k. p., je výrobcem polovodičových součástek (diody, tranzistory malého výkonu, unipolární integrované obvody, mikroprosesory, paměti). Vyrábí také speciální jednoúčelové stroje.

- TESLA Lanškroun, k. p., má na starosti výrobu pasivních součástek (kondenzátory, rezistory (odpor), potenciometry, je výrobcem i hybridičních integrovaných obvodů a jednoúčelových strojů. K podniku patří závody v Lanškrouně, Jablonném, Blatně, Ostravě a ve Staré L'ubovni.

- TESLA Jihlava, k. p., se zabývá výrobou konstrukčních dílů a příslušenství pro elektroniku (kontakty, vidlice, zásvuky, prepínáče, spojovací součásti) a pasivních součástek (závody v Jablonném).

- TESLA Hradec Králové, k. p., dělá polotovary pro elektronické součástky, (vysokofrekvenční keramické díly, keramická pouzdra pro integrované obvody, keramické kondenzátory, piezoelektrické kryštálové jednotky) a hybridní integrované obvody.

Dále to jsou koncernové podniky:

- Chronotechna, se sídlem ve Sternberku, který vyrábí mechanické i elektronické budíky PRIM, spináče hodin pro energetiku, elektronické pokladny, mechanické měřicí přístroje. Pobočné závody jsou v Brně, Stráni a v Gelnicích.

- Elton v Novém Městě nad Metují, který vyrábí rovněž pod znakem PRIM pánské náramkové hodinky mechanické i elektronické, nástěnné hodiny, autodinky a speciální časoměrné přístroje.

- Dias v Turnově, který je výrobcem technických kamenů pro potřebu přístrojové a časoměrné techniky ČSSR i zemí RVHP záchráni, syntetického safiru a rubínu. Do jeho výrobního programu patří obráběcí keramické britové destičky, diamantové nástroje k obrábění tvrdých a křehkých materiálů.

- TESLA Elstrost, účelová organizace, ve které se konstruují jednoúčelové stroje, technologická a měřicí zařízení, projekují se komplexní výroby pro elektroniku se specializací na digitální a vakuovou techniku, filtraci plnů, fotolithografii, optiku, klimatizaci a ohřev.

- Výzkumný ústav elektrotechnické keramiky v Hradci Králové, který se zabývá základním a aplikovaným výzkumem a vývojem v oblasti hmot, surovin, polotovarů a technologií elektrotechnické keramiky a speciálních materiálů.

Těžší zájmu výrobců mikroelektroniky se v následujících letech přesune do sféry automatizace mezi operační a operační manipulačí s cílem snížit výrobní náklady a tím i ceny mikroelektronických výrobků. Půjde především o to, zavést opakování soubory technologických zařízení určených hlavně pro realizaci vysoké modernizovaných a automatizovaných linek pro montáž a konečné operace při sériové výrobě v mikroelektronice. To se ovšem neobejdje bez zásadní inovace technologických zařízení, zavádění nových strojů i přístrojové měřicí techniky. Toto vše vyžaduje značné investiční náklady, které však doposud nebyly v plném souladu se záměry a potřebami rychlého rozvoje elektronizace v našem národním hospodářství.

DOPLŇKY ROZHLASOVÝCH PŘIJÍMAČŮ

Allan Matuška

Úvod

Současné rozhlasové přijímače vyšších tříd jsou pro snazší obsluhu vybavovány různými doplňky jako jsou indikátory výladění, šumové brány, indikátory síly pole (S-metry), indikátory mono-stereo, filtry nežádoucích signálů, potlačovače poruch, automatické ladění, dálkové ovládání, elektronické digitální stupnice, selektory hudby, indikátory nf signálu (VU-metry), elektronické přepínací zdrojů signálů, syntetizátory kmitočtu, mikropřesnosti pro řízení funkce přijímače atd. Pro některé typy přijímačů je možné považovat za doplněk i přijímač AM pro dlouhé, střední a krátké vlny. Pro krátké vlny se někdy používá konvertor, takže přijímač pak pracuje s dvojím směšováním.

Obvody automatického ladění

Varikapy, které jsou v současné době používány jak pro ladění na pásmech VKV, tak i na dlouhých, středních a krátkých vlnách, umožnily konstruovat obvody elektronického ladění bez toho, že by bylo třeba použít např. k otáčení ladícího kondenzátoru motorek. Na varikapy je nutné při automatickém ladění přivést pomalu se zvětšující nebo zmenšující napětí, např. z kondenzátoru, které zůstává konstantní při naladění na vysílač. Ten-to obvod pracuje současně i jako obvod automatického doladění kmitočtu, ADK.

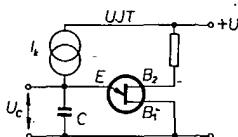
Automatické ladění bývá někdy doplněno obvody, které „zastaví“ automatické ladění jen při příjmu vysílače, které mají v místě příjmu dostatečnou sílu pole, dále i obvody šumové brány a obvodem přesného naladění vysílače. Obvody automatického ladění můžeme rozdělit podle způsobu získávání ladícího napětí na obvody analogové a digitální. Obvody digitální jsou určitým předstupněm syntezátoru kmitočtu.

Analogové obvody automatického ladění

Pro obvod elektronického automatického ladění je potřebné vytvořit zdroj pomalu se zvětšujícího napětí, které se po dosažení určité velikosti, odpovídající hornímu meznímu kmitočtu daného rozsahu, rychle zmenší na počáteční velikost, odpovídající dolnímu meznímu kmitočtu tohoto rozsahu. Napětí má pilovitý průběh. Získává se nabíjením kondenzátoru konstantním proudem – při dosažení požadovaného napětí je kondenzátor vybit na počáteční napětí dvoubázovým tranzistorem UJT. Při nabíjení kondenzátoru konstantním proudem má napětí v závislosti na čase lineární průběh. Proč se používá lineárně se zvětšující napětí si vysvětlíme v dalším odstavci.

Změna kmitočtu v závislosti na kapacitě je kvadratickou funkcí. Vycházíme-li z lineární změny kapacity, pak dostaneme při velké kapacitě malou a při malé velkou změnu kmitočtu. Kapacita varikapu se však nemění s přiloženým napětím lineárně. Při největší kapacitě varikapu (malém napěti) bude mít i malá změna napěti za následek velkou změnu kapacity, kdežto při minimální kapacitě (velkém napěti) se bude při stejně změně napětí měnit kapacita jen málo. Aby automatické ladění odpovídalo plynulému ručnímu ladění, musí se ladící napětí zvětšovat tak, aby se kapacita varikapu měnila lineárně.

Na obr. 1 je zapojení generátoru pilovitého napětí s dvoubázovým tranzistorem. Kondenzátor C je nabíjen ze zdroje konstantního proudu I_k . Pokud je napětí U_C na kondenzátoru menší než vrcholové napětí U_P dvoubázového tranzistoru, emitorová dioda nepovede. Diode



Obr. 1. Generátor lineárního pilovitého napětí s dvoubázovým tranzistorem

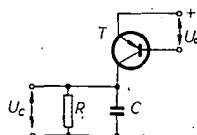
dou poteče jen malý zbytkový proud I_{EO} a vstupní odpor bude několik MΩ. Pro vrcholové napětí U_P platí:

$$U_P = U_S + \eta U_{BB},$$

kde U_S je hradici napětí emitorové diody, U_{BB} je napětí mezi bázemi (B_2 má kladné předpíti vzhledem k B_1), η je poměr napětí mezi emitorem a B_1 k napětí U_{BB} , který se pohybuje mezi 0,6 až 0,9. Tyto parametry bývají uvedeny v katalogu. Je-li napětí na kondenzátoru blízké hradicimu napětí U_S emitorové diody a zvětší-li se ještě o ηU_{BB} , otevře se přechod emitor-B₁, dvoubázového tranzistoru a kondenzátor se velmi rychle vybije, neboť emitorová dioda má malý odpor. Předpokladem je, že nabíjecí proud kondenzátoru bude menší než „úvraťový“ proud dvoubázového tranzistoru, aby se opět uzavřela emitorová dioda, když se napětí na kondenzátoru zmenší pod velikost hradicího napětí této diody. Pak se znova začne nabíjet kondenzátor.

Napětí na kondenzátoru C musí být po naladění na vysílač konstantní, případně se měnit jen v rozsahu doladování. Kromě toho musí být zaručeno, že ladící napětí zůstane konstantní i při kolísání síly pole přijímaného signálu.

Na obr. 2 je základní zapojení splňující tyto podmínky. Řidící tranzistor T je v sérii

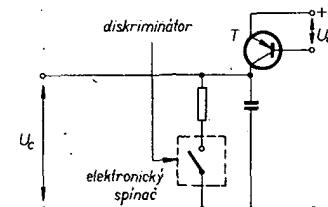


Obr. 2. Obvod pro konstantní ladící napětí a doladění

s nabíjecím kondenzátorem C. Na bázi řidícího tranzistoru je přivedeno napětí U_d z diskriminátoru, které je buď kladné nebo záporné podle toho, je-li mf kmitočet nižší nebo vyšší než kmitočet jmenovitý. Při rozladění, odpovídajícímu menšímu napětí než jaké je na kondenzátoru, dodá diskriminátor napětí takové polarity, že řidící tranzistor se otevře a nabíjecí kondenzátor bude nabíjen až do doby, kdy na diskriminátoru bude napětí nulové. Při rozladění, odpovídajícímu většemu napětí než jaké je na kondenzátoru, dodá obvod diskriminátoru napětí, které řidící tranzistor uzavře. Kondenzátor C bude vybijen přes rezistor R tak dlouho, dokud napětí z diskriminátoru nebude opět nulové. Tehdy vybijecí proud přes R bude stejný jako nabíjecí proud tranzistorem a napětí na kondenzátoru bude tedy konstantní. Obvody se tedy doladí samočinně na vysílač, kdy S-křivka diskriminátoru prochází nulou – napětí na kondenzátoru C bude konstantní.

Casová konstanta $\tau = RC$ musí být zvolena tak velká (řádu jednotek minut), aby se ladící napětí při kolísání přijímaného signálu (během několika sekund) zmenšovalo jen velmi málo. Tento pokles je způsoben pomalým vybijením kondenzátoru C přes rezistor R. Při „návratu“ signálu vysílače je tento úbytek opět doregulován. Vysílač tak zůstává naladěn i při „zmizení“ či krátkodobém výpadku signálu.

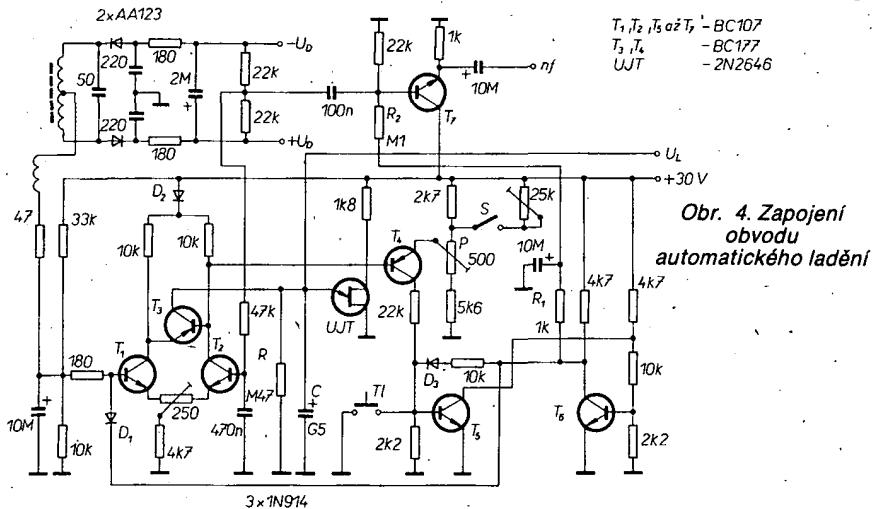
V autopřijímači musíme počítat s nestálým a částečně kolísavým signálem a je možné, že signál nebude po delší dobu vůbec zachycen. Během této doby se nabíjecí kondenzátor může vybit natolik, že diskriminátor nedodá žádné řidící napětí, když se signál znova objeví. Nastavený vysílač je tak „vymazán“. Abychom tomu zabránilí, je nutné rezistor R odpojit elektroickým spínačem (obr. 3). Jako



Obr. 3. Základní zapojení elektronického spínače

kritérium pro to, je-li signál vysílače přijímaný, je použito součtové řidící napětí diskriminátoru. Při zmizení přijímaného signálu je součtové řidící napětí nulové. Elektronický spínač je otevřen a přes R nepoteče vybijecí proud. Náboj kondenzátoru proto zůstane konstantní a přijímač zůstane naladěn na vysílač, jehož signál na delší dobu zmizel.

Na obr. 4 je praktické zapojení obvodu automatického ladění (dále OAL), který je tvořen rozdílovým zesilovačem T_1 , T_2 , bistabilním klopovým obvodem T_5 , T_6 , monostabilním klopovým obvodem s dvoubázovým tranzistorem UJT a tranzistory T_3 , T_4 a T_7 . Rozdílový zesilovač pracuje ve spoje-



Obr. 4. Zapojení obvodu automatického ladění

ní s tranzistorem T_3 , nabijecím kondenzátorem C a monostabilním klopým obvodem ve funkci generátoru pilovitého napětí OAL. Bude-li krátkodobě stlačeno tlačítko T_1 , překlopí se klopý obvod T_5, T_6 do stavu, kdy se tranzistor T_3 uzavře a tranzistor T_6 otevře. Napětí na kolektoru T_6 se zmenší až na saturacní napětí. Dioda D_1 začne vést, tranzistor T_1 se uzavře a tranzistor T_2 otevře. Rozdílovým napětím mezi kolektory T_1 a T_2 je řízen tranzistor T_3 , který dodává konstantní proud, jímž je lineárně s časem, nabijen nabijecí kondenzátor C (vybijecí proud přes R je zanedbán). Napětí na nabijecím kondenzátoru se zvětšuje tak dlouho, až je dosaženo vrcholového napětí dvoubázového tranzistoru UJT. Pak se nabijecí kondenzátor vybije přes přechod emitor-B₁ na velikost hradícího napětí diody emitor-B₁ dvoubázového tranzistoru. Pak se nabijecí kondenzátor znova nabije. Pomalu se zvětšující napětí na nabijecím kondenzátoru je použito jako napětí ladící.

Diody demodulátoru jsou zapojeny tak, že se při přelaďování objeví na bázi T_2 nejdříve kladné napětí a při dalším přelaďování napětí záporné. Přiblížme-li se při přelaďování k signálu vysílače s požadovanou sílou pole, pak kladně řídící napětí z demodulátoru přivedené do báze tranzistoru T_2 a zesílené tranzistory T_2 a T_4 překlopí bistabilní klopý obvod do výchozího stavu. Trimrem P můžeme nastavit úroveň potřebného pro překlopení bistabilního klopý obvodu pro danou úroveň síly pole. Spínačem S můžeme volit vstupní citlivost ve dvou stupních. Dioda D_2 kompenzuje teplotní drift napětí přechodu emitor-báze tranzistoru T_4 . Překlopením bistabilního klopý obvodu do výchozího stavu se uzavře dioda D_1 , takže přes tranzistory T_1 a T_2 rozdílového zesilovače poteče stejně velký kolektorský proud. Pak řídící tranzistor T_3 nedodává konstantní proud a nabijecí kondenzátor se nenabije. Řídící napětí na vstupech rozdílového zesilovače, ziskané z demodulátoru, je rozdílovým zesilovačem zesíleno a přivedeno k řídícímu tranzistoru T_4 . Tranzistor T_4 dodává teď nabijecí proud (určený řídícím napětím z demodulátoru), který reguluje napětí na kondenzátoru, takže bude dosaženo přesného doladění na přijímaný signál.

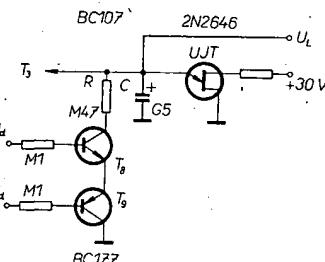
Nf složka demodulovaného napětí je přes emitorový sledovač T_7 přivedena k nf zesilovači. Emitorový sledovač propouští nf signál jen tehdy, je-li obvod OAL nalaďen na vysílač. Během ladění je napětí na kolektoru T_6 téměř nulové a báze emitorového sledovače T_7 nedostává kladné předpětí a T_7 je uzavřen. Šumová brána potlačuje šumy během ladění.

kterým je tento kondenzátor nabijen. V obr. 4 je tato doba 8 s. Jako indikátor můžeme použít ručkové měřidlo, cejchované v MHz a zapojené místo rezistoru R. Je rovněž možné použít digitální měřicí kmitočtu.

Na obr. 6 je zapojení OAL s Millerovým integrátorem. Demodulátor připojený do bodů X a J řídí rozdílový zesilovač T_3 a T_4 . Z kolektoru T_3 je vedena informace do generátoru pilovitého napětí s T_7, T_8 , zapojenými v Darlingtonově zapojení, které pracují jako Millerův integrátor. Přepnutí na konci pásmu, závislé na ladícím napětí (vývod L), je realizováno tranzistory T_5 a T_6 . Pro „udržení“ OAL slouží tranzistor T_2 . Pro šumovou bránu s tranzistorem T_1 je využito informace o napěti na kolektoru T_2 , přivedeném do báze T_1 . Obvod na obr. 6 pracuje takto: tlačítkem T_1 nastartujeme obvod OAL. Kolektor T_3 se tím uzemní, napětí na bázi T_2 se zmenší a T_2 se uzavře. Jeho kolektorové napětí se zvětší a je přes R a D_1 přivedeno do báze T_3 , ten se uzavře. Protože neteče žádný kolektorský proud přes T_3 , na odporu R_9 nevznikne úbytek napětí, který udržuje diodu D_2 uzavřenou. Ta se otevře a připojí rezistor R_{24} přes R_8 na zem. Tím se zmenší časová konstanta nabijení a napětí na kolektorech T_7, T_8 Millerova integrátoru se začne zvětšovat. Napětí odebíráno z těchto kolektorů je použito jako ladící napětí.

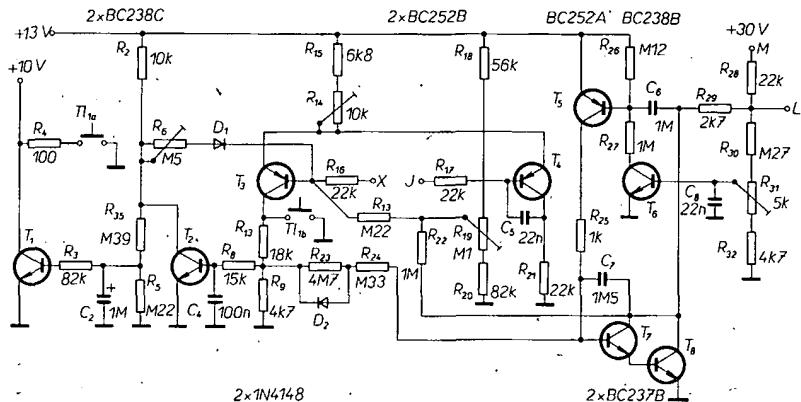
Při prolaďování se při zachyceném signálu vysílače objeví na demodulátoru S-křivka. Záporným napětím S-křivky se D_1 uzavře a T_3 se otevře. Rozdílový zesilovač T_3, T_4 se překlopí do výchozího stavu a na kolektoru T_3 průtokem proudu přes R_9 vznikne kladné napětí, které uzavře diodu D_2 , čímž se skokově změní asi 15krát časová konstanta Millerova integrátoru T_7, T_8 a ladění bude přerušeno. Současně bude vodivý T_2 ; napětí na jeho kolektoru se zmenší a uzavře se tranzistor T_1 , který otevře šumovou bránu pro průchod nf signálu. Millerův integrátor je řízen přes rozdílový zesilovač T_3, T_4 napětím S-křivky.

Na obr. 7 je jiná verze obvodu automatického ladění. Vstupní tranzistor T_1 , zapojený jako emitorový sledovač, tvoří spolu s tranzistory T_2, T_3 zesilovač stejnosměrného sítě, odebírané z výstupu kmitočtového demodulátoru. Tranzistory T_4, T_5 jsou zdroje konstantního proudu. Rozdíl kolektorských proudů se nastavuje trimrem R_{10} . Ladící napětí se odebírá z kondenzátoru C_2 a je vedeno jednak na varikapu a jednak na báze emitorového sledovače T_7 . Napětí na emitoru T_7 je použito s vhodným měřidlem (voltmetrem) k měření ladícího napětí a tím odpovídajícího kmitočtu. Měřidlo tak tvoří vlastní elektronickou stupnicí přijímače.

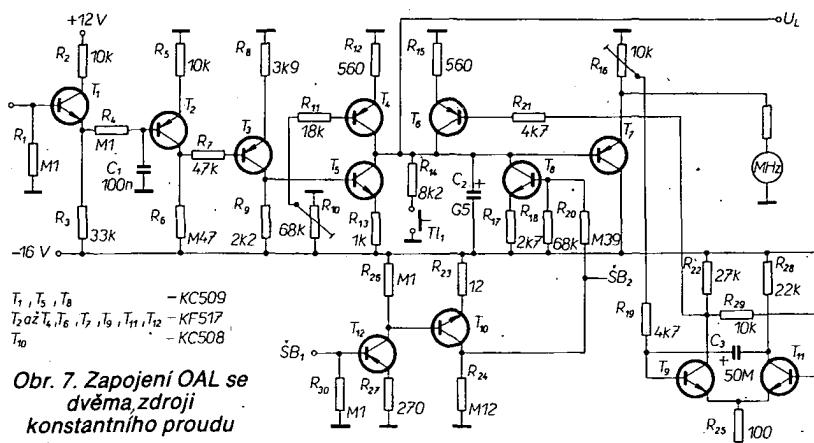


Obr. 5. Zapojení elektronického spínače

ný pro mobilní přijímače, u nichž se požaduje odolnost proti kolísání síly pole vysílače. Popsaný obvod OAL byl použit pro rozsah ladících napětí 4 až 16 V. Pro jiná ladící napětí je nutné upravit monostabilní klopý obvod. Doba přeladění je určena kapacitou nabijecího kondenzátoru C a velikostí konstantního proudu,



Obr. 6. Zapojení OAL s Millerovým integrátorem

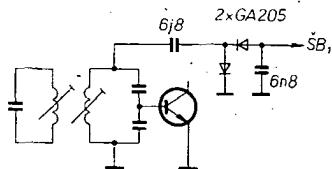


Obr. 7. Zapojení OAL se dvěma zdroji konstantního proudu

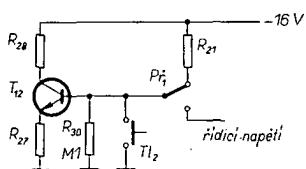
Tranzistory T_6 , T_9 a T_{11} , tvoří obvod zpětného vracení. Jeho úkolem je zmenšit ladící napětí po dosažení -15 V (vrchní konec pásmá) skokem k nule (spodní konec pásmá). Uvedené tři tranzistory lze vypustit, spokojíme-li se s ručním vracením (tlačítko T_{11}). Tranzistory T_9 a T_{11} , tvoří monostabilní klopový obvod, který se po dosažení požadovaného ladícího napětí (nastaveno odporovým trimrem R_{16}) překlopí. Záporný impuls, který vznikne při překlopení, je přiveden na bázi tranzistoru T_6 , který se otevře a vybije kondenzátor C_2 . Ladící napětí se skokem zmenší na 0 V .

Pro ty, kteří by chtěli použít automatické ladění ve spojení se šumovou bráhou, je obvod s tranzistory T_8 , T_{10} a T_{12} . Pokud přijímač pracuje se zapojenou šumovou bráhou, je žádoucí, aby se OAL zastavil pouze na stanicích, jejichž úroveň je nastavena šumovou bránou. Pokud je na bázi tranzistoru T_{12} nulové napětí, je uzavřen a rovněž je uzavřen T_{10} . Tranzistor T_8 bude tedy otevřen (velikost otevření je dána poměrem odporů rezistorů R_{18} , R_{20} a R_{24}). T_8 pracuje jako pomocný zdroj konstantního proudu, zapojeného paralelně k T_5 . Proto bude kondenzátor C_2 rychleji nabíjen na vyšší napětí. Toto zrychlené ladění jednak zkracuje dobu nutnou k přeladění mezi stanicemi, jednak zaručuje, že se ladění zastaví pouze na silných stanicích. Při naladění na silnou stanici bude na bázi T_{12} takové napětí, že se uzavře tranzistor T_8 .

Vhodné ovládací napětí (záporné) lze získat usměrněním mf signálu. Nevhodnějším místem pro odběr mf signálu je poslední mf filtr před demodulátorem.



Obr. 8. Získání záporného ovládacího napětí

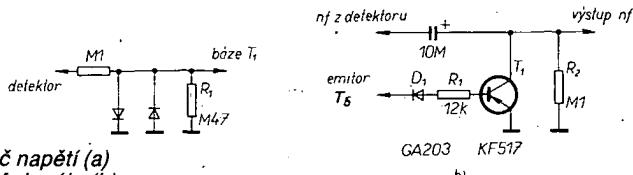


Obr. 9. Přepínání šumové brány

musíme místo tranzistorů p-n-p použít tranzistory n-p-n a opačně pólovat diody.

Všechny doposud uvedené OAL byly vybaveny jen jedním tlačítkem a směr ladění se měnil až na konci pásmá. Obvod, který umožňuje změnu směru i v pře- laďovaném pásmu, musí být vybaven dvěma spínači. Ve spojení s elektromechanickou pamětí (odporové děliče) je možné naladit předvolené vysílače. Kmitočet je indikován voltmetrem ocejchovaným v MHz.

Na obr. 11 je blokové zapojení obvodu OAL s možnou změnou směru ladění. Regulační zesilovač RV nabíjí nebo vybíjí nabíjecí kondenzátor C. Po zapnutí přístroje není kondenzátor C nabit. Detektor napětí D₁ ovládá překlopení klopného obvodu KO₂ a kondenzátor C se nabíjí až do doby, kdy se odpojí D₁ a kdy detektor



Obr. 10. Omezovač napětí (a)
a obvod umílení nf signálu (b)

(obr. 8). Povel k přeladění na další stanici získáme tlačítkem T_{l_2} (obr. 9). V jedné poloze Pr, pracuje OAL bez šumové brány, v druhé se zapnout řízenou bránou. Je nutno podotknout, že zde nejsou popsány obvody vlastní řízené brány, ale je žádoucí, aby řídící napětí (obr. 8) ovládalo zároveň řízenou bránu a OAL (je-li přijimač obvodů řízené brány vybaven).

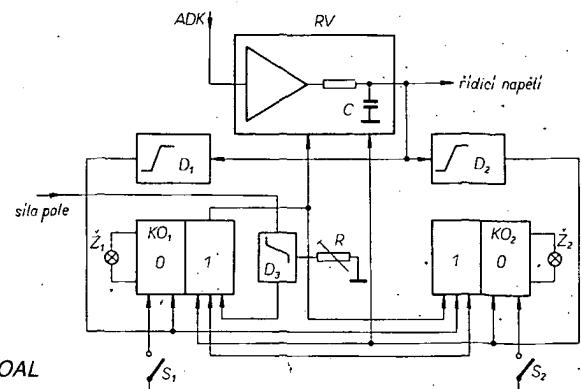
Báze vstupního tranzistoru T_1 (obr. 7) je k demodulátoru připojena přes oddělovač odpor a jednoduchý oboustranný omezovač napětí (obr. 10a). Omezovač je nutný proto, aby se vzájemně „nepřetahovaly“ dvě sousední stanice, které jsou kmitočtově blízko sebe.

Jak již bylo uvedeno, OAL obsahuje i obvod rychlého zpětného vracení. Při zpětném vracení proladi OAL během velmi krátké doby celé kmitočtové pásmo a na žádné ze stanic se nezastaví. Zastaví se až na dolním konci pásmo. Proto je nutno zablokovat signál z přijímače, jinak by se během zpětného vracení ozývaly z reproduktoru nepříjemné zvuky. Obvod umlčující nf signál během zpětného vracení je na obr. 10b. Jedná se o obvod, který zkratuje nf signál z demodulátoru na zem. Tranzistor se otevře záporným impulsem, který vznikne právě při zpětném vracení a je odebíráν z emitorového odporu tranzistoru T_6 . Tranzistor v umlčovacím obvodu můžeme využít i pro šumovou bránu a to tak, že jeho bázi připojíme na kolektor tranzistoru T_{10} . Není výstup bude zkratován tak dlouho, pokud se na bázi tranzistoru T_{12} neobjeví záporné ovládací napětí, které se získá usměrněním signálu. Uvedený OAL je využitelný pro obvody se záporným ladícím napětím. Pokud bychom potřebovali kladné ladící napětí,

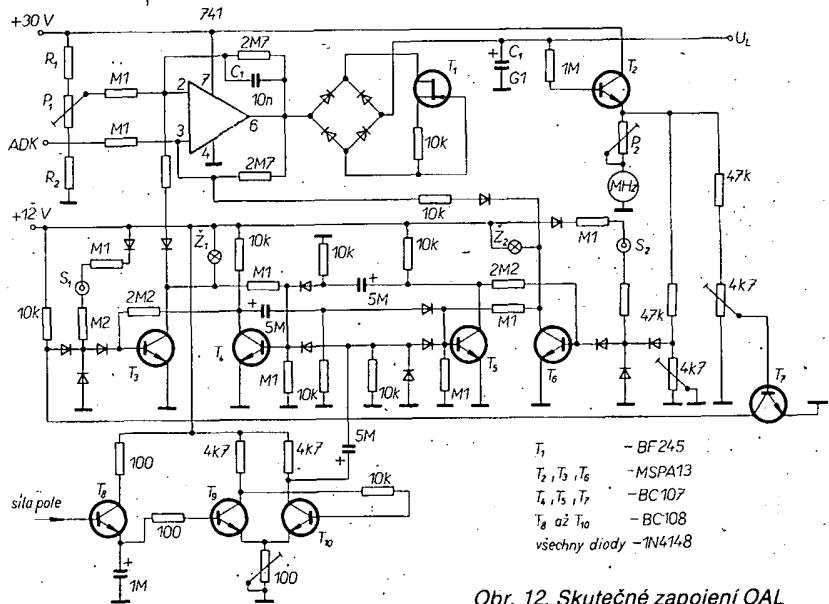
síly pole D_3 překlopí zpět klopný obvod KO_2 . Tehdy bude vysílač naladěn. Chceme-li naladit další vysílač, pak musíme sepnout buď spínač S_1 nebo S_2 . Spínačem je ovládán příslušný klopný obvod, který si zapamatuje povel k přeladění a směr ladění je indikován žárovkou \tilde{Z}_1 nebo \tilde{Z}_2 . Jednou již udělený povel k přeladění bude vymazán, když se uplatní detektor síly pole S_3 , nebo když změníme směr ladění. Dosáheme-li ladící napětí velikosti určené D_1 a D_2 , mění se směr ladění. Zastavení na konci pásmá bude tím vyloučeno a současně je zaručeno, že bude naladěn vždy jen jeden vysílač. Při změně výstupního signálu D_3 trimrem R je zaručeno, že se naladí jen vysílače, které jsou nad požadovanou silou pole. K provozu tohoto OAL potřebujeme tedy napětí úměrné síle pole a napětí ADK (automatické doladění kmitočtu).

Skutečné zapojení z obr. 11 je na obr. 12. Obvod je ovládán senzorovými kontakty. Tranzistory T_3 , T_4 a T_5 , T_6 tvoří klopné obvody KO_1 a KO_2 , T_8 až T_{10} nahrazují D_3 . Jako D_1 a D_2 slouží klopné obvody. Usměrňovací můstek s vestavěným zdrojem proudu v obvodu regulačního komparátoru napětí zajišťuje nabíjení a vybíjení nabíjecího kondenzátoru C konstantním proudem. Indikační žárovky jsou připojeny do klopných obvodů. Kondenzátorem C_1 jsou potlačeny nezádoucí zákmity regulačního zesilovače. Odpor R_1 , R_2 a P_1 je nastavena referenční úroveň napětí ADK. Celkový odpor R_1 , R_2 a P_1 je asi. $10\text{ k}\Omega$. Použijeme-li v mf zesilovač IO CA3089, může tato kombinace odpadnout, neboť referenční úroveň můžeme odebírat z vývodu 10 IO CA3089.

Na obr. 13 je zapojení obvodu pro



Obr. 11. Blokové zapojení OAL

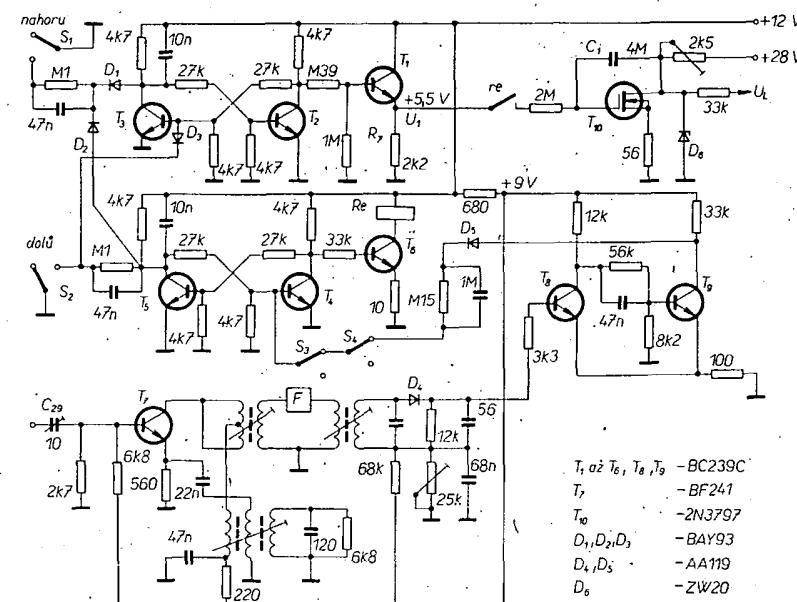


Obr. 13. Předvolba k OAL

předvolbu vysílačů. Při tom je nutno poznámenat, že proud potenciometry musí být větší než proud zdroje konstantního proudu v regulačním komparátoru napětí. V opačném případě může paralelně připojený kondenzátor zvětšit rychlosť nastavení.

Podíváme-li se ještě na obr. 11, je zřejmé, že pro obvod OAL je možné, kromě regulačního zesilovače RV, použít logické obvody TTL. Pak jako D₁ a D₂ jsou vhodné Schmittovy klopné obvody.

Zapojení obvodu automatického ladění s operačními zesilovači je na obr. 14. Obvod je tvořen komparátorem napětí IO₁, který řídí integrátor IO₂. Integrátor je současně řízen z obvodu sily pole a při vyladění je na tomto přívodu 12,5 V. IO₂ má v obvodu zpětné vazby zapojen kon-



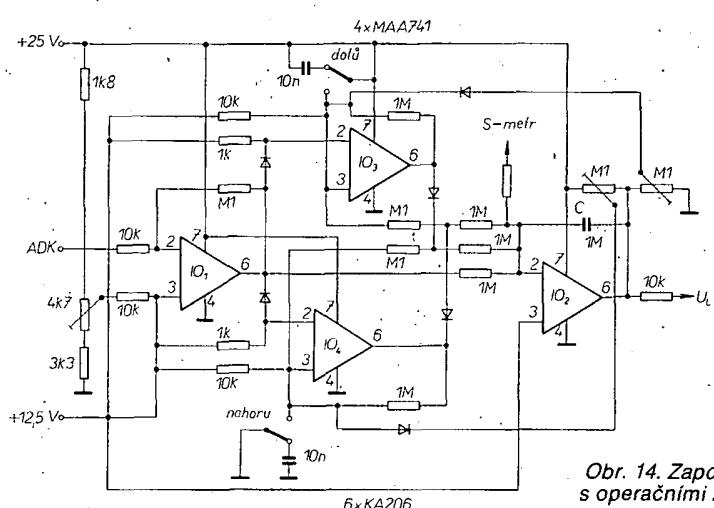
Obr. 15. Zapojení OAL s elektronickou pamětí

denzátor C. Další dva IO jsou zapojeny jako klopné obvody, které mění směr ladění. IO₃ změní směr ladění na horním konci pásmá a IO₄ na dolním konci pásmá. Rozsah ladění lze nastavit trimry na výstupu IO₂, odkud odebíráme i ladící napětí. Děličem napětí na vstupu IO₁ nastavíme

dobit kondenzátor C₁, nebo ho zavřít a C₁ vybit. Úkolem KO₂ s T₄ a T₅ je při zvoleném směru ladění (vpřed-vzad) sepnout kontakt re jazýčkového relé a přes tranzistor T₆ ho udržet tak dlouho sepnutý, dokud se KO₂ nepreklopí zpět (po impulu stop při příjmu signálu vysílače).

Impuls stop je odvozen z mf signálu. Při zachycení silného vysílače je na vstupu kmitajícího směšovače T₇ neomezený mf signál. Kmitající směšovač převádí mf signál 10,7 MHz na signál o kmitočtu 460 kHz, který je přes filtr F (šířka pásmá pro -3 dB je ±1,3 kHz, selektivita pro 9 kHz je 30) veden na diodu D₄ a klopný obvod T₈, T₉, který ovládá KO₂. Při překlopení KO₂ do výchozího stavu se odpojí obvod s Re, jeho kontakt re se rozpojí. Vyhledávání vysílače je přerušeno.

Úzký impuls „stop“ zajišťuje, že jsou zachyceny i slabé vysílače, a že je ADK „nepřetahuje“ na silnější vysílač. Dále je zaručeno, že mohou být s jistotou odladěny také silné vysílače, neboť rozsah zachycení ADK je malý.



Obr. 14. Zapojení OAL s operačními zesilovači

Nechceme-li, aby OAL zastavil ladění na každém vysílači, sepnou se S_3 nebo S_4 , které přeruší impuls „stop“. OAL vyhledává vysílače tak, že po připojení napájecího napětí způsobí články RC na výstupech klopňových obvodů jejich překlopení do stavu H-L. Dejme tomu, že ladící napětí U_L odpovídá středu přijímaného kmitočtového pásmu. Pro zmenšení ladícího napětí (odpovídajícího nižšemu kmitočtu) musíme sepnout spínač S_2 . Diody D_1 a D_2 zajišťují, že oba KO budou mít požadovaný stav. Spínací tranzistor T_1 se připojí přes kontakt relé k rezistoru $2\ M\Omega$, na bázi T_{10} bude U_1 (H). Na bázi T_{10} se bude pomalu zvětšovat kladné napětí, napětí na elektrodě D T_{10} a tedy i ladící napětí se budou zmenšovat. Dostane-li se OAL do oblasti přijímatelného vysílače, pak KO₂ dostane impuls stop a přejde do stavu H-L. Práh zachycení se nastavuje trimrem C₂₈. Tranzistor T₆ se při tom uzavře a kontakt re se rozpoji. Při ladění směrem k vyšším kmitočtům se sepne S₁. Přes D₃ se překlopí KO₁, takže C₁ se vybije přes R₇. Po impulsu stop se rozpojí kontakt re.

Hlavní předností tohoto OAL je uchování napětí na kondenzátoru C₁, který je od dalších obvodů oddělen kontaktem relé a je v obvodu MOSFET, takže ladící napětí je uchováno po dlouhou dobu. Dobu, která je nastavena, a za níž se napětí na C₁ změní o 1 %, můžeme vypočítat ze vztahu

$$t = \tau \ln \frac{U_1}{U_2}$$

Kondenzátor se vybije přes vstupní odpor MOSFET T₁₀ ($10^{14} \Omega$), svodový odpor kondenzátoru C₁ ($10^{14} \Omega$) a izolační odpor kontaktu relé ($10^{13} \Omega$). Výsledný vybíjecí odpor (paralelní kombinace) je

$$0.835 \cdot 10^{13} \Omega. \text{ Při zesílení } T_{10} A = 5 \text{ bude } C_{\text{RES}} = C_1 A = 2 \cdot 10^{-5} \text{ As/V a } \tau = 0.835 \cdot 10^{13} \cdot 2 \cdot 10^{-5} = 1.67 \cdot 10^8 \text{ Pak}$$

$$t = 1.65 \cdot 10^6 \approx 459 \text{ hodin } \approx 19 \text{ dnů.}$$

Při změně napětí na C₁ o 1 % se při zesílovacím činiteli A = 5 změní napětí na elektrodě D o 5 %. Změní-li se U_L o 1 %, bude vysílač „zapamatován“ po dobu 4 dnů.

Lineární závislosti kmitočtu na U_L je dosaženo tak, že ve spojení s MOSFET je kondenzátor C₁ dobíjen stejnosměrným kladným napětím. Toto kladné stejnosměrné napětí je voleno tak, aby byl MOSFET provozován na sklonu charakteristiky I_{DS} – U_{DS}. Při nenabitém kondenzátoru je vlivem Zenerovy diody D₆ napětí U_L největší a konstantní.

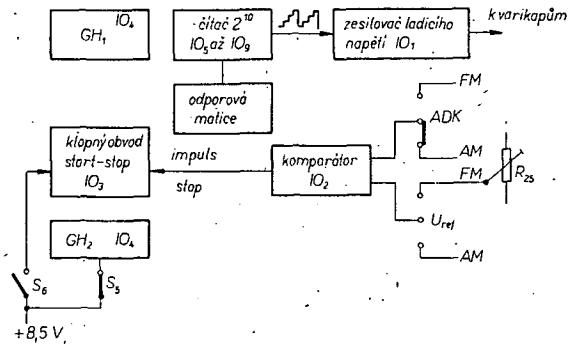
Při sepnutí S₂ při přelaďování k nižším kmitočtům bude na emitorovém odporu T₁ větší kladné napětí (H), kterým se kondenzátor C₁ nabije z počátku lineárně. Při kladném napětí na elektrodě G MOSFET teče elektrodou D větší proud a napě-

tí U_L se začne zmenšovat. Tento lineární úbytek nebude vlivem charakteristiky I_{DS} – U_{DS} ovlivněn. Lineární pokles při větších napětích U_L je požadován, neboť při velkém ladícím napětí je změna kapacity varikapu malá. Nabíjí-li se C₁ dále, ladící napětí se dále zmenšuje. U_L je určeno napětím na elektrodě D MOSFET a to se stále dále zmenšuje a vlivem proudu I_{DS} se zmenší i kladné napětí na elektrodě G. Tento pokles bude ještě rychlejší, když napětí na C₁ bude v oblasti saturace. U_L je úměrné dI_{DS}/dt, a proto nepřímo úměrné změně kapacity varikapu na U_L, proto změna kmitočtu bude mít lineární průběh.

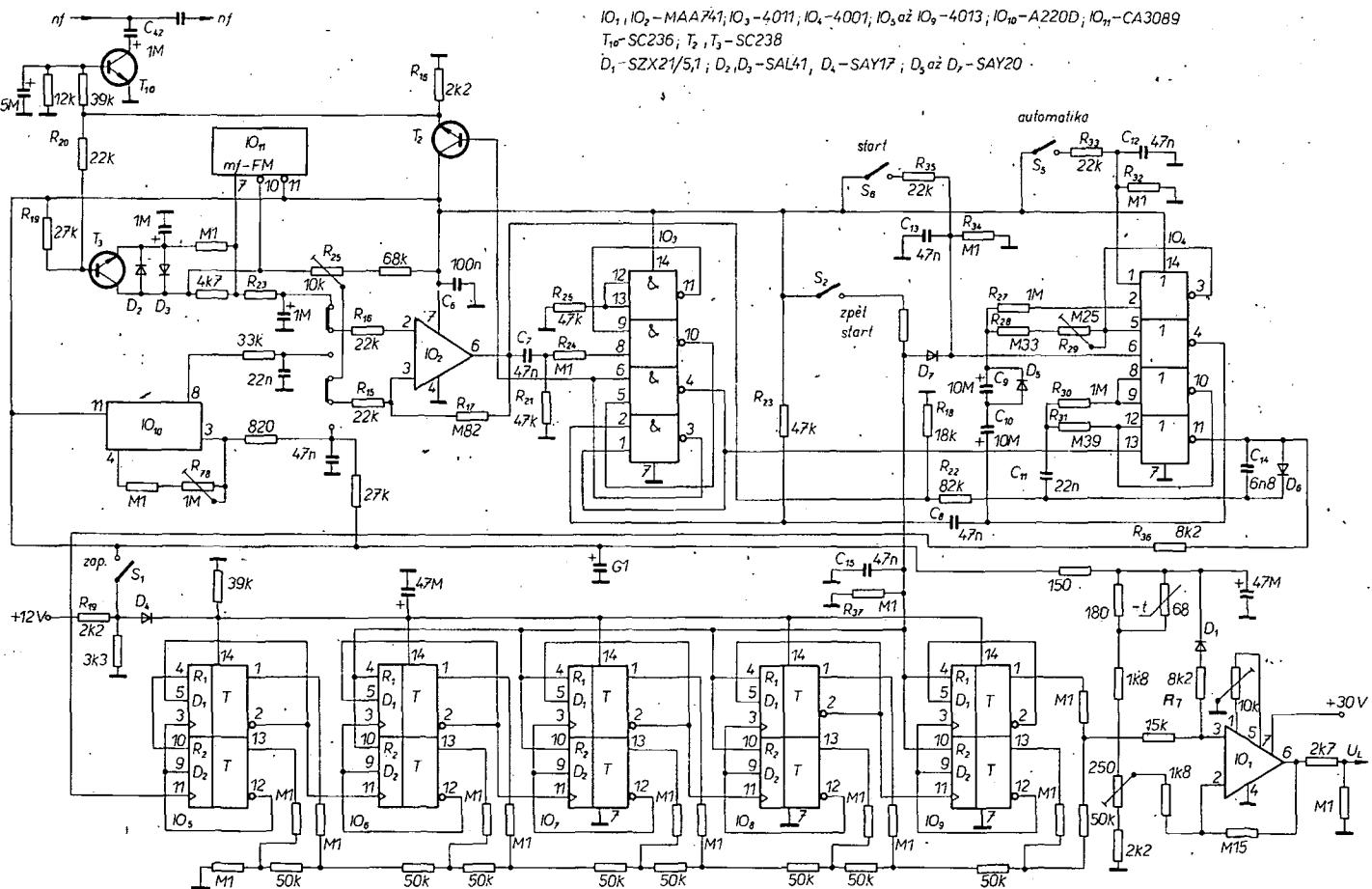
Digitální automatické ladění

Na obr. 16 je blokové zapojení obvodu digitálního automatického ladění, které nahrazuje ladící potenciometr v přijímači s varikapem generátorem schodovitýho napětí s 1024 napěťovými úrovněmi v rozsahu 2,3 V až asi 25 V. K získání tohoto

Obr. 16. Blokové schéma digitálního OAL



IO₁, IO₂ – MAA741; IO₃ – 4011; IO₄ – 4001; IO₅ až IO₉ – 4013; IO₁₀ – A220D; IO₁₁ – CA3089
T₁ – SC236; T₂, T₃ – SC238
D₁ – SZX21/5,1; D₂, D₃ – SAL41; D₄ – SAY17; D₅ až D₇ – SAY20



Obr. 17. Škutečné zapojení digitálního OAL s obvody CMOS

schodovitého napětí je využito číslicově analogového převodníku, sestaveného z desetibitového čítače a odporové matice $R-2R$.

V 10bitovém převodníku jsou použity IO CMOS, které jsou výhodné vzhledem k malému odběru proudu ze zdroje, čehož lze s výhodou využít při zapamatování posledně náladěného vysílače. Dvě hradla IO₄ pracují jako generátor pravoúhlého impulu, kterým je řízen desetistupňový binární čítač IO₅ až IO₉. Tento čítač spolu s odporovou maticí vyrábí schodovitou napětí, které je převedeno na ladící napětí zesilovačem ladícího napětí IO₁.

Obvod R₇, D₁ urychluje běh „schodů“ na horním konci pásmá, čímž je linearizována stupnice. Na výstupu IO₁ (vývod 6) je ladící napětí pro varikapy. Dokud bude hodinový generátor GH₁ dodávat impulsy na převodník D/A, bude se na varikapech skokově zvětšovat napětí a zvolený kmitočtový rozsah bude přelaďován směrem nahoru. Při dosažení horního konce kmitočtového pásmá se ladící napětí změní na počáteční velikost a ladění probíhá od spodního konce přijímaného rozsahu. Při odpojení přijímače od sítě obdrží obvody CMOS IO₅ až IO₉ nadále udržovací proud přes R₁₉ a D₄ (obr. 17). Tak bude posledně přijímaný vysílač po zapnutí přijímače znovu přijímat.

Je-li nalézen vysílač, odpojí se GH₁ a ladění bude skončeno. Na varikapech v daném okamžiku bude napětí, odpovídající danému „schodu“.

Pro řízení ladění a s tím spojené stavy sepnutí je určen klopný obvod start-stop. Oba stavы klopného obvodu start-stop jsou dány následujícími úrovněmi a funkcemi:

1. *Ladění*

Vývod IO_3 1 2 3 4 5 6 8 9 10 11 12 13
 L H H L H H L H H H L L

Během této funkce je GH_1 v provozu a napětí na varikapech se zvětšuje. Na emitoru T_2 (obr. 17) je napětí asi 8 V. Tímto napětím se otvírají tranzistory T_3 a T_{10} , které odpínají ADK a přes kondenzátor C_{42} se uzenívají nef signál, takže budou potlačeny nežádoucí šumy.

2. Příjem

Vývod IO_3^- 1 2 3 4 5 6 8 9 10 11 12 13
 H H L H H L L H H H L L

GH₁ je uzavřen úrovní L na vývodu 13 IO₄, ladící napětí zůstane na posledně dosažené velikost. Z emitoru tranzistoru T₂ je úroveň L přivedena do báze T₁₀ a ten se uzavře, čímž bude otevřen nf kanál. Rovněž se přes R₂₀ uzavře tranzistor T₃ a začne fungovat ADK. Klopný obvod start-stop se přepene odpovídající úrovni nebo spínací hranou na jeho vstupech.

Při startu v poloze „ruční ladění“ (spínač S_2 sepnut) bude na vývodu 6 IO_4 při sepnutí spínače S_6 úroveň H. Na vývodu 4 vznikne skok HL, který je přes C_4 přiveden na vývod 2 IO_3 a překlopí obvod do stavu „ladění“. V poloze „automatické ladění“ (spínač S_5 rozpojen) je vývod 7 IO_4 na úrovni L a GH_2 , tvořený dvěma horními hradly IO_4 , bude kmitat. Přes C_8 se přene- se hrana HL získaného pravouhlého im- pulsu na vývod 2 klopného obvodu start- stop a spouští v pravidelném intervalu (asi 6 s) ladění. Při naladění vysílače je další ladění zastaveno a následující hranou HL z GH_2 opět spuštěno. Když je naladěn požadovaný vysílač, vypneme GH_2 sepnutím spínače S_6 .

Pro zastavení ladění při přesném nastavení na daný vysílač je při FM příjmu využito S-křížky detektoru. V rozsazích AM je použito speciálního diskriminátoru, naladěného na mf kmitočet 455 kHz, který si popišeme v další části.

V komparátoru, osazeném operačním zesilovačem IO₂, je porovnáváno stejnosměrné referenční napětí s napětím ADK demodulátoru FM nebo AM a výstupním napětím je ovládán klopný obvod start-stop. Zastavení probíhá následovně: když se při zvětšujícím se ladicím napětí přiblíží kmitočet přijímače kmitočtu vysílače, začne se zvětšovat napětí ADK. Při tom se překlopí komparátor, na jeho vstupu bude úroveň L, která je přes odpor R₂₂ přivedena na diodu D₆. Dioda se otevře a překlene kondenzátor C₁₄, určující kmitočet, hodinový kmitočet se sníží (bude asi 50 Hz); proto se bude U_L v daném okamžiku zvětšovat pomaleji.

Výstupní napětí se změní skokově na úroveň H, když napětí z demodulátoru překročí nastavené referenční napětí. V okamžiku přepnutí z L na H je LH hranou přes C₇ a R₂₄ přivedena na klopný obvod start-stop a přepne ho do stavu příjem. Přepnutím je skončeno ladění. K přepnutí klopného obvodu start-stop hranou LH z výstupu komparátoru může dojít jen tehdy, je-li na jeho vývodech 12 a 13 úroveň L. Referenční úroveň se nastaví trimry R₂₅ a R₇₈ a to tak, aby vysílač byl naladěn do středu S-krivky. Protože komparátor má hysterézi, je toto nastavení třeba několikrát opakovat. Zapojení digitálního obvodu automatického ladění je na obr. 17 a časový průběh zastavování na obr. 18.

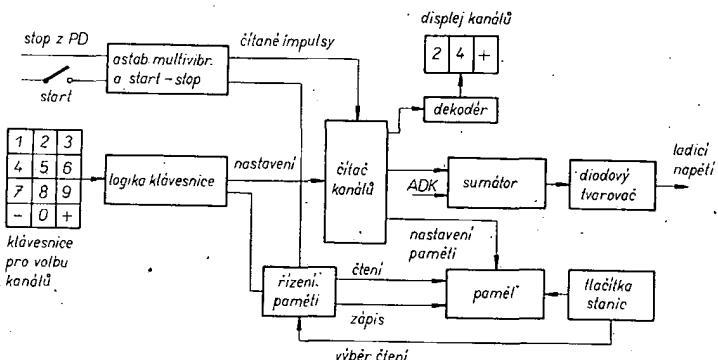
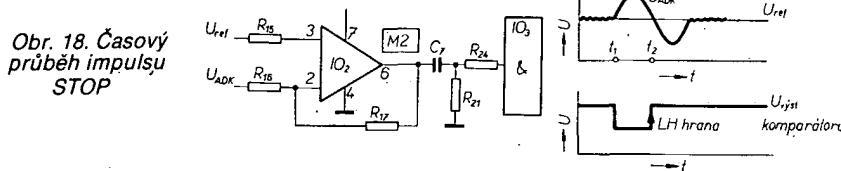
V další části si popíšeme digitální automatické ladění s magnetickou pamětí. Jeho hlavní součástí je čítač kanálů s dekadickým čítačem 00 až 60, vhodný pro pásmo CCIR, v němž má rozsah VKV 52 kanálů. Dnešní odstup kanálů je 100 kHz (dříve 300 kHz). Proto je před dekadickým čítačem předřazen čítač trojkový. Každý kanál je tedy možno přijímat ve třech polohách, označených –, 0 a + (obr. 19). Poloha čítače odpovídá číslu kanálu a je indikována displejem.

Čítač kanálů lze nastavit trojím způsobem. Desítková klávesnice dovoluje přímou volbu požadovaného kanálu. Při tom slouží logika klávesnice i ke správnému rozlišení tří navolených čísel, např. 18+. Druhou možností, jak nastavit čítač, je obvod automatického ladění. Při tomto způsobu musíme stlačit tlačítka start. Astabilní multivibrátor se rozeběhne a čítač kanálů počítá směrem nahoru, až se zastaví pro příjem významného signálu. Astabilní

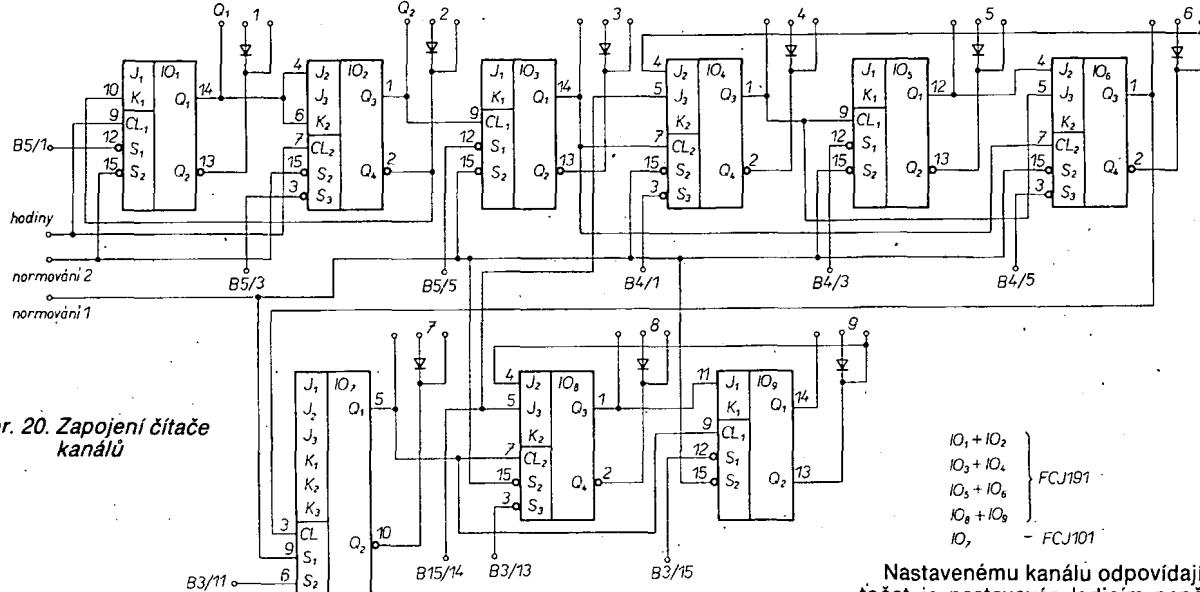
ni multivibrátor je uveden do klidu napětím z poměrového detektoru. Třetí možností je použití tlačítka stanice. Desítková klávesnice a OAL mohou být využity ve spojení s každým tlačítkem stanice. Vysílač nastavený OAL nebo klávesnice bude automaticky jako stav čítače kanálů zapsán do devíti toroidů paměťové maticy. Stlačíme-li tlačítko stanice, pak bude připojena přes jeho kontakty příslušná řada toroidů v paměťové matici. Současně je mžikovým kontaktem rozlišen cyklus zápis-čtení. Čtecí signál nastaví čítač kanálů na zapamatovanou hodnotu. Při zápisu je informace zpět do paměťové maticy a v ní budou postupně toroidy při čtení vymazány. Při zapnutí přístroje proběhne stejný cyklus, takže bude přijímán stejný vysílač jako před vypnutím. Nastavený vysílač je bez použití mechanických prvků zapamatován a jeho kmitočet zůstane zachován, i když nosná vysílače vypadne. Toto uspořádání je např. velmi vhodné v autopríjimači, kde k tomuto jevu dochází velmi často (jízda v tunelech, horách apod.).

Každému nastavení čítače kanálu musí odpovídat takové napětí, kterým se nastaví oscilátor přijímače pomocí variakapu na požadovaný kmitočet. Charakteristikou oscilátoru s varikapy je dána závislost kmitočtu na ladícím napětí a je to „prohnutá“ křivka. Pro realizaci této křivky slouží dvanáctistupňový převodník D/A. Výstupy čítače kanálů jsou vedeny na sumátor s operačním zesilovačem. Jeho výstupní napětí je funkcí stavu čítače a má tvar schodů. Tímto výstupním napětím je řízen druhý operační zesilovač, jehož výstupní napětí je vytvarováno do požadovaného tvaru odporovou sítí a spinacimi diodami, zapojenými v jeho zpětné vazbě. Digitální OAL využívá obvody DTL. Bylo by možné použít i obvody TTL.

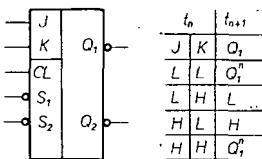
Zapojení čítače kanálů je na obr. 20. Celý čítač je sestaven z trojkového čítače IO_1 , IO_2 , desítkového čítače IO_3 , až IO_6 a šestkového čítače IO_7 , IO_9 . Činnost trojkového čítače si vysvětlíme podrobněji. Trojkový čítač je zapojen jako synchronní čítač. Překlopení klopného obvodu je řízeno napětím na jeho vstupech J a K. Na obr. 21 je zapojení klopného obvodu J-K. Z přiložené pravdivostní tabulky vyplývá, že k J nebo K příslušný výstup Q₁ nebo Q₂ budou na úrovni H po jednom hodinovém impulsu, pokud bývaly



Obr. 19. Blokové zapojení digitálního OAI s pamětí



Obr. 20. Zapojení čítače kanálů



Obr. 21. Klopny obvod J-K

před tím odpovídající vstupy J nebo K na úrovni H. Signál L na vstupech J, K je uzavírá. Signál H na obou vstupech J, K dovoluje stále změnu úrovně na výstupech Q po hodinovém impulsu.

Signálem „normování“ jsou všechny klopné obvody čítače kanálů nastaveny do stavu 0. Na výstupu Q₁, IO₁ a IO₂ je signál L, na výstupu Q₂ signál H. První čítací impuls je přiveden na oba parallelně zapojené hodinové vstupy klopného obvodu IO₁ a IO₂. Klopny obvod IO₁ se překlopí na úroveň H, když jeho vstup K je přes Q₂ IO₂ na úrovni H a jeho vstup J je nezapojen – tak je stále na úrovni H. Klopny obvod IO₂ se nemůže překlopit, neboť jeho vstupy J a K jsou přes Q₁, IO₁ na úrovni L. V tab. 1

Tab. 1. Stavy trojkového čítače

Impuls	Q ₁ IO ₁	Q ₁ IO ₂	
0	L	L	normování
1	H	L	
2	L	H	
3	H	H	
4	H	L	přenos
5	L	H	
6	H	H	
7	H	L	přenos

jsou stavy klopnych obvodů IO₁ a IO₂ v závislosti na počítaných impulsech. Druhým čítaným impulsem se překlopí jak IO₁, tak i IO₂, jehož vstupy J a K jsou na úrovni H. Třetí čítaný impuls stejně jako první čítaný impuls překlopí jen klopny obvod IO₁. Při čtvrtém čítaném impulsu je KO IO₁ přes Q₂ na úrovni L, takže klopny jen obvod IO₂. Tím je opět dosaženo stavu 1, tento děj se opět opakuje při pátém impulsu, který bude stejný jako druhý impuls. Vždy, když Q₁, IO₂ klopí z H na L,

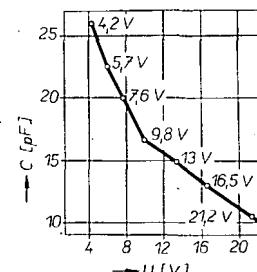
dává trojkový čítač přenosový impuls na následující desítkový čítač. Jak je zřejmé z tab. 1, bûdou klopne obvody IO₁ a IO₂ současně na úrovni L jen při normování, nikoli při čítání impulsu. Pro úplnost jsou v tab. 2 a 3 stavy desítkového šestkového čítače.

Tab. 2. Stavy dekadického čítače

Impuls	Q ₁ IO ₃	Q ₁ IO ₄	Q ₁ IO ₅	Q ₁ IO ₆	
1	L	L	L	L	normování
2	H	L	L	L	
3	L	H	L	L	
4	L	L	H	L	
5	H	L	H	L	
6	L	H	H	L	
7	H	H	H	L	
8	L	L	L	H	
9	H	L	L	H	
10	L	L	L	L	přenos
11	H	L	L	L	

Tab. 3. Stavy šestkového čítače

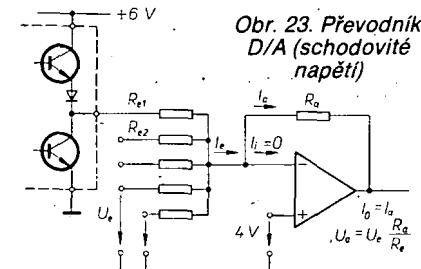
Impuls	Q ₁ IO ₇	Q ₁ IO ₈	Q ₁ IO ₉	
1	L	L	L	normování
2	H	L	L	
3	L	H	L	
4	L	L	H	
5	H	L	H	
6	L	H	L	



Obr. 22. Aproximované charakteristiky varikapu

Nastavenému kanálu odpovídající kmítocet je nastavován ladicím napětím na varikapech. Na obr. 22 je křivka závislosti kapacity na ladicím napětí. Vzdálenost mezi jednotlivými vyznačenými body odpovídá desítkám kanálů. Tak např. kanálu 0 odpovídá napětí 4,2 V a kanálu 10 napětí 5,7 V. Křivka je approximována přímky mezi sedmi exaktními body jako funkce dvoustupňového převodníku D/A. Při polyligonálném přiblížení křivky ladění dostane me ve středu chybu 30 kHz oproti skutečné křivce. Tato chyba je eliminována napětím ADK.

Převod A/D je převod dvoustupňový. V prvním stupni je stav čítače převeden na lineárně se zvětšující schodovité napětí. Pomocí obr. 23 můžeme odvodit jednotlivé stupně. Na neinvertujícím vstupu operačního zesilovače je konstantní napětí



Obr. 23. Převodník D/A (schodovité napětí)

4 V. Na invertujícím vstupu je přes zpětnou vazbu (přes R_a) rovněž +4 V. Invertující vstup je řízen z výstupu klopnych obvodů kanálového čítače přes odpory. Tyto odpory jsou odstupňovány v poměru čítání klopnych obvodů. V tab. 4 je vzá-Tab. 4. Závislost stavu klopnych obvodů na R_e

Kanál	ΔU [mV]	Na krok
0 až 10	1500	50
10 až 20	1890	63
20 až 30	2190	73
30 až 40	3210	107
40 až 50	3510	117
50 až 60	4710	157

Čítač kanálů	Velikost	R _e [kΩ]
IO ₁	1/3	900
IO ₂	2/3	450
IO ₃	1	300
IO ₄	2	150
IO ₅	4	75
IO ₆	8	37,5
IO ₇	10	30
IO ₈	20	15
IO ₉	40	7,5

jemná závislost mezi klopnými obvody a řídicími odpory. Výstupní napětí operačního zesilovače vyplývá ze vztahu

$$U_a = \frac{R_a}{R_b} U_e ,$$

$U_e = 4\text{ V}$ a R_e je paralelní spojení všech řidicích odporů, jsou-li výstupy příslušných klopných obvodů na úrovni L. Výstup klopných obvodů, které jsou na úrovni H, jsou od invertujícího vstupu operačního zesilovače odděleny diodou, která je součástí klopného obvodu; ten pak nemá na výstupní napětí žádny vliv. Takto zapojený operační zesilovač pracuje jako sumátor.

Za sumátorem je zapojen další operační zesilovač (obr. 24), který je zapojen jako

čtecího impulsu $I_R = 350 \text{ mA}$, $t = 7 \mu\text{s}$ jsou tranzistory T_1 , T_2 vodivé. Čtecí proud teče do rádku přes sepnuté tlačítko stanicové. V jádru čteného rádku, na němž je úroveň H, vznikne při demagnetizaci čtecí impuls 100 až 120 mV na závit. Čtecí vinutí má 9 závitů, takže čtecí napětí bude 0,9 V až 1,08 V. Všech šest vinutí, která se přifuzují k jednomu klopnému obvodu čítače kanálů, je od sebe odděleno.

Ctěcí napětí jádra je použito k přímému nastavení klopných obvodů. Jeden konec ctěcího vinutí vede k „nastavení“ příslušného klopného obvodu, druhý konec je připojen přes T_5 na 2 V. Toto napětí působí na každý klopný obvod jako úroveň H. Ctěcím impulsem přečtená úroveň B hude vstupem „nastavení“ převedena na úroveň L a tím nastaven klopný obvod.

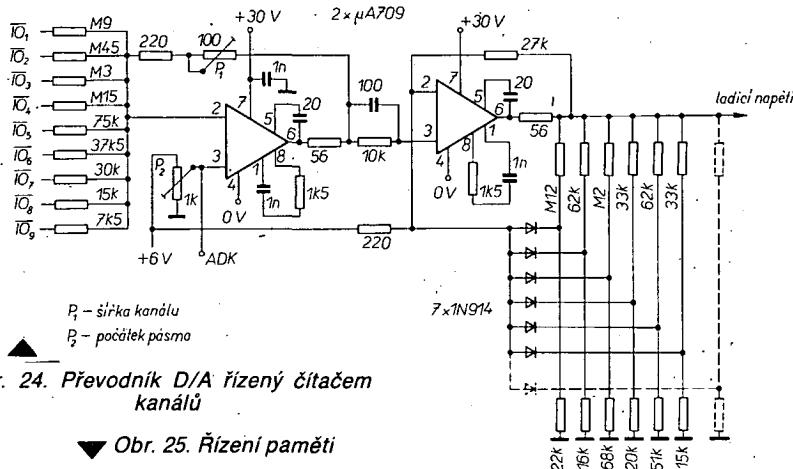
Zápis do jádra je proveden proudem $I_w = 70 \text{ mA}$ (celkový proud). Během impulsu zápisu ($t = 50 \mu\text{s}$) jsou tranzistory T_3 a T_4 vodivé. Proud pro zápis je na jádro přiveden přes dvě oddělená vinutí. Klopňový obvod čítače kanálů dodává přímo přes vinutí s 5 závity $1/3$ proudu I_w do šesti příslušných jader. Řádek, do kterého je zapisováno, se volí tlacičkem stanice (spinače S_1 až S_6). Přes spinač stanice teče do příslušného řádku proud zápisu rovný $2/3 I_w$. Když se proudy z klopňového obvodu a ze spinače stanic sečtou, bude jádro přemagnetizováno na úroveň H . Cyklus zaznamenání pro zapamatování následuje po cyklu čtení. Má-li při paměťovém cyklu být informace namísto z paměti do kanálového čítače převedena naopak z kanálového čítače do paměti, pak bude normovací impuls potlačen a při čtení bude na kolektoru $T_5 +6 \text{ V}$.

Obvod ladění je spouštěn tlačítkem start (obr. 27). To spouští startovací klopny obvod B₁₅, který přes výstup 13 a hradlo uvolňuje astabilní multivibrátor. Impulsy počítá dálé čítač kanálů. Každý počítací impuls odpovídá ladícímu skoku 100 kHz. Při proladování přijímače při příjmu signálu vysílače se výstupní stejnosměrné napětí poměrového detektoru mění od nuly k záporné velikosti, odtud k nule a kladné velikosti a opět k nule (obr. 28). Napětí poměrového detektoru překlopí svým záporným napětím klopny obvod na obr. 28. Klopny obvod má hysterese, takže se překlopí zpět teprve v blízkosti průchodu poměrového detektoru nulou. Klopny obvod start se překlopí a vypne astabilní multivibrátor. Vysílač je zachycen. Skokovitým nastavením lze dosáhnout minimální chyby haladění, která se kompenzuje napětím ADK.

Obvod na obr. 27 dává přehled potřebných požadavků na řídící logiku. Levá část zapojení slouží k získání řídicích impulsů pro cyklus paměti a pravá část obsahuje logiku pro zadávání dat přes desítkovou klávesnici. Čitačem A13/B12 je uspořádáno zadávání desítek jednotek-trojek předčítáče do kanálového čitače. Čísla jsou čitačem kanálu převzata přes hradla B1/B2/C3/C5.

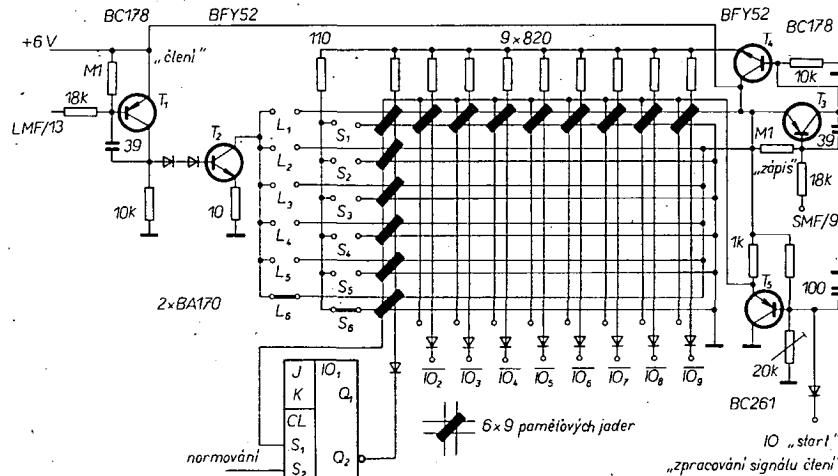
Stejně jako u velkých napětí musíme i zde napájecí napětí zapínat a vypínat v daném pořadí, aby zapsaná informace nebyla vymazána nebo zkreslena. Na obr. 29 je doporučené zapojení napájecího zdroje. Přes tranzistor BC160 dostane napájecí napětí logika, takže se nastaví normovaný (požadovaný) stav logiky. Přes druhý tranzistor bude napětí pro řízení paměti na výstupu zdroje až tehdy, bude-li překročeno napětí Zenerovy diody plus U_{BE} (asi 4.5 V).

Na obr. 30 až 35 jsou obvody, pomocí nichž lze nastavit na klávesnici přijímače požadovaný kmitočet, který je indikován na displeji. Tyto obvody lze použít i pro digitální stupnici. Kmitočet oscilátoru je dělen tisíci a tento signál se přivádí do čítače. Protože časová základna má dobu hrazení 1/100 s, je možné použít čtyřmístný displej (např. 102,4 MHz = 102 400 000, indikuje se jako 1024). Aby mohl být indikován kmitočet přijímaného signálu, nesmí být čítač nastaven 'na 0, neboť je nutno vzít v úvahu mf kmitočet – proto je nutno použít dekadický čítač s možností přednastavení (např. pro mf kmitočet 10,7 MHz bude přednastavené číslo 10 000 – 107 = 9893). Stavy čítačů jsou porovnávány dekadicky se zaklínovaným požadovaným kmitočtem v posuv-



Obr. 24. Převodník D/A řízený čítačem kanálů

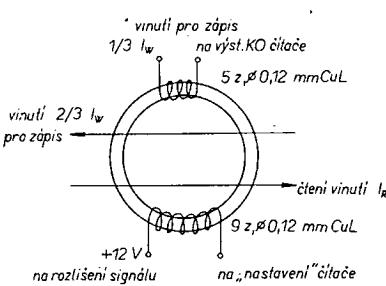
▼ Obr. 25. Řízení paměti



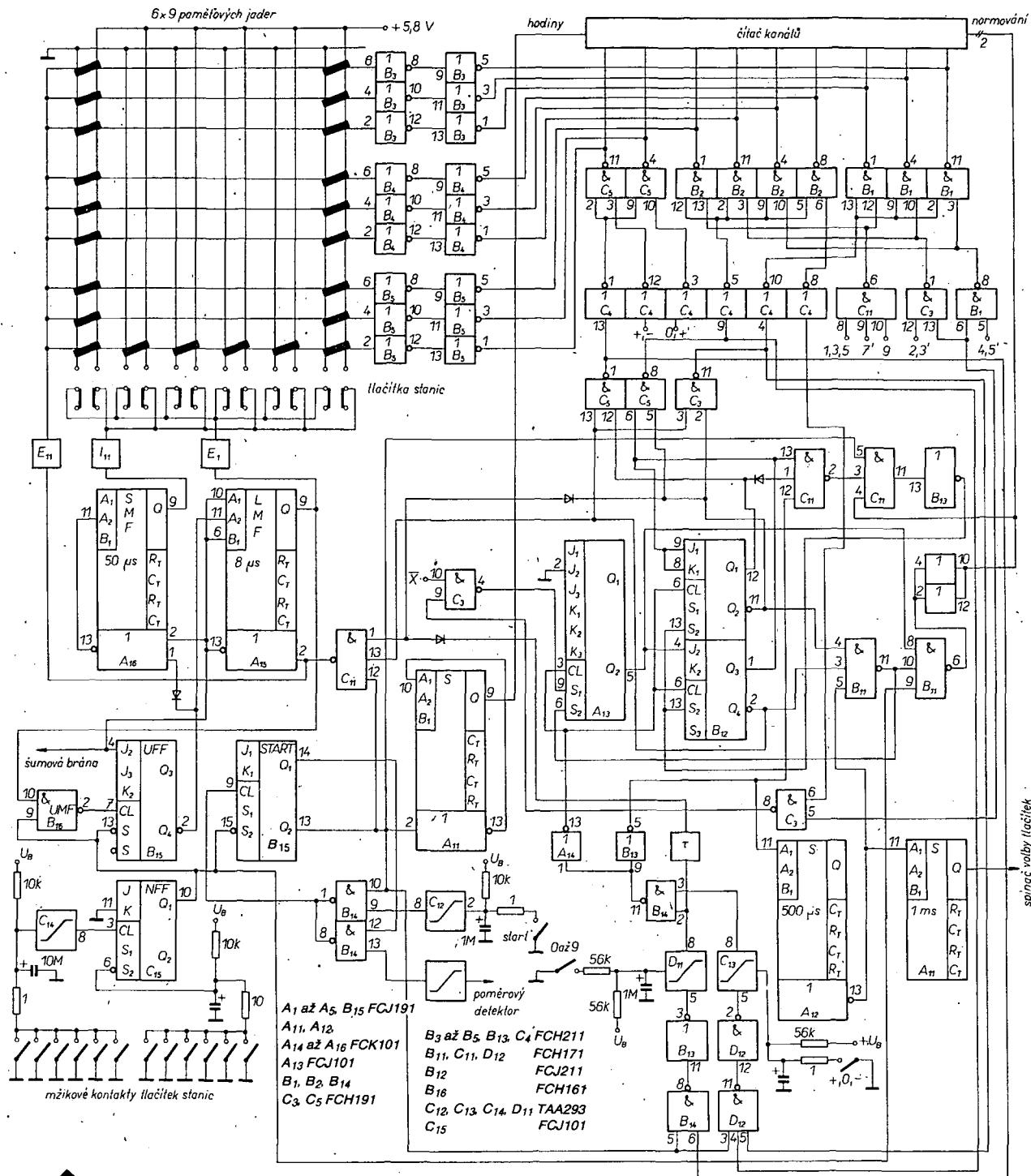
diodový funkční generátor. Jeho zesílení je určeno velikostí zpětné vazby. V zapojení podle obr. 24 bude zpětná vazba při dosažení vyznačeného bodu v obr. 22 připnuta diodami. Dělíč napětí na výstupu druhého operačního zesilovače je nastaven tak, že lineárně se zvětšující schodovité napětí je vytvarováno do křivky podle obr. 22. Toto výstupní napětí je použito jako ladící napětí pro příjmač.

Kanálovým čítačem nastavený kanál je zapamatován v buňce paměťové maticy. Na obr. 25 je řízení paměti a zpracování čtecího signálu. Pro každé ze šesti tlačítka stanic (spínače S₁ až S₆ a L₁ až L₆) je určen řádek devíti paměťových jader, připojených na devět klopných obvodů kanálového čítače. Matici tedy tvoří 6 × 9 jader. Ve vzorku byly jako paměťová jádra použity toroidy. Ty mají oproti paměťovým jádrům z feritu přednost, že k demagnetizaci potřebují menší proud, přičemž dávají větší čtecí signál. Toroidy jsou navinuty podle obr. 26. Po dobu

Když je čtecí impuls potlačen (čtení bez nastavení čítače kanálů), bude čtecí vinutí připojeno přes T_5 na +6 V. Čtecí impuls je malý, takže vstup nastavení klopného obvodu je na úrovni L' . Před signálem čtení budou klopné obvody čítače kanálů nastaveny normovacím impulsem na nulu.



Obr. 26. Paměťové jádro



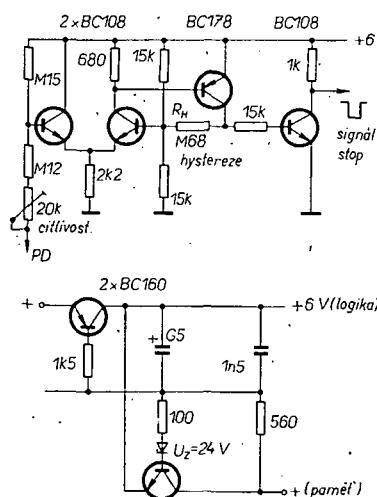
Obr. 27. Řídící obvody paměti

Obr. 28. Obvod signálu STOP ▶

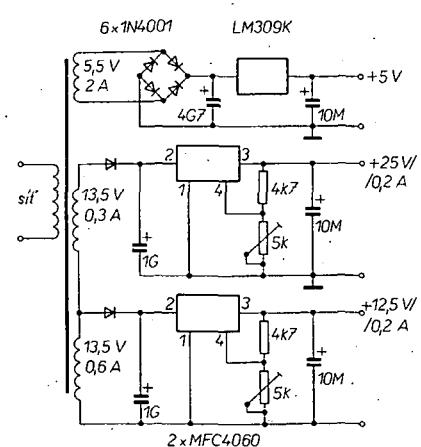
ném registru komparátoru. Z těchto čtyř údajů je odvozeno řídící napětí pro OAL (obr. 14); to je při rovnosti ve všech čtyřech dekádách rovno 12,5 V. Signál vysílače bude zachycen jen přes S-křivku detektoru, signál detektoru je rovněž zaveden do OAL a řídí ho. Kmitočet přijímače je zadán dekadickou klávesnicí a do kódu BCD převeden v kodéru.

Na obr. 30 je zapojení sítového zdroje.

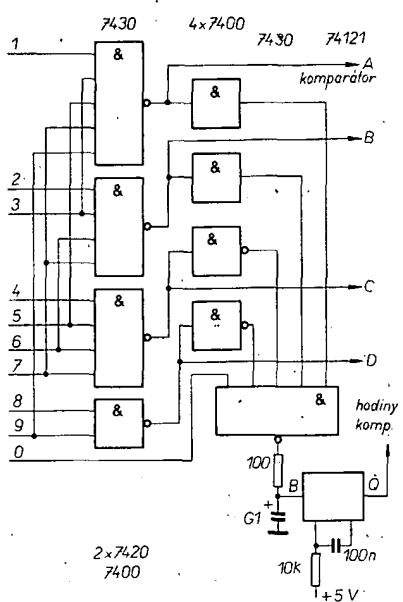
Na obr. 31 je zapojení kodéru, který mění dekadickou informaci v kód BCD. Dále je přes obvod RC (proti zákliditým tlačítek) vybuzen monostabilní klopný ob-



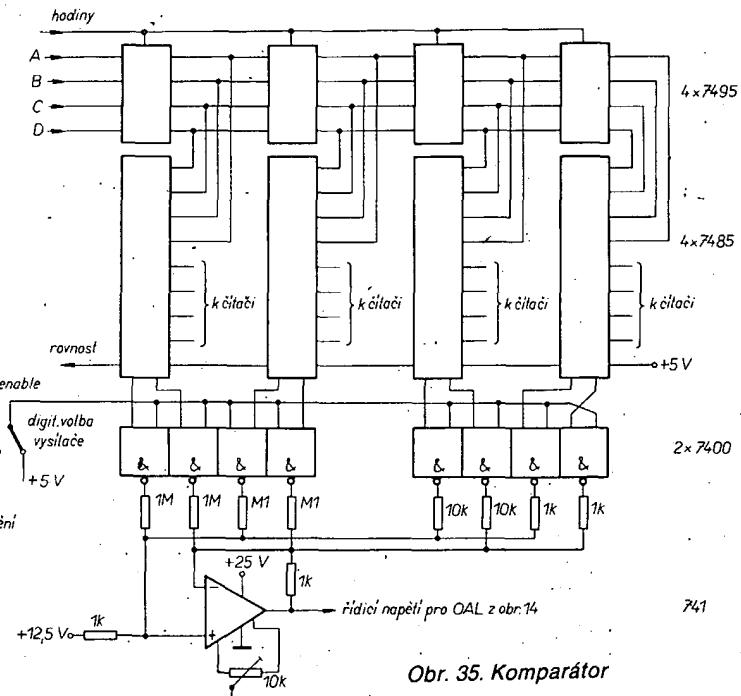
Obr. 29. Řízený stabilizovaný zdroj



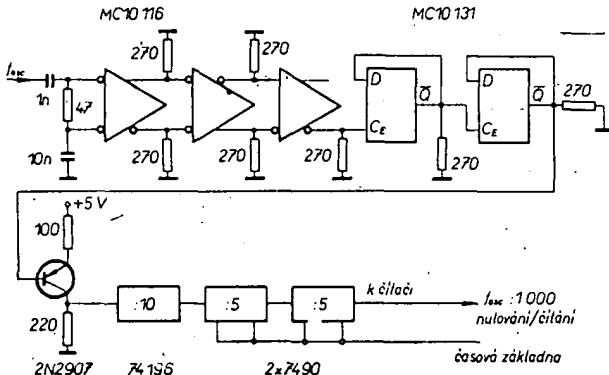
Obr. 30. Napájecí zdroj



Obr. 31. Kodér dekadických čísel



Obr. 35. Komparátor

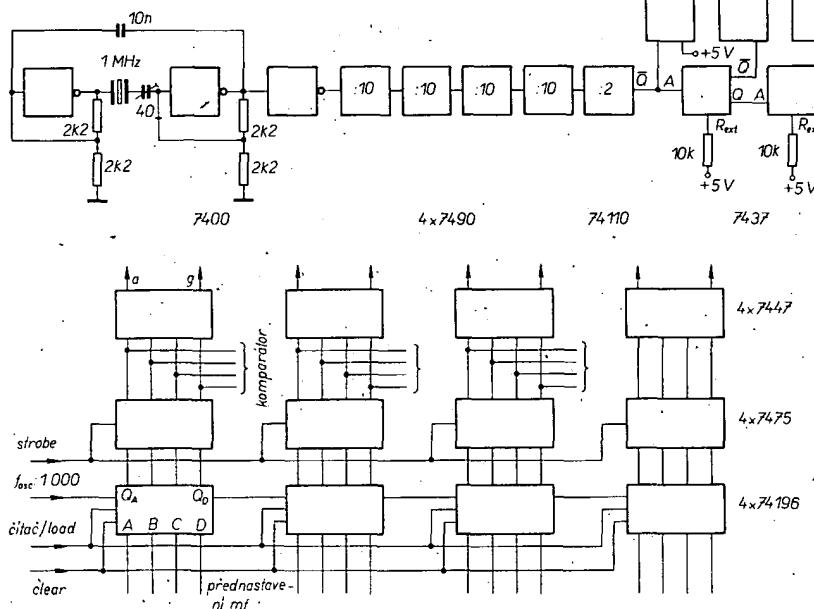


Obr. 32. Předdělič
kmitočtu

vod, jehož hodinový impuls způsobí, že informace BCD je přenesena do posuvného registru komparátoru a tam uložená data dekády budou posunuta dále.

Na obr. 32 je zapojení předělítce kmitočtu. Signál z oscilátoru je zesílen a omezen v MC10116 (ECL), zapojeném jako rozdílový zesilovač. V následujícím dvojitém klopném obvodu typu D, MC10131, je

Obr. 33. Časová základna



Obr. 34 Čítač kmitočtu

Klopný obvod MC10131 má minimální mezní kmotočet 125 MHz a typický 160 MHz. Tyto obvody je možné nahradit obvody série K500 ze SSSR.

Na obr. 33 je časová základna, z níž se získávají impulsy pro přenos informace v paměti 7475 (strobe) a pro zpětné nastavení čítače 74196 (čítač) – load nebo clear. Dále se z ní získává napětí pravoúhlého průběhu 50 Hz – impulsy 0,01 s pro předělč kmitočtu (nulování, čítání).

Čítač kmitočtu na obr. 34 je osazen dekadickými programovatelnými čítači 74196. Vstupy dat jsou naprogramovány podle použitého mf kmitočtu. Např. pro mf kmitočet 10,7 MHz musíme nastavit 9893, což odpovídá úrovním HLLH HLLL HLLH LLHH na vstupech dat. Vstupem clear lze nezávisle na programování nastavit na čítači 0. Z mezipaměti 7475 je odebrána informace BCD pro komparátor.

Informace z klávesnice je zapamatována v registru 7495. 4.4 bity jsou srovnávány s kmitočtem na displeji v komparátoru 7485 (obr. 35). Čtyři výsledné údaje řídí přes osm hradel NAND (které slouží k tomu, že nesprávné výsledky, nejsou zpracovány) operační zesílovač zapojený jako sumátor. Při rovnosti nemá příslušná dekáda žádný vliv. Na výstupu sumátora je k dispozici řídící napětí, které přes obvod OAL (obr. 14) koriguje ladící napětí, že je dosaženo rovnosti ve všech čtyřech dekádách. Řídící napětí se liší od úrovně 12,5 V a to tím více, čím vyšší je dekáda, v níž dochází k nerovnosti. Tím je dosaženo, že OAL proběhne všechny dekády v téměř stejném čase, dokud nenaleze vysílač. Při automatickém ladění je komparátor oddělen přes hradla NAND od sumátora. Výstup rovnosti bude při rovnosti ve všech čtyřech dekádách na úrovni H. V opačném případě může být využit pro ovládání šumové brány. Spínače tlačítka klávesnice jsou v klidu pripojeny na 5 V a při sepnutí jsou uzemněny.

Syntezátory

Zatímco jsou až dosud ve špičkových přijímačích používány digitální stupnice, jejichž opodstatnění je sporné, směřuje trend k úplné digitalizaci ladícího systému. Nejvhodnější pro tento účel je rozsah

VKV, neboť při kmitočtovém odstupňování kanálů vysílačů je možné podobně odstupňovat i kmitočet oscilátoru. Přijímač se syntezátorem je přeřaďován skokově, přičemž jeho nastavení je indikováno digitálně. Výhody syntezátoru jsou:

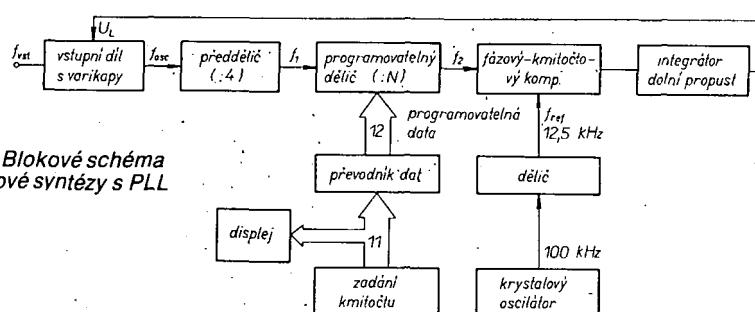
- přesné nastavení vysílače,
- jednoduché programování požadovaných vysílačů s velkou reprodukční schopností,
- žádny teplotní drift oscilátoru přijímače (odpadá ADK),
- žádny přeskok nastaveného kmitočtu na sousední silný vysílač,
- schopnost automatizace (automatické ladění, dálkové ovládání, alfanumerická indikace vysílačů),
- možnost integrovat celý systém.

Použití kmitočtové syntézy PLL nevede jen ke zvýšení komfortu obsluhy, ale i ke zlepšení jakosti přijímače.

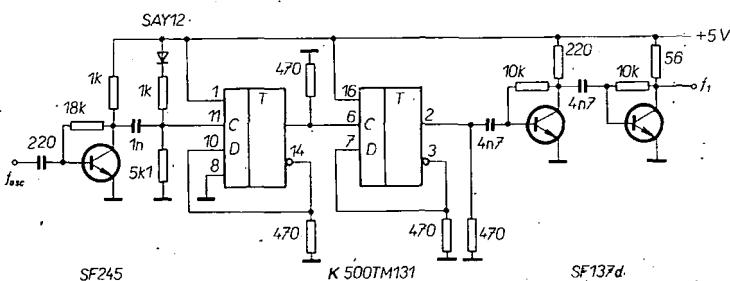
Na obr. 36 je blokové schéma kmitočtového syntezátoru. Signál oscilátoru f_{osc} je z variabilové vstupní jednotky navázán na předělčí s obvodem ECL, který dělí čtyřmi (dělící poměr 4). Kmitočet signálu je dělen dále v programovatelném dělící volitelným činitelem N a v kmitočtovém fázovém komparátoru porovnáván s referenčním signálem o kmitočtu f_{ref} , který je získán z krystalového oscilátoru. Při kmitočtové odchylce vznikne na výstupu komparátoru a tedy i regulátoru PI (integrátor a dolní propust) ladící napětí U_L , takže jmenovitý kmitočet f_2 bude shodný s kmitočtem referenčním f_{ref} (oba mají konstantní fázovou odchylku). Drift kmitočtu oscilátoru je tak určen stabilizací krystalového referenčního oscilátoru. V zachyceném rozsahu PLL pak platí:

$$f_{\text{vst}} + f_{\text{mt}} = f_{\text{osc}} = 4Nf_{\text{ref}} \quad (1).$$

Nastavitelným dělícím poměrem N lze podle rovnice (1) měnit kmitočet oscilátoru, případně kmitočet přijímaného signálu. Výchozím parametrem je přijímaný kmitočet f_{st} , který je indikován digitálně, a zadávání přímo v obvyklém kódu 8-4-2-1; kdy dělící poměr N v převodníku dat je spočítán z dat BCD jednotky pro zadávání kmitočtu. Kmitočet oscilátoru, který je maximálně 120 MHz, je dělen dvojitým klopným obvodem K5007TM131



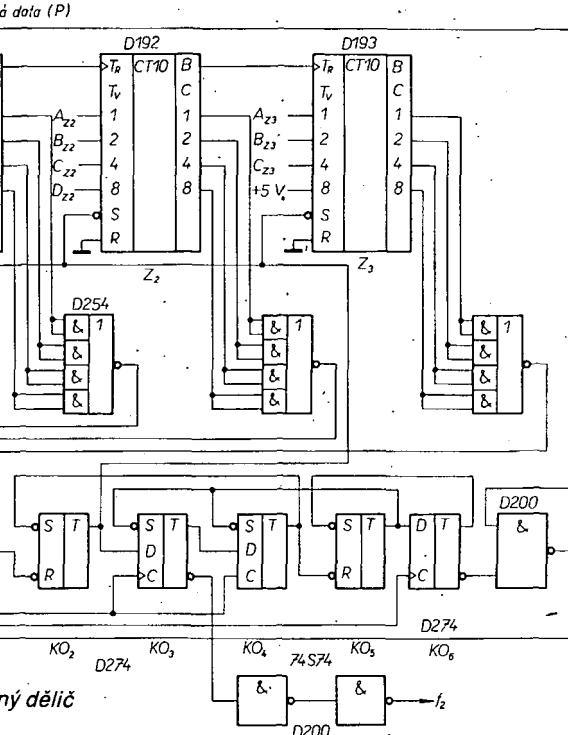
Obr. 36. Blokové schéma kmitočtové syntézy s PLL



▲ Obr. 37. Předdělič a budič obvodů TTL



Obr. 39. Vývojový diagram programovačného dělícího



Obr. 38. Programovatelný dělič

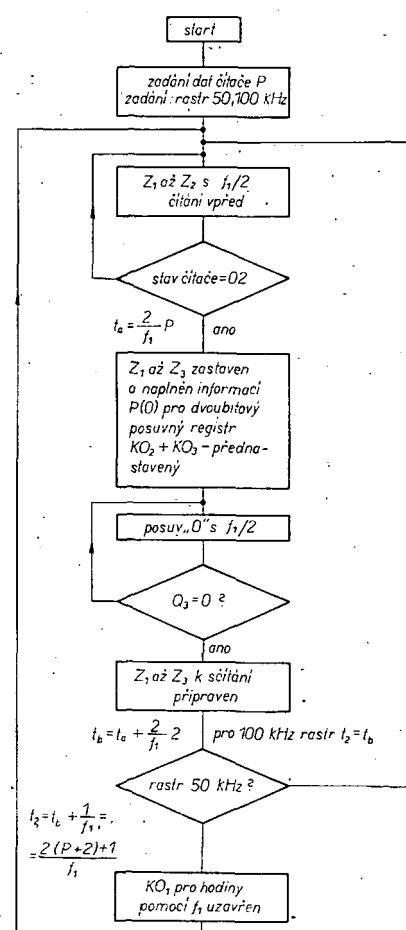
(MC10131) čtyřmi. Pro spolehlivé sepnutí klopného obvodu bude zapotřebí na bázi oddělovacího stupně (SF245) napětí 90 mV. Následující převodník úrovně převádí úroveň ECL na úroveň TTL. Dělič, jehož zapojení je na obr. 37, musí být vzhledem k možným rušením velmi dobře stíněn.

Pro návrh programovatelného děliče musíme vzít v úvahu různé podmínky:

- maximální pracovní kmitočet čítače,
- odstup kmitočtů,
- referenční kmitočet,
- jednoduché programovací děliče

- jednoduché programování delice.
Maximální pracovní kmitočet programovatelného děliče kmitočtu je při použití dekadických nebo binárních čítačů D192 (MH74192) a D193 (MH74193) podle zkušeností z praxe 8 až 10 MHz.

Jednotlivé vysílače na UKV jsou v rastru 50 kHz, proto byl „rastr“ oscilátorového kmitočtu zvolen rovněž 50 kHz.



Aby bylo umožněno jednoduché programování děliče, musí být dělící činitel N , případně dělící programovaná vstupní data P svázána jednoduše s přijímaným kmitočtem (např. součtem s volitelným sumandem). V opačném případě bude programování děliče velmi složité. Při popisu převodníku dat se o tom ještě zmíníme.

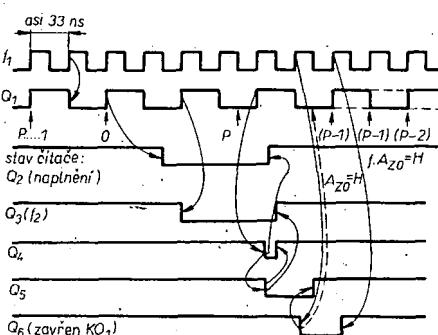
Funkce programovatelného děliče (obr. 38) je vysvětlena pomocí vývojového diagramu (obr. 39). Programovatelnými daty P napájený řetězec Z_1 až Z_3 počítá směrem dolů s $f_{1/2}$ (12,3 až 15 MHz). K dekódování povolení naplnění a k zážamu dat je zapotřebí 40 až 60 ns. Když čítač dosáhne stavu nula, přepne se nejdříve na dvoubitový posuvný registr KO_3, KO_4 . Je-li posuvný registr aktivní, zůstává čítačovému řetězci dostatečná doba (130 ns) na obnovení naplnění. Tak je dosaženo jednotného nastavení obou klopových obvodů KO_3 a KO_4 . Tako dosažené zpoždění, více než 66 ns, je dostatečné pro naplnění čítače. Dvoustupňový registr byl zvolen pro jednoduché programování děliče. Když se po čtvrtém vstupním impulsu objeví na výstupu z KO_4 informace (úroveň L), zmizí naplňovací impuls na Z_1 až Z_3 . Čítač je opět připraven k provozu a očekává další hranu L-H vstupního impulu, který je vydelen 2.

Je-li naprogramován vysílač ($A_{20} = L$) v kmitočtovém rastru 100 kHz, obnoví se čítačový cyklus. Dělící poměr je v tomto případě $N_1 = f_1/f_2 = 2(P_1 + 2)$. S přihlédnutím k rovnici (3) musí být čítač naplňován s $P_1 = f_{osc}/100 \text{ kHz} - 2$.

Při volbě vysílače v kmitočtovém rastru 100 kHz ($A_{20} = H$) bude přes klopový obvod KO_6 , který je spouštěn pomocí f_1 , uzavřen klopový obvod KO_1 , a to přesně po dobu jedné periody taktu f_1 . Dělící činitel je nyní $N_2 = f_1/f_2 = 2(P_2 + 2) + 1 = 2f_{osc}/100 \text{ kHz}$ a $P_2 = f_{osc}/100 \text{ kHz} - 2,5$.

Čítací řetězec musí být potom naplňován signálem o kmitočtu, který je o 50 kHz pod přijímaným kmitočtem rastru 100 kHz. „Chybějících“ 50 kHz se přičte uzavřením vstupního impulu připojeným hradlem při $A_{20} = H$.

Přesný časový průběh popsaného postupu je zřejmý z časového diagramu na obr. 40. Jak vyplývá z obr. 38, jsou jako KO_4 a KO_5 použity klopové obvody s velmi krátkými spínacími časy (MH74S74). Vzhledem k velkému zatížení výstupů Q připojených na vstupy nastavení a nulování, je potřebný další klopový obvod (za jistých okolností jsou jako budíce této vstupu použita rychlá hradla D200). Signál o kmitočtu f_2 je z výstupu Q_3 veden přes dva invertory, aby výstup nebyl zatěžován. Tím je zajištěno, že vstupní signál (jehož kmitočet je vydelen 2:1) je ve fázi s přední hranou výstupního signálu, který spouští kmitočtový fázový komparátor, čímž se vylučuje možná šumová modula-



Obr. 40. Časový diagram programovatelného děliče

ce oscilátoru přijímače a zlepšuje stabilitu smyčky PLL.

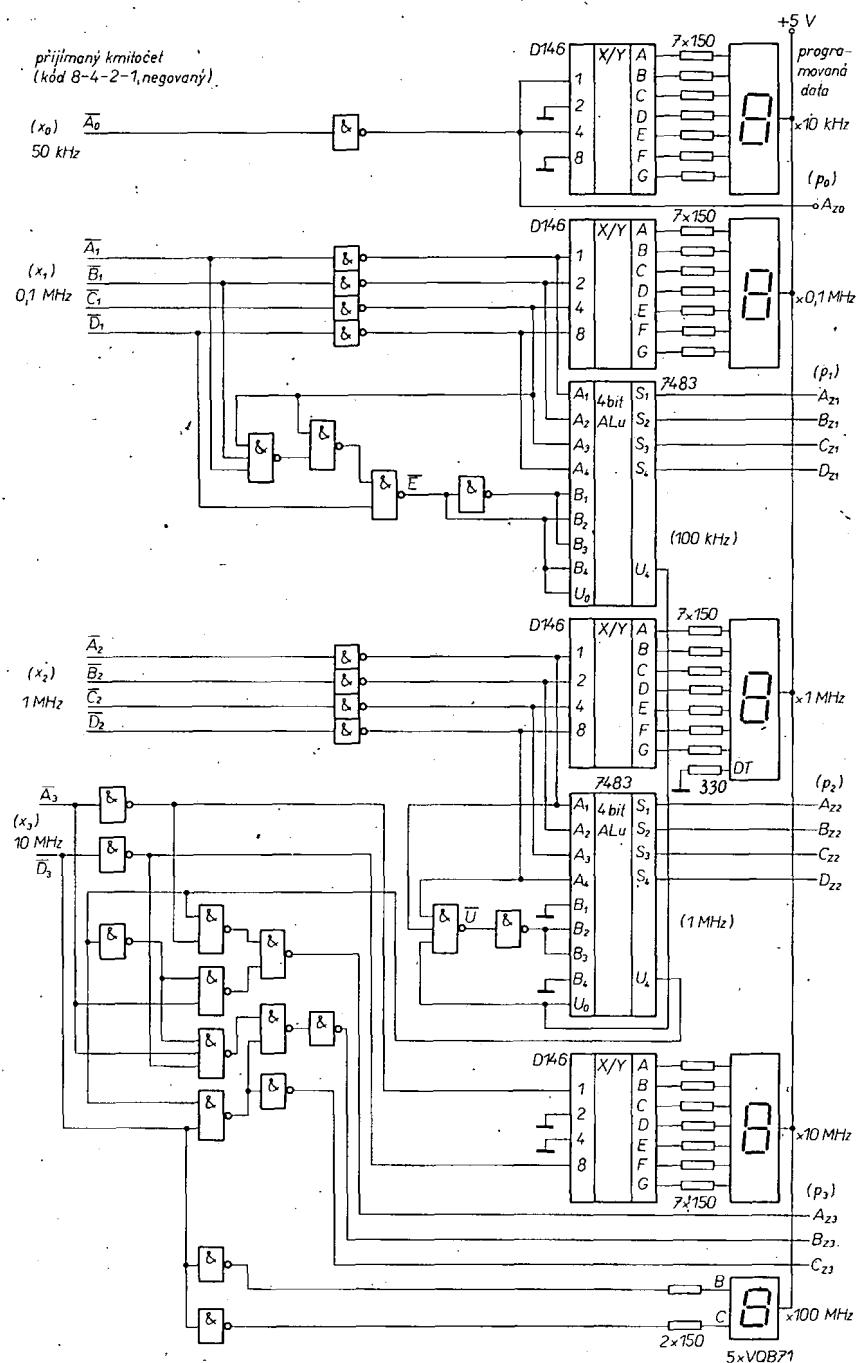
Uvedený programovatelný dělič byl zkoušen s různými IO. V každém případě je možné počítat se vstupním kmitočtem 32 MHz a u některých kusů může být $f_1 = 38 \text{ MHz}$. Sestavení je celkem málo kritické, ale dělící musí být dobré stíněn a zemnické plochy by měly být co největší. Rovněž je dobré blokovat napájení každého obvodu kondenzátorem 30 až 100 nF.

Jak je z předchozího zřejmé, není možné programovatelný dělič naplnit přímo vstupními daty přijímaného kmitočtu f_{vst} . Proto využíváme výrazu $P = f_{osc}/100 \text{ kHz} - 2$. Při mf kmitočtu 10,7 MHz = 107 000 kHz dostaneme pak upravený výraz $P = f_{vst}/100 \text{ kHz} + 105$. Obecně je $P = X + Y$, přepsáno do dekadických exponentů $p_3 \cdot 10^2 + p_2 \cdot 10^1 + p_1 \cdot 10^0 = (x_3 \cdot 10^2 + x_2 \cdot 10^1 + x_1 \cdot 10^0) + (y_3 \cdot 10^2 + y_2 \cdot 10^1 + y_1 \cdot 10^0)$.

Pro výpočet P je vhodné kódovat oba činitele X, Y v kódu 8-4-2-1. Nejdříve uvádíme obě poslední dekadická čísla x_1, y_1 s násobitelem 10^0 (poloha 100 kHz). Pro $y_1 = 5$ v prvním případě ($0 \leq x_1 < 5$) bude $p_1 = x_1 + y_1$. Nedojde k přenosu do další vyšší dekadiky. Technicky lze tento případ realizovat jednoduše 4bitovou úplnou sčítacíkou. Horší je však případ $2 \leq x_1 \leq 9$, tj. když dochází k přenosu. Zde bude součet proveden ve 4bitové úplné sčítacce v čistě dvojkovém kódu, a proto musí být, vzhledem k vzniklé pseudotetrádě, použit korekční člen. Ten je relativně složitý požadavek se dá obejít, když součet p_1 , s přihlédnutím k $y = 5$, provedeme jako dvojitý součet podle rovnice:

$$p_1 (x_1 \geq 5) = x_1 + (15 - 5) + 1.$$

V tomto případě bude pseudotetráda (10 až 15) přeskočena. Rozdíl (15-5) je pat-



Obr. 41. Displej a převodník dat

náctým komplementem čísla 5, tzn. že příslušné kódované slovo bude vytvořeno negací jednotlivých bitů 5 v dvojkovém kódu. Na příkladě si ozrejmíme tento postup: Jestliže $x_1 = 7$, pak bude:

$$\begin{array}{r} L \ H \ H \ H \ (\triangleq 7) \\ + L \ H \ L \ H \ (\triangleq 15-5) \\ \hline \quad H \ (\triangleq 1) \end{array}$$

dvojkový součet
(H) L L H L (\triangleq 2 + přenos)

V případě 2 ($5 \leq x_1 \leq 9$) je součet p_1 v kódu BCD proveden pouze sečtením x_1 a 15. komplementu čísla $y_1 = 5$ v dvojkové soustavě (pomocí 4bitové úplné sčítáky), přičemž ještě potřebná binární 1 funguje jako vstupní přenos U_0 . Rozhodovací signál E je dán logickou funkcí:

$$E = \overline{D}_1 \wedge \overline{C}_1 \wedge \overline{C}_0 \wedge \overline{B}_1 \wedge \overline{A}_1.$$

Přitom tetráda $D_1 C_1 B_1 A_1$ je číslo x_1 v kódu BCD.

Jednoduší je součet obou následujících dekadických čísel x_2 a y_2 (pozice 1 MHz). Přenos do následující výšší dekády vznikne jen při $x_2 = 9$ a současně vznikne přenos U_4 (100 kHz) z předchozí dekády. Jen v tomto případě musí být pro binární součet, který prvně vznikne při výsledku >15, být určeno $y_2 \triangleq 0$ (zde $y_2 = 6$). Výpočet součtu p_2 v kódu BCD je proveden v 4bitové úplné sčítáče takto:

$$\begin{array}{r} H \ L \ L \ H \ (\triangleq 9) \\ + L \ H \ H \ L \ (\triangleq 6) \\ \hline \quad H \ (\triangleq U_4) \end{array}$$

(H) L L L L (\triangleq 0 + přenos)

Změna binární 0 v binární 6 je řízena logickým signálem

$U = U_4 (100 \text{ kHz}) \wedge D_2 \wedge A_2$, kde $D_2 C_2 B_2 A_2$ je číslo x_2 v kódu BCD.

V první dekádě p_3 (10 MHz) může (podmíněně rozložením kmitočtů pásmá VKV) vzniknout jen málo kombinací, které mohou být vytvořeny logickým srovnáním vstupních proměnných x_3 , U_4 (1 MHz), případně jejich vyjádření v kódu BCD. Z následující tabulky můžeme odvodit šest následujících kombinací:

x_3	$D_3 A_3 U_4$ (1 MHz)	$p_3 D_3 C_{23} B_{23} A_{23}$
8	H L L	9 H L L H
8	H L H	10 H L H L
9	H H L	10 H L H L
9	H H H	11 H L H H
0 (10)	L L	11 H L H H
0 (10)	L H	12 H H L L

Jak je zřejmé, je pro programování přijímaného kmitočtu 100 MHz použita poloha 10 MHz (x_3), ale místo $x_3 = 10$ bude použito $x_3 = 0$. Tak má $x_3 = 0$ význam 100 MHz. Při kódovaném zadání f_{vst} je k tomu přihlédnuto.

Nevyšší poloha p_3 programovaných dat P není kódována v kódu BCD, nýbrž v binárním kódu a binární číslo Z_3 naplňuje programovatelný dělič. Tím jsme uspříli jeden dekadický čítač D192. V tabulce shrnuté porovnání je vyjádřeno minimalizovaně takto:

$$\begin{aligned} D_{23} &= H \\ C_{23} &= D_3 \wedge U_4 \\ B_{23} &= D_3 \wedge \overline{A}_3 \wedge \overline{U}_4 \vee C_{23} \\ A_{23} &= \overline{A}_3 \wedge U_4 \vee A_4 \wedge U_4 \end{aligned}$$

Na obr. 41 je zapojení displeje a převodníku dat.

„Pozice“ 50 kHz přijímaného kmitočtu \bar{A}_0 (1 bit) je do programovatelného děliče přivedena přímo přes invertor. Současně indikovaná hodnota je při $A_0 = H \rightarrow 5$ a $A_0 = L \rightarrow 0$. Přijímaný kmitočet je zadán v záporném kódu. Zvýšený náklad na IO (1 x D204) je z hlediska přehlednosti a jednoduchosti zadání zcela opodstatněný. V obr. 41 použitý displej kmitočtu je buzen přímo daty BCD odvozenými z přijímaného kmitočtu a je zapojen zcela obvykle. Rovněž je indikována poloha 100 MHz. Zde se objeví 1, když spínač 10 MHz je nastaven na 0. Pro čísla 8 a 9 je tento displej zhasnut.

Je třeba ještě poznamenat, že první dekáda musí být omezena na čísla 8, 9, 0. Ostatní čísla (1 až 7) budou špatně přenesena. Použitá 4bitová úplná sčítáka může být 7483A nebo 74LS83A nebo K155IM3 (SSSR).

Kmitočet se do převodníku dat zadává v obvyklém kódu 8-4-2-1, přičemž jednotlivé bity jsou negovány. Dvě možnosti zadávání dat jsou na obr. 42. Spínačem stanicie nastaví různé pevné naprogramované vysílače: v poloze vstupních dat kódovaných v kódu BCD, kde je úroveň H, budou diody, zapojené mezi příslušné vodiče dat (\bar{A}_0 až \bar{D}_3) a společný vodič, uzemněny.

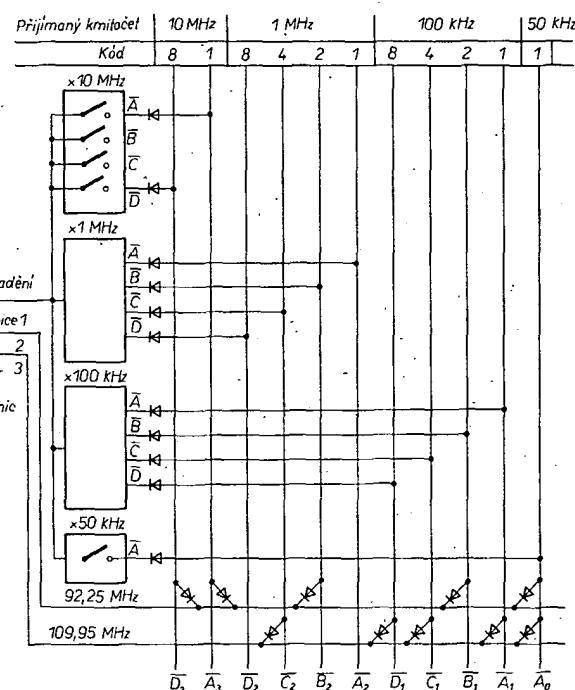
V obr. 42 jsou přednastaveny kmitočty 92,25 MHz a 109,95 MHz. V poloze „ruční ladění“ spínače stanicie je přijímaný kmitočet zadán voličem BCD. Polohu 50 kHz můžeme nastavit páčkovým přepínačem.

Tím není ovšem vyčerpána možnost zadání dat. Data lze zadat i dekadickým čítačem vpřed-vzad, který vycházejí ze základní polohy (např. 87,5 MHz), bude přepínán dvěma tlačítky („zvýšující se kmitočet“, „snižující se kmitočet“), přičemž doba staření tlačítka určuje počet počítaných impulsů, takže kmitočet se mění v krocích 50 kHz směrem nahoru nebo dolů.

Na obr. 43 je zapojení krystalového oscilátoru s obvody TTL. Počáteční obavy, že fázový posuv generátoru TTL může vyvolat patrné modulace oscilátoru přijímacího šumem, se ukázaly jako bezpředmětné. Do série s krystalem zapojený trimer dovoluje měnit kmitočet oscilátoru přijímacího o ± 30 kHz a tím i „polohu“ přijímaného vysílače.

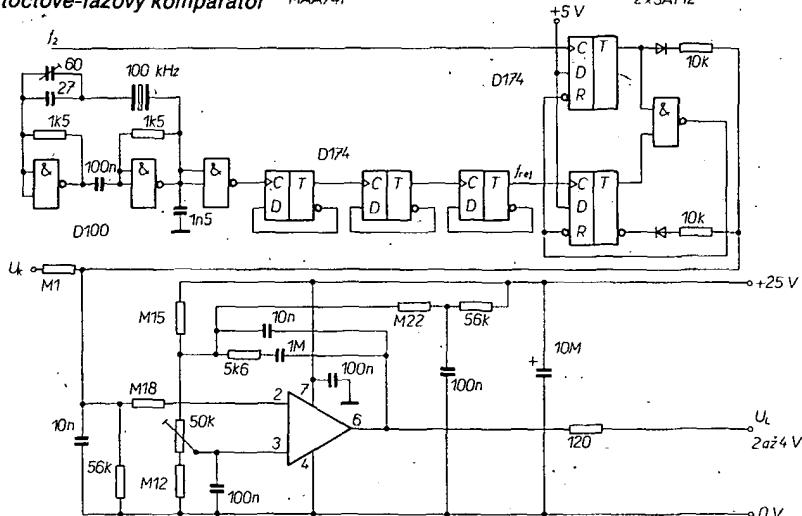
Kmitočet oscilátoru f_{ref} se dělí osmi a srovnává s jmenovitým kmitočtem f_2 přivedeným z programovatelného děliče v komparátoru.

Pro $f_2 > f_{ref}$ se nabije nabíjecí kondenzátor (10 nF) asi na 3,3 V, v opačném případě se nabíjecí napětí U_K zmenší na 1,4 V.



Obr. 42. Zadání kmitočtu

Obr. 43. Referenční oscilátor
kmitočtově-fázový komparátor MAA741



Jsou-li f_2 a f_{ref} kmitočtové a fázově shodné, dosáhneme středního napětí $U_k = 2,3$ V. Trimrem $50\text{ k}\Omega$ můžeme měnit fázový posuv mezi f_2 a f_{ref} . Výstupního napětí z komparátoru můžeme využít i pro umlčovač ní signálu během ladění. Napětí je vyvedeno přes oddělovací rezistor $100\text{ k}\Omega$. Za komparátorem připojený regulační zesilovač (MAA741) má přenosovou funkci regulátoru PI se zpožděním: je-li $f_2 = f_{ref}$, převládá integrační charakter regulátoru. Ladící napětí U_L se nejdříve mění s konstantní rychlosťí směrem k exaktinmu nastavení. Po zachycení fázovou smyčkou je stabilita (případně dynamické vlastnosti) určena dolní propustí druhého řádu (zpětná vazba, obvod nabijecího proudu). Dolní propust musí splňovat dva protichůdné požadavky. Jednak musí být navržena tak, aby regulační obvod krátkodobými zákmity nerušil oscilátor přijímače, tedy její mezní kmitočet musí být co nejvyšší. Na druhé straně musí být účinné potlačena modulace oscilátoru impulsy komparátoru, tzn. že její mezní kmitočet musí být co nejnižší. Volbou referenčního kmitočtu $12,5\text{ kHz}$ jsou oba tyto požadavky dobře splněny.

Na výstupu regulačního zesilovače se ladící napětí U_L mění v rozsahu 2 až 24 V při napájecím napětí 25 V. Použitá vstupní jednotka pracuje v rozsahu 84 až 103 MHz . Programovatelný rozsah kmitočtů je 80 až $109,95\text{ MHz}$.

Je třeba poznamenat, že mezi výstupem regulačního zesilovače a varikapem oscilátoru přijímače nesmí být zapojen žádný další filtrační obvod s velkou časovou konstantou ($>2 \cdot 10^{-4}\text{ s}$).

Abychom vyloučili modulaci oscilátoru rušivými napětími v zemnicích smyčkách, je zemníci vodič (vedení 0 V) IO MAA741 oddělen od „země digitální“ a je spojen přímo se zemí vstupní jednotky.

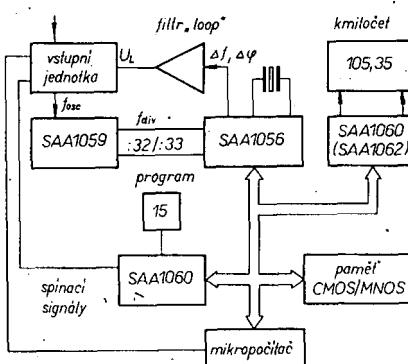
Popsaný kmitočtový syntezátor používá většinou obvody TTL, které mají poměrně velký příkon (asi 6 W). Použitím obvodů CMOS v referenčním generátoru a převodníku dat a rovněž obvodů 74LS v programovaném děliči by bylo možno příkon podstatně zmenšit.

Syntezátory s obvody LSI

Jak je zřejmé z obrázků, je kmitočtový syntezátor poměrně složité zařízení, proto se ho výrobci pokusili integrovat. Tak např. firma Valvo vyuvinula pro tento účel mikroprocesorové řízení RTS (Radio Tuning System), který má kromě základní funkce „ladění“ mnoho dalších funkcí, jako je:

- indikace nastaveného kmitočtu, případně kanálu,
- indikace zvoleného programu (číslo stanice),
- volba vlnového rozsahu a řízení provozu tuneru spínacími signály,
- zapamatování počtu přijímaných stanic, a řízení všech ovládaných funkcí přijímače.

Na obr. 44 je blokové zapojení systému RTS střední třídy. Vymenované funkce jsou řízeny a kontrolovány mikropočítačem. Mikropočítač přebírá ovládací povel, čte nebo zapisuje do paměti stanic, připravuje data a řídí tuner, syntezátor a indikátor. Vnitřní operace mikropočítače jsou programovány, jsou nastavitelné uživatelem; mikropočítač určuje svým programem vlastnosti celého systému. Změnu programu mikropočítače se může systém snadno přizpůsobit požadavkům trhu. Speciálně pro systém RTS využitý IO – SAA1056, SAA1059, SAA1060 a SAA1062T splňují optimálně základní



Obr. 44. Blokové schéma systému RTS

funkce potřebné v přijímači, mikropočítač svým programem realizuje ladění, ovládání a indikaci. Funkce jako např. číselná indikace kmitočtu nebo kanálu jsou realizovány softwarově, nikoli hardwarovým způsobem.

Vedle vlastností zpracování signálu ve vý části přijímače je pro celý systém velmi důležitý také flexibilní a rozsáhlý displej. Provoz vicejmístného displeje vyžaduje velké množství řídicích signálů, což (zejména v rozhlasovém přijímači) při multiplexním provozu může vést k nežádoucím rušením.

Pro přijímače AM-FM byly využity obvody SAA1060 (pro displeje LED) a SAA1062 (pro displeje s tekutými krystaly). Oba IO pracují jako sériově-paralelní převodníky. Skupina spínacích povelů (bitů dat) je na vstup dat přivedena sériově, tzn. časově po sobě, uvnitř jsou shromážděny a zapamatovány a přeneseny paralelně na výstupy.

IO SAA1060 má 16 výkonových výstupních stupňů a možnost duplexního provozu, takže je možné budit displej LED až s 32 segmenty. Pro řízení 4 1/2místného sedmisegmentového displeje (celý kmitočtový údaj přijímače AM-FM) je tedy nutný jen jeden IO.

IO SAA1062T byl využit speciálně pro displeje LCD. Vestavěný oscilátor vyrábí pravoúhlý signál pro buzení společné elektrody displeje. Výstupní napětí segmentů mají rovněž pravoúhlý průběh. Fázový posuv mezi napětími na výstupech segmentů a na výstupu společné elektrody obsahuje informaci o sepnutí příslušného segmentu. Jeden IO SAA1062T může být maximálně 20 segmentů: dvěma IO SAA1062T se může řídit displej LCD, který může mít kromě údaje o kmitočtu i řadu symbolů (max. 40 segmentů).

Jednou naladěnou kmitočet určité stanice, která může být vyvolána tlačítkem stanice, je uložen do běžné paměti. Kapacita paměti je závislá na požadovaném počtu volitelných stanic. Paměť programu může být zhotovena technologií NMOS nebo CMOS (lze ji při výpadku sítě napájet z baterie nebo akumulátoru).

Mikropočítač řídí obvody SAA1056, SAA1060 (SAA1062T) a paměť programů přes sběrnici (obr. 44). V systému RTS je informace přenášena sériově, tzn., že bity jsou jdou po sobě, přes jeden vodič dat, který pracuje současně s dvěma řídicími vodiči. Tak sběrnice obsazuje jen velmi málo vývodů mikropočítače a propojení jednotlivých prvků systému s mikropočítačem je velmi jednoduché. Toto zdědušení je podstatné: při zcela paralelném přenosu dat by bylo třeba pro řízení jednoho modulu syntenzátoru SAA1056 a dvou budičů displejů SAA1060 vždy 80 propojovacích vodičů.

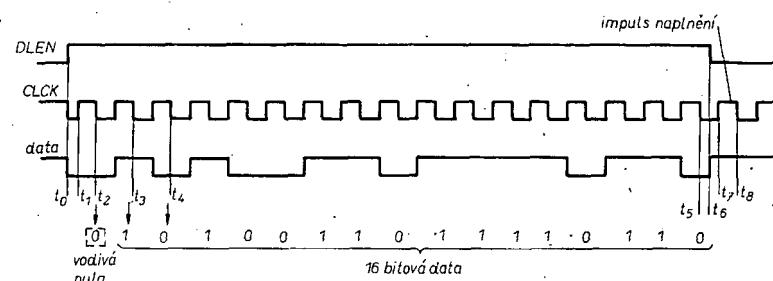
Princip příjmu a rozlišení informace sběrnice je zřejmý z obr. 45, kde jsou oba řídicí signály DLEN (data line enable – uvolnění dat), CLCK (clock-hodiny) a signál dat DATA v závislosti na čase. Přenos dat začíná v okamžiku t_0 s nábožnou hranou na DLEN. Po startu musí být vodič dat přepnut na L, tím bude kombinace signálu připojeným obvodem interpretována jako počátek platného přenosu dat a připojený vnitřní posuvný registr tohoto obvodu je uvolněn pro převzetí dat. V časovém intervalu t_1 až t_2 se měří „tato podmínka. Je-li ji dosaženo, bude posuvný registr připojeného obvodu vždy negativní hranou signálu CLCK posunut dále a přejímá v tomto okamžiku nabízenou informaci z DATA, v okamžiku t_3 1. bit, při t_4 2. bit a při t_5 konečně poslední bit dat; v okamžiku t_6 se vrátí signál DLEN na úroveň L, čímž je skončen přenos dat.

Sériový signál dat musí po aktivování obvodu RTS stále začínat „vodičou nulou“. Počet hodinových impulsů (signál CLCK) je proto při přenosu periody dat (DLEN = H) vždy o jeden bit větší než počet bitů přenášených dat. Počet bitů dat, zvýšený o 1 při „vodiči nule“, je označován jako délka slova nebo tvar přenášených dat. Např. na obr. 45 je přenášeno 16 bitů dat a délka slova tedy je 17 bitů.

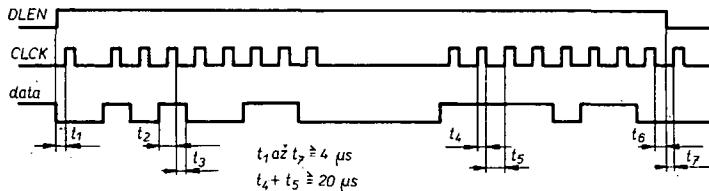
V okamžiku t_6 jsou přenesená data zapamatována v posuvném registru; data jsou vždy po prvním tzv. nabíjecím impulsu na vodiči CLCK v době mezi t_7 až t_8 převzata záchranným registrem, který řídí činnost obvodu. Zápornou hranou signálu CLCK je v okamžiku t_8 přenos dat skončen.

V každé periodě přenosu dat se bude ve všech obvodech RTS, připojených na sběrnici, testovat přítomnost „vodiči nuly“ a měřit tvar signálu. Sled bitů s delší nebo kratší délkou slova nebude zpracován. Tato kontrola sběrnice dává systému dvě důležité přednosti:

- a) každý obvod RTS je chráněn optimálně proti chybám funkce přenosu,
- b) obvody RTS SAA1056, SAA1060 a SAA1062T používají data různého tvaru; ty mohou být proto připojeny paralelně na sériovou sběrnici dat a potřebují tedy jen tři vývody mikropočítače. Obvody RTS vybírají probíhající



Obr. 45. Časový diagram 17bitového slova



Obr. 46. Časový diagram přenosu signálu po sběrnici

data pevným testem dat na správnou délku slova a „vodivou nulu.“

Interpretace mikropočítacem vyslaných dat ovlivní vždy příslušný obvod, který využívá aktuálního tvaru slova. Data mohou obsahovat např. i dělicí poměr pro syntezátor (SAA1056), informaci vstup-výstup pro segmenty indikátoru nebo adresovou informaci. Jednotlivé, v konceptu systému RTS potřebné signály sběrnice dat a rovněž oba řídící signály jsou získávány z mikropočítáče.

Časové požadavky na průběh signálů sběrnice lze snadno splnit všemi běžnými mikropočítací. V obr. 45 uvedené přesně uspořádání signálu dat a hodin není vždy potřebné. Na obr. 46 je praktický časový průběh signálů. Za povšimnutí stojí pouze to, že hodinový kmitočet není vyšší než 50 kHz, a že časový interval t_1 až t_7 je minimálně 4 μs ; obvykle může být tento časový interval libovolně delouhý.

Abychom pochopili funkci syntezátoru v systému RTS, popíšeme si IO SAA1056 a SAA1059.

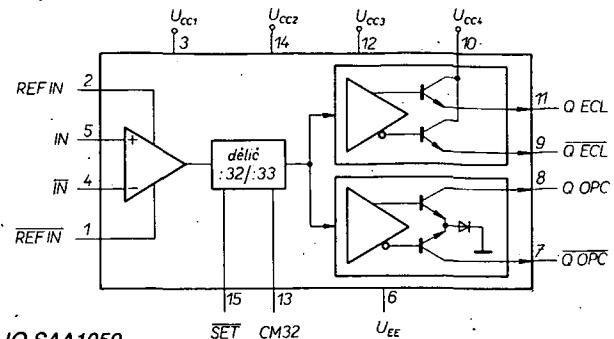
Integrovaný obvod SAA1059 je vícestupňový dělič, jehož dělicí poměr 32:1 a 33:1 lze nastavit vnějšími obvody. Na obr. 47 je jeho zjednodušené zapojení. Vstupní zesilovač slouží k „pasivnímu“, tj. přímému navázání oscilátoru na dělič. Na symetrický vstup IN, \bar{IN} je připojen vždy jen jeden oscilátor (AM nebo FM).

V obvodu SAA1059 jsou dva různé výstupní stupně, takže na jeho výstup můžeme připojit buď obvod ECL nebo MOS. Každý výstupní stupeň má jeden dodatečný komplementární výstup, takže je možné připojit obvod, který reaguje na kladnou nebo zápornou hranu. Jsou-li použity výstup a jeho komplementární výstup připojeny přes stejně rezistory k napájecímu napětí, kompenzuje se výstupní střídavý proud v napájecím vodiči, čímž se podstatně omezuje rušivé vyzařování.

Vnitřní funkční bloky jsou napojeny odděleně: U_{CC1} napájí vstupní zesilovač, U_{CC2} SET v děliči, U_{CC3} dělič, U_{CC4} výstupní stupeň ECL.

Na obr. 48 jsou dva pracovní časové diagramy IO SAA1059 v systému RTS. V obr. 48a je přepínání dělicího poměru z 32 na 33, v obr. 48b z 33 na 32. Předpokládáme, že výstupní signál QOPC bude při periodě n vstupního signálu (signálu oscilátoru) vybrán syntezátorem se zpožděním t_v a to změnou logické úrovně v signálu CM33. Při $0 \leq t_v \leq t_{v,\max}$ pracuje SAA1059 neřízeně. Maximální přípustné zpoždění $t_{v,\max}$ je dáné dobou periody výstupního signálu a zpožděním při přepnutí t_u SAA1059. Při nejvyšším zpracovávaném kmitočtu 125 MHz je $t_p = t_{v,\max} + t_u = 256$ ns. Maximální zpoždění při přepnutí $t_u \leq 50$ ns, pak je maximální přípustné zpoždění, které smí v syntezátoru vzniknout, $t_{v,\max} = 206$ ns.

IO SAA1059 a syntezátor SAA1056 a spolu s filtrem „loop“ tvoří kompletní syntezátorový systém PLL vhodný pro



Obr. 47. Blokové schéma IO SAA1059

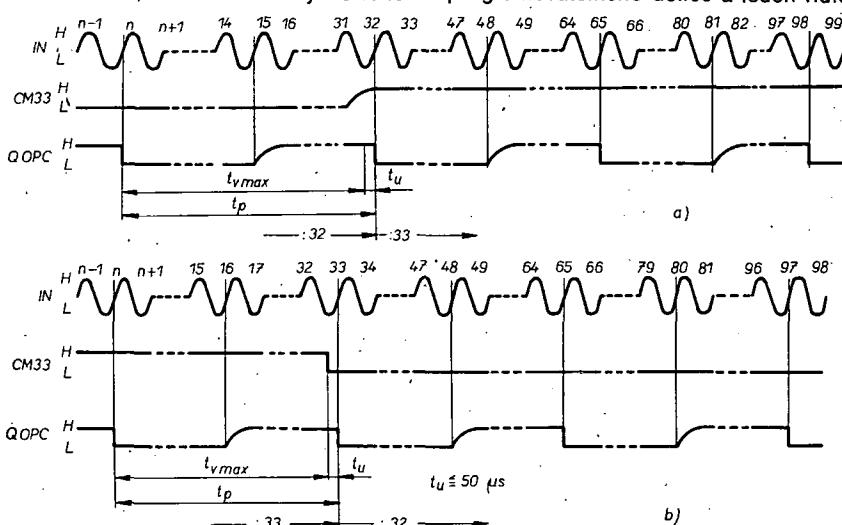
ladiení oscilátorů AM/FM v rozhlasových přijímačích. Na obr. 49 je zjednodušené zapojení obvodu SAA1056. Signál referenčního kmitočtu je získán z krystalového oscilátoru s vnějším krystalem, dále se dělí v 13bitovém děliči a přivádí do detektoru kmitočtu a fáze, který je součástí lidací smyčky. Přes vestavěný oddělovací stupeň můžeme odebrat na výstupu CLO signál pro nastavování oscilátoru nebo při řízení dalších obvodů jako např. mikropočítací. 13bitový referenční dělič můžeme přes dva řídící bity a vnitřní dekódér nastavit na dělicí poměry 160:1, 400:1, 800:1 nebo 8000:1. Je-li referenční oscilátor řízen krystalem 4 MHz, bude referenční kmitočet pro kmitočtový a fázový detektor 25 kHz, 10 kHz, 5 kHz a 0.5 kHz.

Z obvodu SAA1059 lze signál „předěleného“ kmitočtu na vstup FIN syntezátorového modulu. Kmitočet signálu bude v binárním děliči, tvořeném 5bitovým Swallow-

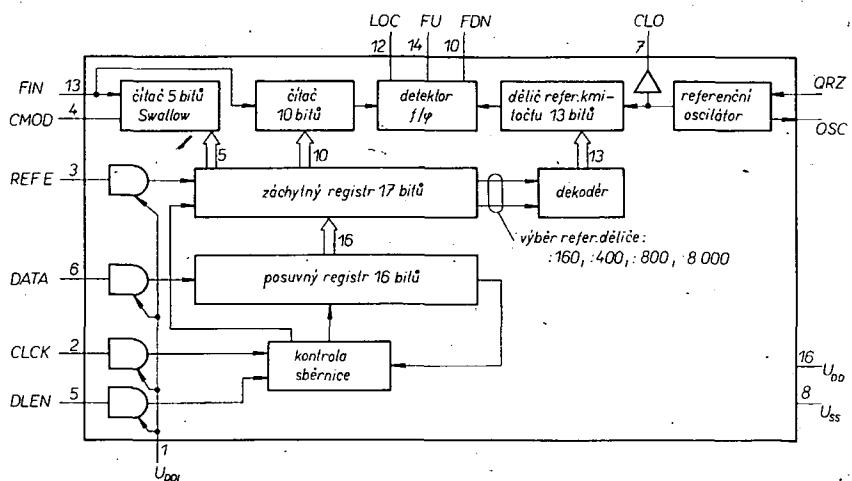
wovým čítačem a programovatelným 10bitovým děličem, dělen dále.

Vydelený vstupní kmitočet a referenční kmitočet jsou vedeny do kmitočtového a fázového detektoru. Při odchylce kmitočtu nebo fáze některého ze signálů dodává detektor řídící impulsy přes výstup FU (snížení kmitočtu) nebo FDN (zvýšení kmitočtu) do proudového spínacího stupně filtru „loop“. Výstup LOC (zachycení) bude na úrovni H, když na výstupu FU nebo FDN nebudu žádné řídící impulsy, tzn. při správně vyladěné stanici.

Sériová data ze sběrnice jsou funkčními bloky „16bitový posuvný registr“ a „kontrola sběrnice“ přijmuta a měřena. Při tom budou přijmata jen slova s délkou 17 bitů („vodivá nula“ plus 16bitové slovo dat). Každé 16bitové slovo dat obsahuje 15místnou binární informaci pro řízení programovatelného děliče a jeden řídící



Obr. 48. Časový diagram SAA1056 při PLL



Obr. 49. Blokové schéma IO SAA1056

bit REFI (vnitřní referenční kmitočet) pro volbu referenčního kmitočtu. Druhý řídící bit pro nastavení referenčního kmitočtu je do obvodu přiveden přes vstup REFE (vnější referenční kmitočet). Po jednom platném identifikovaném přenosu sběrnici dat bude převzata 16bitová informace sběrnici spolu s řídicím bitem REFE do 17bitového záhytného registru. Tak fázová regulační smyčka při opětovném změně směrem k menšemu dělicímu poměru nebudou pracovat, a proto má syntezátorový modul dodatečný synchronizační obvod (na obr. 49 není zakreslen). Nabijecí impuls (viz obr. 45) přenosu sběrnice nezpůsobí tak převzetí dat záhytným registrum, nýbrž pouze uvolňuje synchronizační obvod. Když proběhne dělicí cyklus, bude záhytný registr naplněn novými daty. Proto jsou záhytným registrum převzata data pouze tehdy, když je na vstupu FIN „předdělený“ signál oscilátoru.

Ke změně dělicího poměru s malým krokem dochází např. při ručním ladění. Bez dodatečné synchronizace může být zachycena fázová regulační smyčka.

Prevodník úrovní, zapojený na vstupech REFE, DATA, CLK a DLEN dovoluje přímo řídit syntezátor z obvodu s logickou úrovní 5 V ($U_{DD} = 4,5$ až 5 V), i když napájecí napětí obvodu SAA1056 je $U_{DD} = 9$ V (8 až 10 V).

Zpracování dat obvodem SAA1056 si nejlépe objasníme na následujícím příkladě: Předpokládejme, že přijímač je nastaven syntezátorem na kmitočet $f_{vst} = 87,6$ MHz. Referenční kmitočet bude $f_{ref} = 10$ kHz; mf kmitočet $f_{mf} = 10,70$ MHz. Tím bude pevně určen potřebný dělicí poměr n . Všeobecně platí

$$n = \frac{f_{vst} + f_{mf}}{f_{ref}}$$

$$\text{a v našem případě } n = \frac{(87,6 - 10,7) \cdot 10^3}{10} = 9830.$$

Dělič pracuje v binárním kódu, musíme proto obyčejný dělicí poměr $n = n_{10}$ převést na ekvivalentní binární číslo n_2 :

$$9830_{10} = 010011001100110_2.$$

Dělicí poměr m pro požadovaný referenční kmitočet a jeho nastavení je dáno vnitřním řídícím bitem REFI (obsaženým ve slově na sběrnici dat) a vnějším řídícím bitem REFE podle pravidlostní tab. 5

Tab. 5. Pravidlostní tabulka pro nastavení referenčního kmitočtu

Rídící bit vnitřní/vnější REFI	Dělicí poměr REFE	Referenční kmitočet ($f_{kristalu} = 4$ MHz) f_{ref}
1	1	160
1	0	400
0	1	800
0	0	8000

($f_{kristalu} = 4$ MHz). Pro $f_{ref} = 10$ kHz vyplývá tedy kombinace řídících bitů REFI = 1, REFE = 0 (úroveň L na vstupu REFE). Na obr. 50 jsou data vyslaná pro sběrnici mikropočítáčem pro nás příklad.

Při použití Swallowova čítače je dělicí poměr omezen směrem dolů a je závislý na dělicím poměru SAA1059. Pro dělicí poměr n platí rovnice:

$$n = n_s + p n_p$$

s podmínkami

$$1 \leq n_p > n_s, \quad 0 \leq n_s \leq 31,$$

kde n je dělicí poměr celého děliče, n_s poměr pro Swallowův čítač,

Tab. 6. Příklad práce děliče při $n = 9830$

Časový průběh po periodě f_{osc}	Binárně čítač 10 2^{14} až 2^5	5 bitů 2^4 až 2^0	Dekadicky čítač 10	5 bitů	Celkem	SAA1059 děli f_{osc}
po naplnění 33. 66.	0100110011 0100110010 0100110001	00110 00101 00100	307.32 306.32 305.32	6.1 5.1 4.1	9830 9797 9764	33 33 33
198. 230. 262.	0100101101 0100101100 0100101011	00000 00000 00000	301.32 300.32 299.32	0.1 0.1 0.1	9632 9600 9568	přepíná 32 32
9830.	0000000000	00000	000.32	0.1	0	32

n_p nejmenší dělicí poměr SAA1059, n_s dělicí poměr 10bitového děliče.

Ve spojení s SAA1059 lze dělicí poměr n plynule nastavit mezi n_{min} a n_{max} :

$$n_{min\ 32/33} = 0 + 32.32 = 1024$$

$$n_{max\ 32/33} = 31 + 32.1023 = 32767.$$

Je-li použit místo SAA1059 dělič 10/11, pak bude hranice dělicího poměru v rozsahu:

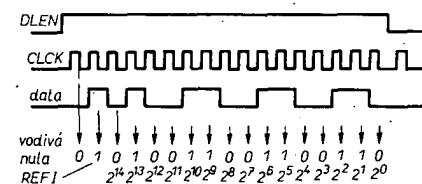
$$n_{min\ 10/11} = 0 + 10.10 = 100,$$

$$n_{max\ 10/11} = 31 + 10.1023 = 10261.$$

Při použití SAA1059 nepotřebujeme počítat n_s a n_p . Dělicí poměr n může být zadán přímo jako binární číslo, jak je to uvedeno v příkladě pro přijímaný signál o kmitočtu 87,6 MHz a referenční kmitočet 10 kHz; všechny děliče budou správně řízeny.

V popisovaném systému RTS má Swallowův čítač tu přednost, že referenční kmitočet může být vyšší než kmitočet rastru systému. Systém má optimálně navrženou rychlosť ladění a filtr „loop“. Dělič, který má zpracovat vyšší kmitočty, musí být řízen současně pouze dvěma dělicími poměry.

Pro snazší pochopení bude princip děliče vysvětlen pomocí obr. 51. Na počátku čítacího cyklu budou děliče 2^0 až 2^{14} naplněny binárními čísly z mikropočítáče.



Obr. 50. Přenos dat po sběrnici SAA1056 ($n = 9830$, $f_{ref} = 10$ kHz, $REFI = 1$, $REFE = 0$)

če (v obr. 51 pro lepší přehlednost není uveden záhytný registr, naplněný z mikropočítáčové sběrnice 15bitovou informaci). Z předděliče přivedený signál oscilátoru f_{osc} je v děličích dekrementován tak dlouho, až se děliče nastaví na nulu.

Bude-li po naplnění děliče v 5bitovém děliči hodnota odlišná od nuly, pak vstup CM33 předděliče bude na úrovni H. To způsobí, že

a) předdělič dálé dělí 33 a

b) vystupní signál předděliče dekrementuje paralelně polohu 2^0 v 5bitovém děliči a také polohu 2^5 v 10bitovém děliči.

Vystupní impuls předděliče způsobuje redukci o

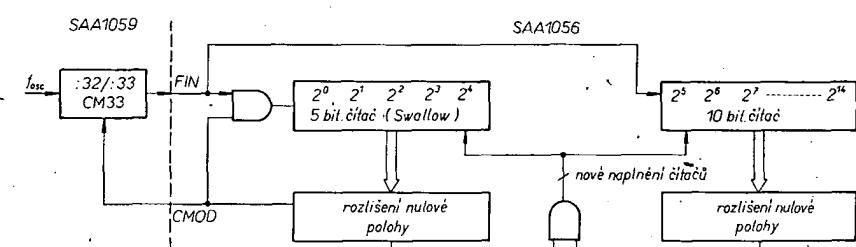
$$1.2^0 + 1.2^5 = 1 + 32 = 33.$$

To přesně odpovídá počtu period signálu oscilátoru f_{osc} , což je požadováno, aby dělič dělil 33.

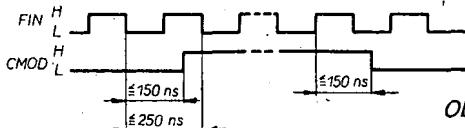
Dekrementování probíhá tak dlouho, dokud 5bitový Swallowův čítač nedosáhne nuly. Poté ihned bude CM33 přepnuto na úroveň L, přičemž předdělič je přepnut na dělicí poměr 32 a současně se uzavře hodinový signál pro Swallowův čítač. Toto uzavření trvá tak dlouho, dokud není 10bitový čítač dekrementován na nulu. V tomto okamžiku budou všechny čítačové stupně znova naplněny, kmitočtově-fázový detektor dostane impuls a obnoví se čítací cyklus. V tab. 6 jsou pro nás příklad ($n = 9830$) uvedeny jednotlivé kroky cyklu.

V IO SAA1056 vzniklý řídící signál CMOD je přes vstup CM33 zaveden do předděliče SAA1059. Časový průběh tohoto signálu je na obr. 52.

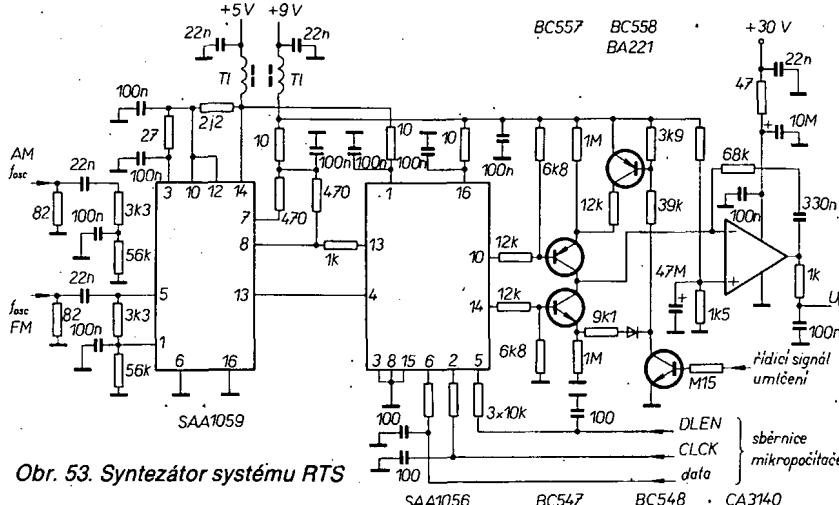
Na obr. 53 je zapojení celého syntezátoru. Filtr „loop“ je zde navržen pro rozsahy KV a SV. Proudový spínač ve filtru „loop“ je spínán dvěma různými proudy. Při změně programu přes tlačítko stanice vznikne spinací signál, který je použit pro umlčování a proudový spínač filtru „loop“ přepne na větší proud, takže přepnute je



Obr. 51. Zjednodušená struktura děličů v SAA1056



Obr. 52. Přípustné spínací doby řidicího signálu CMOD



Obr. 53. Syntézator systému RTS

velmi rychlé. Při ručním ladění je umičovací mimo provoz, neboť proudový spínač filtru „loop“ je přepnut na menší proud, čímž jsou vyloučeny rušivé skoky v nastavovaném kmitočtu. Šumy vzniklé při ladění jsou při tom pod prahem slyšitelnosti.

Mezi syntézátory lze zařadit i systémy pracující na principu napěťové syntézy. Jedním z takových systémů je i systém fy Siemens (obr. 54), který je tvořen třemi IO, dolní propustí a několika diskrétními součástkami. Ladící napětí je převedeno na digitální 10bitové slovo, z čehož vyplývá rozlišovací schopnost $\pm 10 \text{ kHz}$ v rozsahu kmitočtů 20 MHz. Tento systém funguje jako ADK. Maximálně 8, případně 16 programů může být převedeno z napěťového syntézátoru SDA5690R do nevolatilní (po vypnutí zdroje zachovává informaci) paměti SDA5650R.

Napěťový syntézator SDA5690R převádí v podstatě číslo na analogovou hodno-

tu při vyvolání programu, nebo převádí analogové hodnoty na číslo při zápisu programu do paměti. Tento obvod pracuje na principu čítače.

10bitové digitální slovo je vytvořeno jako pravoúhlý signál s konstantním kmitočtem, šířka impulsu je dán obvodem IFO. Následující filtrací v dolní propusti se vytvoří analogová hodnota, úměrná časově střední hodnotě signálu IFO. Dolní propust je tvořena spínačem, aby napěťový zdvih byl 0 až U_{stab} a charakteristika odpovídala charakteristice varikapů, a dále obvody RC , které zmenšují zvlnění analogového napětí na minimum ($<10 \mu\text{V}$).

Komparátor TDB0453A je použit pro převod A/D. Při „stupnicovém“ provozu (tlačítku Us) přikáže výstup komparátoru řidící jednotce změnit digitální hodnotu tak, že výstupní napětí U_K dolní propusti bude rovno napětí ladícího potenciomet-

ru U_{pot} . Rychlosť převodu je nastavena tak, že během nastavování vysílače a zapamatování je dosaženo rovnosti a tak je zapamatována digitální hodnota U_{pot} . Ladícím knoflíkem a tlačítkem může být na stupni kmitočet zapamatovaného vysílače opět nastaven.

Převodník v SDA5690R je sestaven z 10bitového kruhového čítače, digitálního komparátoru a registru IFO, který může pracovat buď jako čítač vpřed-vzad nebo jako posuvný registr. Periodicky probíhající počítací cyklus je řízen oscilátorem 455 kHz. Ladícímu napětí úměrná digitální hodnota je uložena v registru IFO. Na odpovídající šířku impulsu se převede tak, že při počátečním nastavení cyklu čítače je nastaven klopňový obvod, který je překlopen zpět při rovnosti cyklu čítače a čítače IFO. Odpovídající možnost 2^{10} stavu čítače IFO dává možnost 2^{10} šířek impulsů. Perioda číslicově-analogového výstupního signálu je 4 ms a pro snazší filtrace je rozdělena na 8 jednotlivých impulsů. Vstupy programových tlačítek jsou připojeny na obvod vstupní logiky, které rozliší stlačené tlačítko a vytváří binární kód. Obvod uzavření slouží k tomu, aby při dvou současně stlačených tlačítkách nevznikla součtová třetí binární hodnota. Zásadně má přednost první stlačené tlačítko. Dělič a řidící logika realizují všechny povely a převody dat.

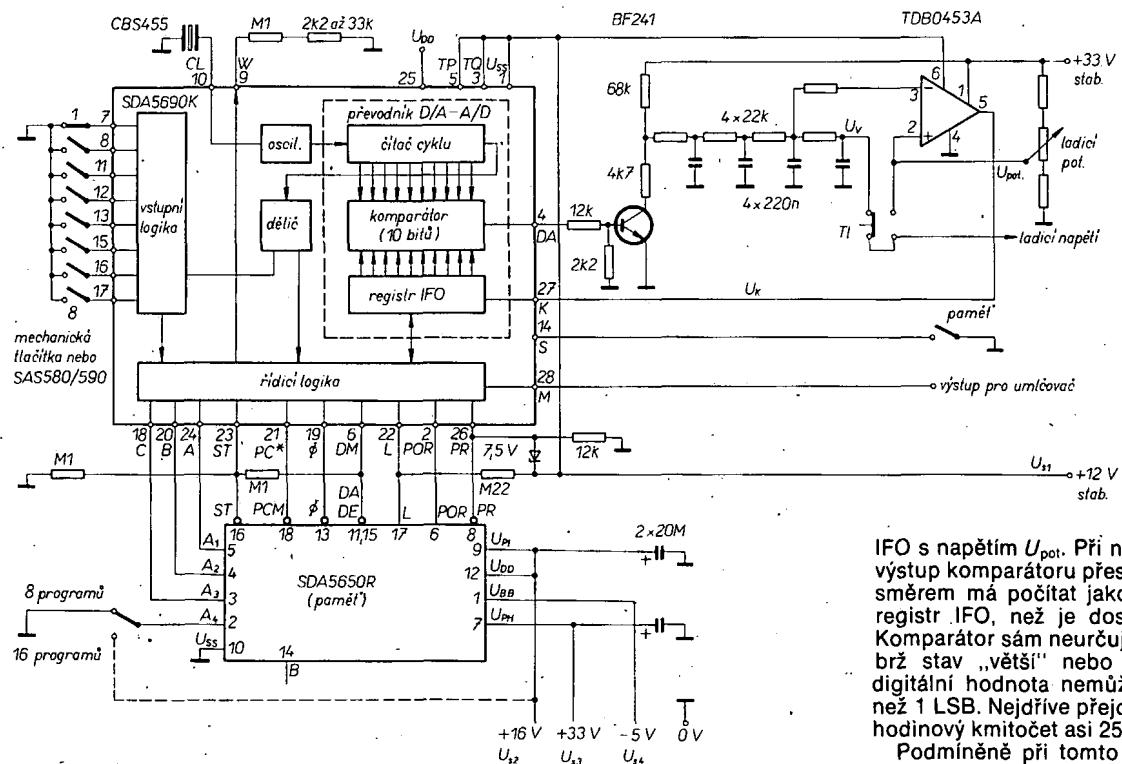
Změna programu probíhá následovně:

- stlačení tlačítka 1 až 8,
- připravenost adresy programové paměti A, B, C,
- vyslání signálu PC jako čtecího povetu pro paměť; vývod dat DM je připojen jako vstup DE, DE paměti jako výstup,
- vyslání 100 taktů: posuv paměti IFO do registru IFO,
- převod IFO na šířkové impulsy,
- vyfiltrované napětí U_V pro varikapy je přivedeno do vstupní jednotky.

Paměť pracuje následovně:

- stlačíme tlačítko TI,
- nastavíme ladící potenciometr.

Napětí ladícího potenciometru U_{pot} je vedené přímo na vstupní jednotky a současně na analogový komparátor. Komparátor porovnává napětí úměrné stavu registru



Obr. 54. Zapojení pro napěťovou syntézu

IFO s napětím U_{pot} . Při nerovnosti určuje výstup komparátoru přes vývod K, kterým směrem má počítat jako čítač zapojený registr IFO, než je dosaženo rovnosti. Komparátor sám neurčuje „rovnost“, nýbrž stav „větší“ nebo „menší“. Proto digitální hodnota nemůže být přesněji než 1 LSB. Nejdříve přejde registr IFO na hodinový kmitočet asi 250 kHz.

Podmíněně při tomto vyšším hodinovém kmitočtu a také možnosti počítání vpřed-vzad je za určitou dobu při změně

napětí potenciometru dosaženo napětí z dolní propusti, tzn. že nepotřebujeme žádnou čekací dobu mezi skončeným laděním a stlačením tlačítka paměti. V důsledku dlouhé doby zákmitu dolní propusti (která je dána přísnými požadavky na zvlnění napětí), liší se stav čítače při dosažení rovnosti $U_k = U_{pol}$ od přesné hodnoty (asi o 8 kroků). Následuje proto jemné dodlážení během zápisu do paměti. Při zápisu do paměti se nejdříve sepnou spínač „paměť“ a poté tlačítko programu. Spínač paměti může být poté rozpojen. Po sepnutí spínače „paměť“ se přijímaný signál jemně dodláží, hodinový kmitočet se během 1 s neustále snižuje. Po proběhnutí této doby je přesnost nastavení asi 1 LSB. Bezprostředně poté se přenese obsah registru IFO do paměti:

- vysílání signálu ST,
- vývod dat DM je použit jako výstup paměti, DA paměti má velký odpor,
- vysílání 100 taktů; posuv obsahu IFO do řídící jednotky a do paměti a zapamatování.

Když je paměť připravena ke čtení nebo zápisu, což je indikováno úrovní L, bude zapamatovaná stanice připravena ke kontrole a převzetí.

Během změny programu nebo zápisu do paměti bude na výstupu M úroveň H. Tak je možné během nedefinovaného stavu napětím UTP ovládat umlčovač.

Při kontrole zapamatované stanice nejdříve záležíme spínač paměti a necháme ho stlačený; na vývodu M bude úroveň H a bude sepnut umlčovač. Pak otáčíme knoflíkem ladění tak dlouho, dokud nebudete slyšet zvuk. V této poloze ukazatele

stupnice je dosaženo rovnost U_{pol} a U_k ; komparátor změní úroveň H na L na vývodu M. Ze stupnice můžeme přečíst kmitočet zapamatovaného vysílače. Po připojení syntezátoru na napájecí napětí se na výstupu paměti POR změní úroveň L na H. Tím se při sepnutém spínači programu automaticky změní program. Nevolatilní paměť SDÁ5650R může převzít 16 × 10 bitů, takže přepnutím vstupu A4 je možné rozšířit předvolbu na 16 programů.

Jak již bylo uvedeno, je pro syntezátor systému RTS vhodné používat mikropočítač s podpůrnými obvody. Zapojení řídícího obvodu pro tuner je na obr. 55. Tuner je řízen a kmitočet se nastavuje procesorem MC8035 a pamětí 2K byte programu (ROM₁). Přijímač se nastavuje ladícím systémem se smyčkou PLL, tvoreném IO SAA1056 a SAA1059, které jsou stejně jako displeje buzeny ze sběrnice se sériovými daty. Toto uspořádání sběrnice se společnými vodiči dat, hodin a oddělenými vodiči uvolnění (DLEN) slouží pro jednotlivé interfakové obvody, na něž jsou rozdělovány potřebné informace. Ovládací povely se zadávají rovněž sériově přes IO SAB3011 a SAB3042.

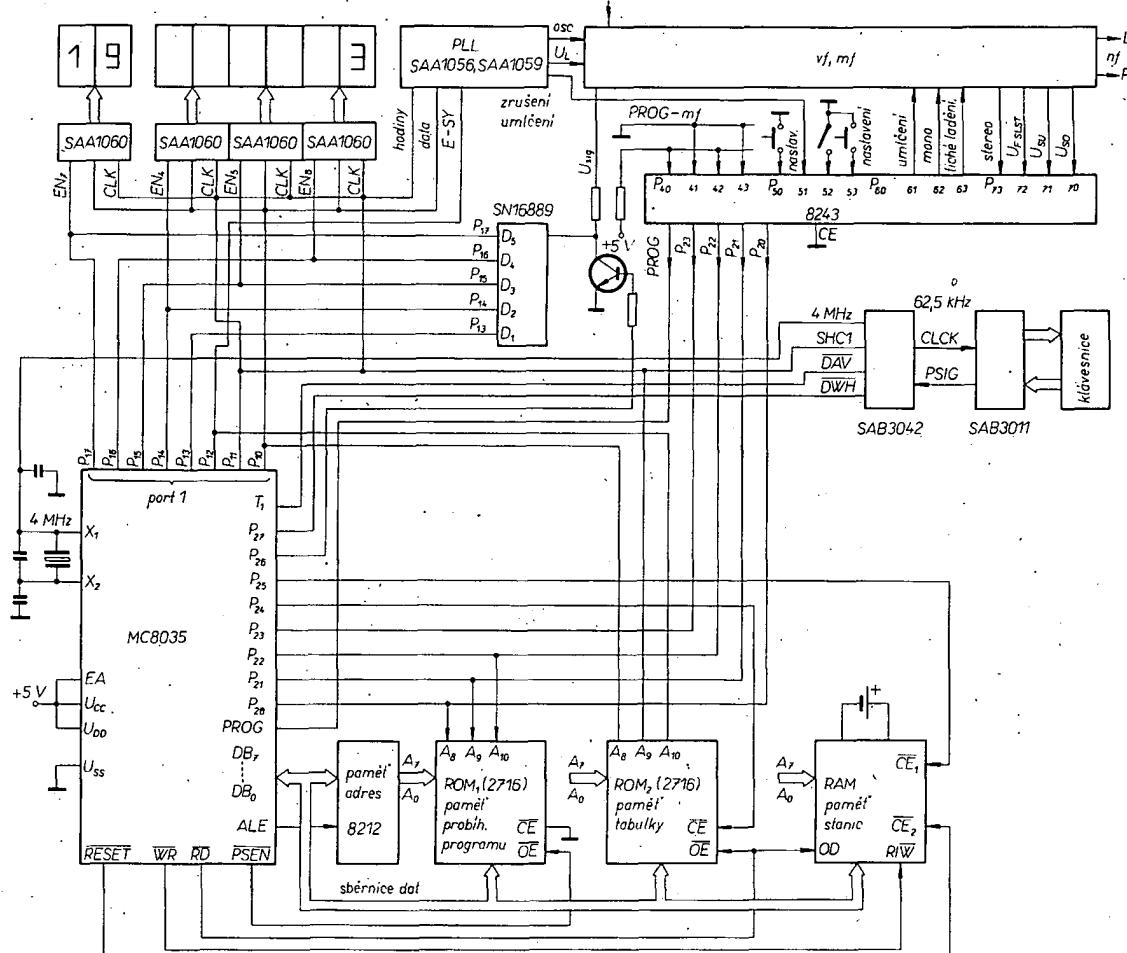
Mikropočítač MC8035 patří do rodiny mikropočítačů MC8048, od kterého se liší tím, že nemá vnitřní paměť programu. Vnější paměť programu se aktivuje připojením -5 V na EA. Přenos dat z vnější paměti ROM₁ je dříve 8bitovou multiplexní sběrnici adresa-data. Při tom je pro každý jednotlivě vyslaný byte nejdříve osm bitů adresy s nižší hodnotou předáno na sběrnici dat (DB₀ až DB₇) a kladným

impulsem na výstupu ALE (Address – Latch–Enable) převedeno do paměti adres (8212). Bity adresy s vyšší hodnotou pro ROM₁ jsou přiváděny přímo z výstupu P₂₀, P₂₁, P₂₂ IO MC8035. Přenos bytu, povolený z ROM₁ do mikropočítače je řízen signálem PSEN.

Paměť stanic 2 × 5101 (256 × 8 bit), v níž jsou zapamatovány kmitočty a alfanumerické znaky pro pojmenování stanic a rovněž číslo vysílače, je řízena přes WR (zápis) a RD (čtení). Adresování a přenos dat do a z RAM je provedeno přes sběrnici dat. Program paměti stanic bude zapamatován i při vypnutí a výpadku sítě, neboť paměť je napájena z akumulátora.

Paměť ROM₂ je rovněž „čtena“ přes RD. Paměť (A₈, A₉, A₁₀) ROM₂ je adresována výstupy port 1 (P₁₀, P₁₁, P₁₂) nižší hodnoty. Toto uspořádání je voleno tak, aby byl jednodušší přístup k datům paměti tabulky (v tabulce jsou uspořádány jednotlivé vysílače podle kmitočtu a místa). Mikropočítače MC8048/MC8035 dovolují také číst data z paměti programu. Sestavit a vypočítat maticové tabulky pro místa vysílače je pomocí softwaru zdolávané a data jsou přebírána přímo adresami (256 × 8 bit). To znamená, že rozsah tabulek musí být na každé stránce programovým řezem pferušen, aby byl umožněn přenos dat. Výstupy P₂₄ a P₂₅ na MC8035 vybírají údaje pro RAM a ROM₂.

Obvod expandér vstup-výstup (expander IO8243) slouží pro příjem a realizaci dodatkových funkcí přijímače. Vývody I/O jsou rozděleny do čtyř skupin po čtyřech bitech (P₄ až P₇). Data mezi mikropočítačem a IO 8243 se přenášejí čtyřmi vý-



Obr. 55. Řídící obvod pro tuner

vody nižší hodnoty portu 2 řídícím signálem s úrovní L na vodiči PROG. Přes čtyři vývody portu 4 definované jako vstupy u IO 8243 je programován mf kmitočet před každým přenosem na syntezátor ($f_{osc} = f_{st} + f_{mf}$). Je možné naprogramovat 16 kmitočtů (10,61 až 10,76 MHz) s odstupem 10 kHz; programují se u výrobce.

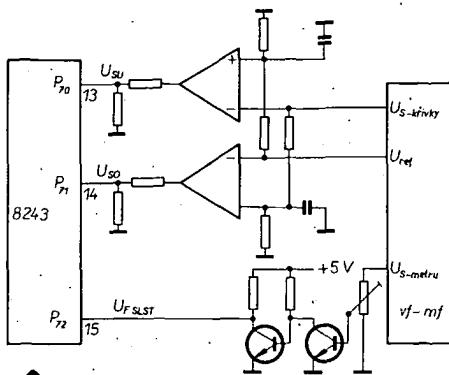
Funkce „mono, umlčení a tiché ladění“ (při změně vysílače, automatické ladění, zapnutí a vypnutí přístroje) se řídí přes vývody portu 6, naprogramované jako výstupy. Porty 5 a 7 slouží jako vstupy. Uzemněním P_{50} a P_{53} mohou být vyvolány programy v mikropočítači, které podporují nastavení přístroje. To je např. nastavení minimální a maximální síly pole na indikátoru nebo „nasazení“ stereo v závislosti na síle pole.

Na P_{52} se určuje místo příjmu, které je voleno tlačítkem. Signálem s úrovní L na P_{51} se ruší signál pro umlčení, který vznikne při změně vysílače. Signál pro umlčení je v přijímači použit dodatečně k přepnutí konstanty filtru ve smyčce syntezátoru. Když je syntezátor nastaven na nový kmitočet, přejde signál na P_{51} na úroveň L. Tím je dosaženo minimální doby umlčení při změně vysílače (závisí jen na syntezátoru).

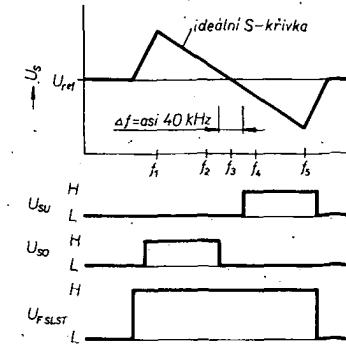
Na P_{70} je dotazován cyklus indikace MONO/STEREO, tzn. je-li program vysílače vysílan „mono“ nebo „stereo“, případně je-li přístroj přepnut na „mono“.

Signály na vývodech P_{70} , P_{71} , P_{72} jsou využity pro indikátor rozladění a jako kritérium „stop“ pro automatické ladění. Interface pro připojení dílu vf/mf je jednoduchý a je tvořen okénkovým komparátorem a také senzorem prahové hodnoty pro rozhodování, má-li vysílač potřebnou sílu pole, aby mohl být zachycen obvodem automatického ladění (obr. 56). Funkce tří signálů v závislosti na křivce S jsou uvedeny na obr. 56. Vysílač bude zachycen obvodem automatického ladění tehdy, bude-li signál U_{FSLST} na úrovni H a signály U_{SU} a U_{SO} na úrovni L (při $f = \pm 20$ kHz). Je-li signál U_{FSLST} na úrovni L a není nalezen vysílač, bude obvod automatického ladění „krokovat“ po 50 kHz v rastru 50 kHz z rychlosťí 20 kroků za sekundu. Objeví-li se U_{FSLST} v blízkosti silného vysílače, pak se zmenší rychlosť přeládování, dokud se přijímač nehnadí na vysílač. Rychlosť ladění se zmenší, aby byla vyloučena chyba vzniklá zakmitáváním v syntezátoru a dílu vf/mf. Aby byla jistota, že přijímaný vysílač nebude rušen nebo překryt jiným vysílačem, zjistí přístroj napětí S křivky v bodech f_2 a f_4 (U_{SO} a U_{SU}). Automatické ladění bude zastaveno po proměnění křivky S ($f_2 : U_{SU} = L$, $U_{SO} = H$; $f_3 : U_{SU} = U_{SO} = L$; $f_4 = U_{SU} = H$, $U_{SO} = L$). Tento měřicí postup se realizuje syntezátorem, není indikován na displeji.

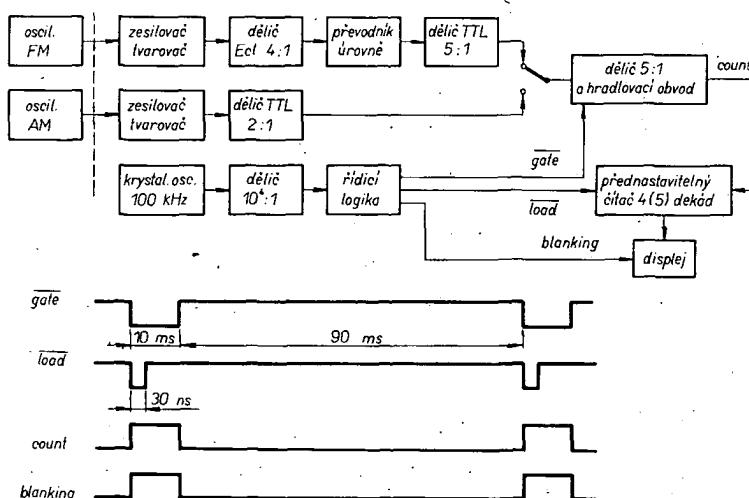
Signál pro indikátor síly pole je v odpovídajícím cyklu digitalizován pětistupňovým převodníkem D/A (SN16889), připojen na port 1, přečten mikropočítačem a zpracován pro vysílání na indikátor síly pole. Převodník D/A je řízen přes P_{26} a tranzistor do analogového vstupu, což je možné, protože SN16889 má na výstupu tranzistory s otevřeným kolektorem a tak při chybějícím signálu síly pole nebude ovlivněn port 1 během dalších úkonů. Šest 14segmentových displejů je řízeno čtyřmi IO SAA1060, které jsou ovládány v duplexním provozu půlvlnami sinusového signálu. IO SAA1060 jsou řízeny přes sériovou sběrnici mikropočítače.



Obr. 56. Okénkový diskriminátor pro automatické ladění



Obr. 57. Blokové schéma digitální stupnice s časovými průběhy



Digitální stupnice

Ve většině současných rozhlasových přijímačů se k indikaci vysílačů používá ukazatel se stupnicí, který je ovládán mechanicky od ladidlova prvku. Přesnost na ladění je velmi malá. Ve středovinném rozsahu bývá chyba naladění řádu jednotek kHz a v krátkovlnném rozsahu až několik desítek kHz.

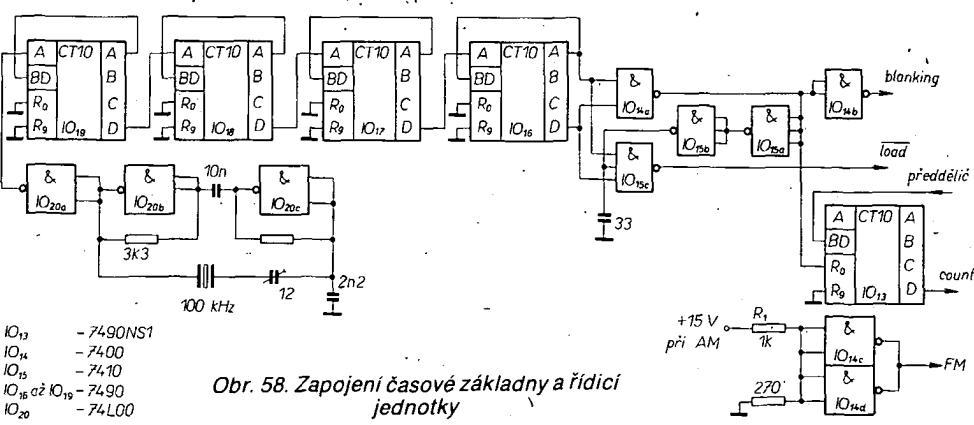
Postupující miniaturizace součástek a zejména stále vyšší stupně integrace umožňují sestavit digitální stupnice, která kmitočet vysílače indukuje přesnější číselným údajem. Měřit kmitočet vstupního signálu přímo ovšem nelze (z různých důvodů).

Údaj displeje musí být tak přesný, aby byl přijímaný vysílač spolehlivě identifikován. Zvýšení přesnosti nepřináší žádné další výhody, prodražuje pouze digitální stupnice. Při odstupu kanálů jednotek kHz ve středovinném a krátkovlnném pásmu postačí, bude-li kmitočet vstupního signálu indikován s přesností 1 kHz; odstup

vysílačů v pásmu VKV je 100 kHz a proto stačí kmitočet indikovat s přesností 100 kHz.

Na obr. 57 je blokové schéma a impulsní diagram potřebných signálů digitální stupnice, jejíž hlavní část tvoří přednastaviteľný čítač s pěti dekádami, jehož obsah je indikován polovodičovým displejem. Krystalový oscilátor 100 kHz slouží jako časová základna. Výstupní signál se dělí v poměru $10^4 : 1$. Část označená jako řídící jednotka uvolňuje impulsy 100 ms po dobu 10 ms pro dělič 5 : 1, přičemž vstupní signál změněného kmitočtu je přiveden do čítače. Na počátku čítání nastává signál load čítač při VKV na (tzv. korekce)

0 00,0	
-10,7 MHz (mf)	
989,3,	
při AM	00 000
	-460 kHz (mf)
	99 540



Obr. 58. Zapojení časové základny a řídící jednotky

(měřený kmitočet oscilátoru je tedy o mf kmitočet vyšší než kmitočet vstupního signálu). Aby se během měření vyloučilo prokmitávání čísel na displeji, je displej odpojen signálem blanking (invertovaný signál gate). Průběhy jednotlivých signálů jsou na obr. 57.

Signal přivedený z oscilátoru AM či FM je nejdříve zesílen a pak vytvarován tvarovačem na potřebné impulsy. Za tvarovačem zapojený dělič dělí kmitočet vstupního signálu při FM v poměru 20 : 1 a při AM 2 : 1. Krystalový oscilátor 100 kHz s SN74LOON (obr. 58) je zapojen jako časový normál pro měření kmitočtu. Kmitočet jeho výstupního signálu je dělen čtyřmi dekadickými děliči IO₁₆ až IO₁₉ v poměru 10⁴ : 1. Hradlo NAND IO₁₄ vytváří ze signálů A a D IO₁₆ signál gate (10 ms), který uvolňuje po danou dobu dělič 5 : 1 (IO₁₃ – SN7490NS1), takže impulsy z budíku jsou přivedeny k jednotlivým čítačům (IO₁₈ až IO₂ na obr. 59). V hradlu IO_{14b} invertovaný signál gate označený jako blanking, odpíná displej během čítání. Současně v IO₁₅ (SN7410N) vzniká při sestupné hraně signálu gate signál load, který čítač kmitočtu nastaví na údaj, potřebný pro korekci.

Korekce a desetinná tečka jsou řízeny signálem FM o úrovni H. Vstupní signál pro hradla IO_{14c} a IO_{14d} je získáván z tlacištěkové soupravy přijímáče (přepínání napájecího napětí pro oscilátor AM případně FM a předzesilovač).

Jako čítač jsou použity reverzibilní dekadické čítače SN74192N (IO_8 až IO_{12}).

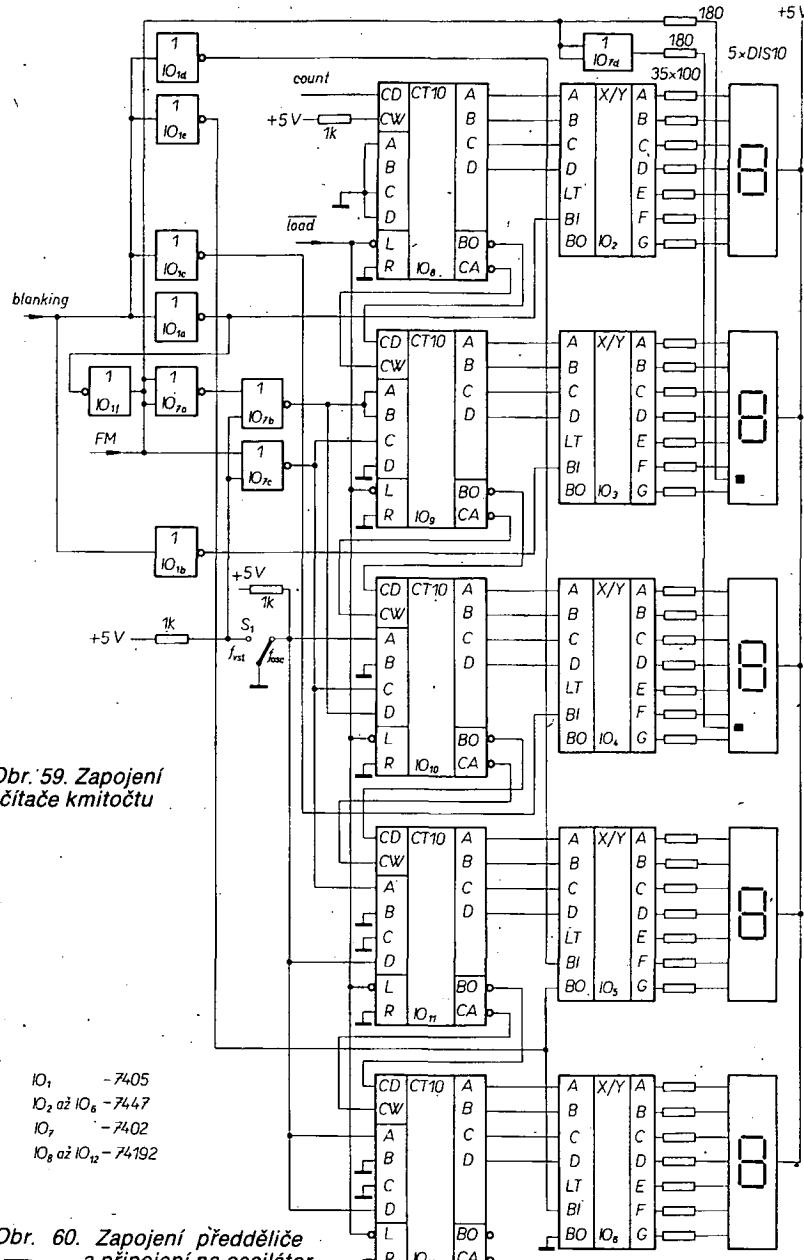
Korekce se přepíná signálem FM a hradly IO_{7a}, IO_{7b}, IO_{7c}. Spínačem S₁ lze korekci odpojit, takže pak je indikován kmitočet oscilátoru. Obsah čítače je dekódován sedmsegmentovým dekodérem IO₂ až IO₆ (SN7447N) a indikován na polovodičovém displeji. Invertory IO_{1a} až IO_{1e} odpínají signálem blanking displej během čítání a tak je vyloučeno problíkávání čísel. Při FM je přes invertor IO_{1f} stále odpojen dekodér IO₂, takže v tomto případě poloha 10 kHz nebude indikována.

Rozsah AM je 150 kHz až 30 MHz. Protože displej indikuje kmitočet v MHz a to dvě místa před a tři za desetinnou tečkou, byl by např. při přijímaném kmitočtu 150 kHz na displeji údaj 00.150 MHz. Nuly před desetinnou tečkou jsou však logikou dekodéru zatemněny, takže bude indikovat jen .150 MHz, popř. při kmitočtu 1300 kHz jen 1.300 MHz. Rovněž na VKV je při kmitočtech nižších než 100 MHz první nula zhasnuta.

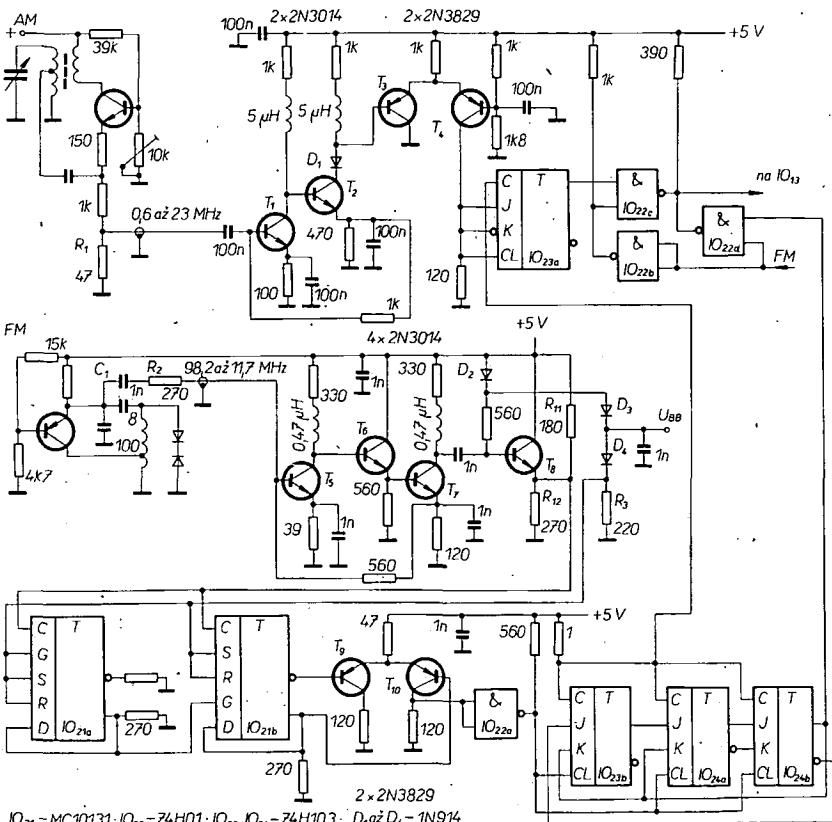
Popisovanou digitální stupnici je možné připojit k sériově vyráběným přijímačům. Protože současná stavba přijímačů nedovoluje prakticky změnit zapojení, musí být před předěláním zapojení předsílovač a tvarovač, abychom dostali potřebné úrovně pro klopňové obvody. Na obr. 60 je zapojení oscilátoru AM a FM s doplňujícími rezistory R_1 , T_2 a kondenzátorem C_1 .

Z osciloskopu AM přivedené v napětí je zesíleno tranzistory T_1 a T_2 , které zesilují asi $150 \times$ a jsou pro vyšší kmitočty kmitočtově kompenzovány cívkami 5 μH . Přebužený rozdílový zesílovač T_3 , T_4 má na výstupu impulsy s amplitudou asi 3 V a strmostí hrany asi 10 ns, které řídí přímo klopný obvod IO_{23a} . Výstup signálem FM řízeného obvodu s IO_{22b} , IO_{22a} a IO_{22d} je přiveden na dělič IO_{13} , takže celkový dělící poměr při AM bude 10 : 1.

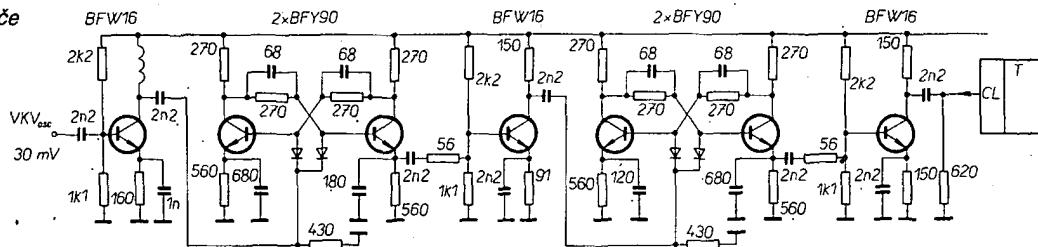
Vf napětí z jednotky VKV je zesíleno asi 20× ve čtyřstupňovém širokopásmovém zesilovači T_5 a T_8 . Také tento zesilovač je pro vysoké kmitočty kompenzován cívками. Emitterové sledovatele T_6 a T_8 zmenšují zatížení způsobené následujícím stupněm. Protože sinusové napětí na těchto kmitočtech má „strmost hrany“ asi 3 ns,



Obr. 60. Zapojení předděliče
a připojení na oscilátor.



Obr. 61. Zapojení předděliče FM s tranzistory



může být vypuštěn tvarovač. Děličem napětí v emitoru T_8 je poněkud „ořezána“ záporná půlvlna, takže vznikne signál, kterým je možné řídit dělič 4 : 1 z klopových obvodů ECL IO_{21a} , IO_{21b} . Dělič napětí D_2 , D_3 , D_4 a R_3 dodává pomocnou napětí pro obvod ECL. Rozdílový zesilovač T_9 , T_{10} převádí úroveň ECL na signál TTL, který je přes hradlo IO_{22a} přiveden na dělič 5 : 1 (IO_{23b} , IO_{24a} , IO_{24b}). Celkový dělicí poměr spolu s IO_{13} bude 100 : 1.

Vf zesilovače na obr. 60 musí být velmi pečlivě provedeny včetně IO_{21} , aby byly vyloučeny zámkity a rušení. Proto je jedna strana dvostranně plátované desky s plošnými spoji využita jako zem, aby zemnické spoje byly co nejkratší.

V obvodech na obr. 58 a 59 by bylo možné použít obvody CMOS, čímž by se podstatně změnila spotřeba. IO_{22a} , IO_{23} a IO_{24} je možné nahradit obvody 74S... Vzhledem k tomu, že obvody ECL jsou těžko dostupné, je pro zájemce na obr. 61 zapojení děliče 4 : 1. Tranzistory BFW16 (KFW16) jsou zapojeny jako zesilovače a oddělovací stupně. Tranzistory BFY90 je možné nahradit KF590 a diody SA403 diodami KA221.

Na obr. 62 je blokové schéma digitální stupnice, u níž se kmitočet výstupního signálu jednotky VKV převádí do kmitočtového pásmá 0,2 až 12,6 MHz. Celkové zapojení stupnice je na obr. 63. Kmitočet oscilátoru jednotky VKV je přes oddělovací stupeň přiveden ke směšovači. Kmitočet směšovače f_m je volen tak, že produkt směšování f_z nebude vyšší než maximální

Obr. 62. Blokové zapojení digitální stupnice se směšovačem

($L_1 = 4$ z drátu o $\varnothing 0,7$ mm CuAg, jádro A1 o $\varnothing 4$ mm, odbočka na 3,5. závitu od kolektoru. Rozteč závitů 1 mm)

hodinový kmitočet čítače a brány (pro 74192 je to 25 MHz). Pro f_m tedy platí:

$$85,6 \text{ MHz} < f_m < 98,2 \text{ MHz}$$

pro $f_{osc} = 98,2$ až $110,6$ MHz. Jednotlivé čítače kmitočtu musí být přednastaveny na příslušný kmitočet směšování, případně na mf kmitočet f_m :

$$\begin{aligned} f_{vst} &= f_{osc} - f_z, & x &= f_{vst} - f_m, \\ f_m &= f_{osc} - f_m, & x &= f_m - f_z, \end{aligned}$$

kde f_{vst} je kmitočet přijímaného signálu, f_{osc} je kmitočet oscilátoru, f_z je použitý mf kmitočet (na VKV je 10,7 MHz), f_m je kmitočet směšovače a x je přednastavená hodnota čítače kmitočtu.

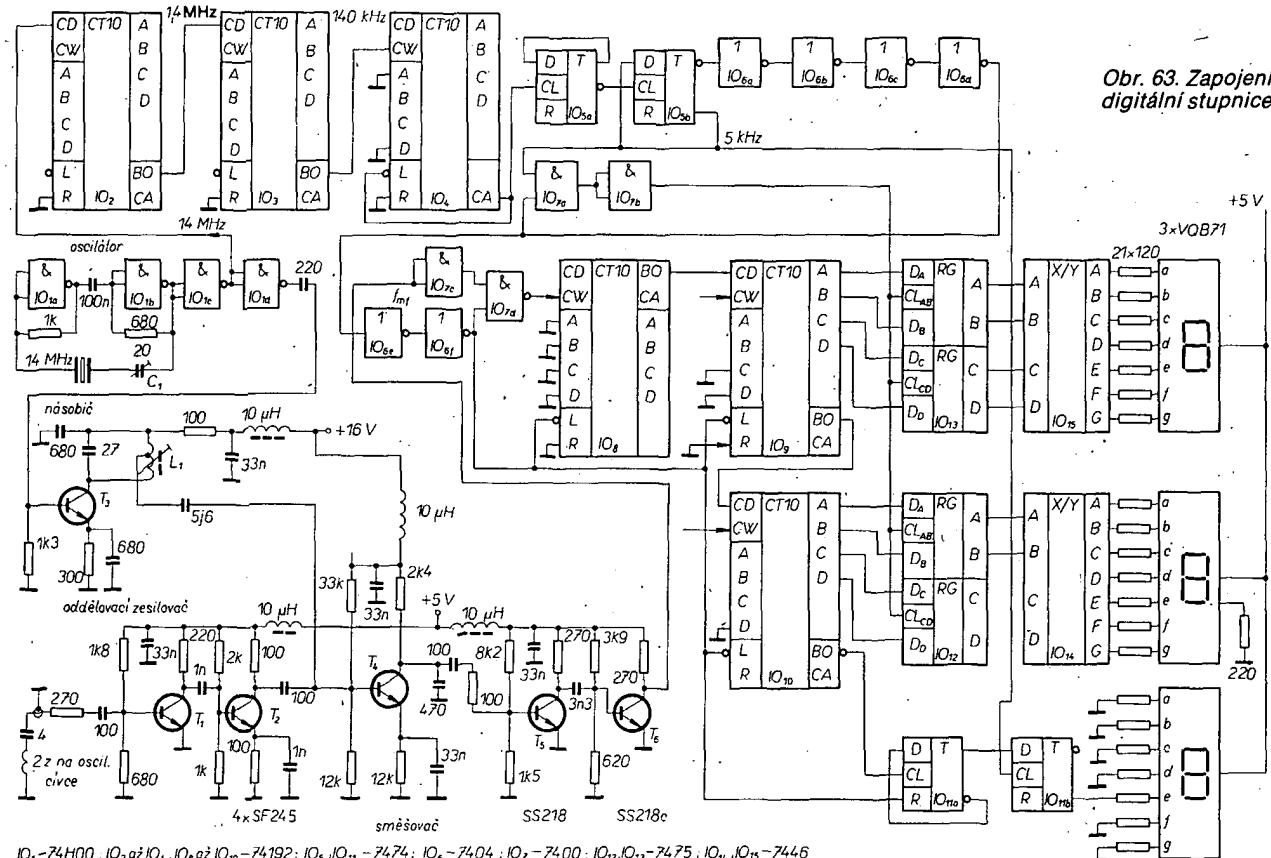
Násobičem kmitočtu je z referenčního kmitočtu odfiltrovaná šestá harmonická (98 MHz), která je jako směšovací kmitočet f_m přivedena do směšovače. Tento směšovací kmitočet f_m je smísen ve směšovači s kmitočtem oscilátoru f_{osc} , který je

do směšovače přiveden přes oddělovací stupeň. Vzniklý signál o kmitočtu f_m je zesílen ve dvoustupňovém zesilovači a omezen na potřebnou úroveň (TTL) a přiveden k přednastaviteльнemu čítači kmitočtu.

Displej je třímístný, tzn. že rastrový impuls bude 100 kHz. Z toho vyplýně doba $t_h = 1/100$ kHz = 10 µs.

Při provozu stupnice však prokmitává poslední číslice. Proto bylo nutné nastavit dobu hradlování $t_h = 100$ µs, tzn. jakoby bychom měli čtyřmístný čítač s rastrem 10 kHz. V čítači samotném jsou vypuštěny IO pro paměť a dekodér a rovněž displej na místě 10 kHz. Tím je dosaženo stabilní indikace kmitočtu v pásmu 87,5 až 99,9 MHz. Doba hradlování $t_h = 100$ µs odpovídá době periody 200 µs a tak kmitočtu 5 kHz. Tento kmitočet je odvozen dělením (2800 : 1) z kmitočtu referenčního f_{ref} .

Obr. 63. Zapojení digitální stupnice



Na obr. 63 je zapojení krystalového oscilátoru, násobiče kmitočtu, směšovače, děliče 2800 : 1 a čítače kmitočtu. Zapojení oscilátoru je zcela běžné. Vzhledem ke kmitočtu oscilátoru 14 MHz je nutné použít IO D200 nebo 74S00. Trimrem C_1 nastavíme jmenovitý kmitočet. Hradla IO_{1c} a IO_{1d} zlepšují tvar impulsu. Výstup hradla IO_{1d} je přímo spojen s bází tranzistoru T_3 . Rezonanční obvod v kolektoru T_3 je naladěn na 98,0 MHz. Signál oscilátoru jednotky VKV je odebírána pomocí volné vazby z oscilační cívky (1 závit) a zesílen tranzistory T_1 a T_2 . Dvoustupňový zesílovač slouží jako oddělovací zesílovač mezi oscilátorem jednotky VKV a ostatními stupni. Ve směšovači T_4 je použit tranzistor SF245 v zapojení se společným emitorem. Signál o kmitočtu f_{ml} je odebíráán z kolektoru T_4 a přiveden do dvoustupňového omezovacího zesílovače T_5 , T_6 , z jehož výstupu (kolektor T_6) je odebíráno napětí pravoúhlého průběhu o kmitočtu f_{ml} .

Pro dělič 2800 : 1 časové základny je použit dělič kmitočtu s $3 \times D192$ a $1 \times D174$. Pro dělič 7 : 1 se využívá možnost přednastavení IO.D192 a to pomocí vstupu dat. Čítací je zapojen jako čítací dolů a vývod „zpětný přenos“ je spojen se vstupem nastavení. Každý výstupní impuls čítace znamená počátek počítání směrem dolů. Tak je možné realizovat bez dalších součástek libovolný dělič poměr 2 : 1 až 10 : 1.

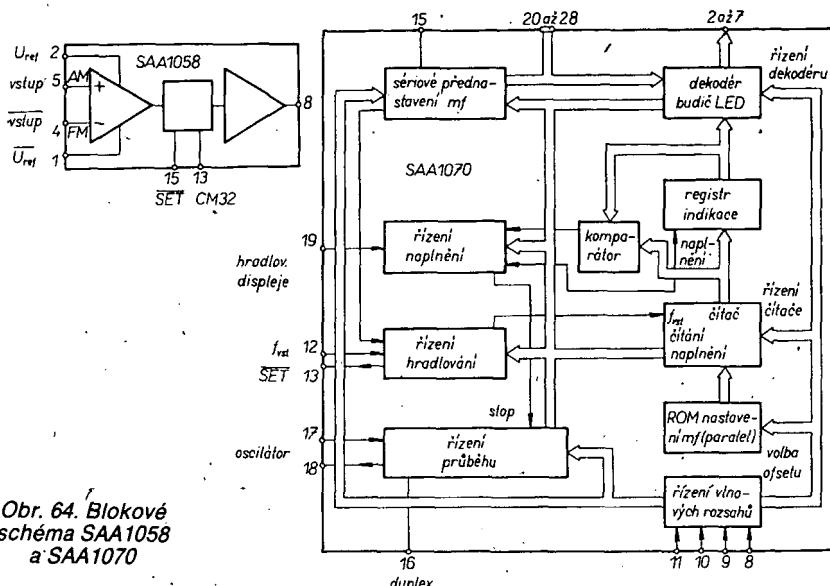
Jednotlivé čítače kmitočtu jsou sestaveny z IO D192, 7475 a D146. Pro paměť použité IO 7475 generují potřebné paměťové impulsy. Impuls zpětného nastavení IO čítače a paměťový impuls pro paměti jsou získávány z IO₆, IO_{7a} a IO_{7b}. Měření kmitočtu probíhá takto: spočítání impulsů, zapamatování, vymazání příp. zpětné nastavení čítače na přednastavenou hodnotu, spočítání impulsů atd. Místo „10 MHz“ se indikuje jenom „8“ a „9“, proto místo IO D192 můžeme použít jednoduchý klopný obvod (IO_{11a} – D174, 7447). Pro paměť platí totéž.

Displej na prvním místě indikuje tedy pouze „8“ nebo „9“, takže je nutné řídit na segmentovce pouze segment „e“. Jako displej jsou použity segmentovky VORB1

Digitální stupnice s obvody LSI

Pokroky v technologii integrovaných obvodů umožnily jednotlivé funkční bloky digitální stupnice integrovat do jednoho až dvou IO. V dalším si popíšeme tři typy digitálních stupnic s IO s velkou integrací. První typ využívá obvodů SAA1058, SAA1070 s displejem LED, druhý typ s IO SDA5680A s displejem z tekutých krystalů (dále jen LCD) a třetí typ s IO AY-3-8112, který je na displeji LED schopen indikovat i čas.

Stejně jako u předchozích je i u prvního typu digitální stupnice měřen kmitočet oscilátoru jednotky VKV. Přičtením nebo odečtením mf kmitočtu dostaneme kmitočet přijímaného signálu. Mf kmitočet je generován v SAA1070. Požadovaný mf kmitočet, shodný s mf kmitočtem přijímače obdržíme po dělení kmitočtu krystalu 4 MHz nastavitelem dělicím poměrem. Jako předělič je použit IO SAA1058. Jeden ze šesti děličů může být řízen vnějším signálem a to na vstup CM32, takže se mění dělící poměr z 1/32 na 1/33 a obráceně. Řídicí signál pro vstup CM32 je získáván z IO SAA1070. Blokové zapojení IO SAA1070 je na obr. 64. Segmentovky displeje jsou rozděleny do dvou skupin a pomocí půlvlny sinusového signálu provozovány v tzv. duplexním módu; při



Obr. 64. Blokové schéma SAA1058 a SAA1070

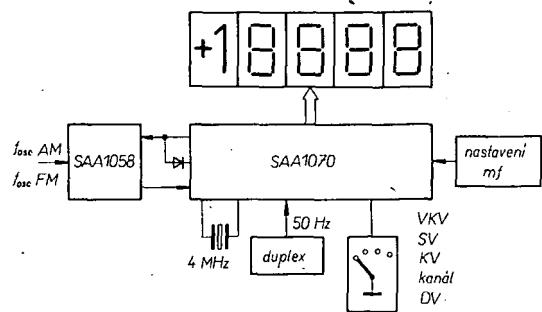
průchodu sinusového napětí nulou se přepínají obě skupiny číslic. Hodnota v registru indikace se prvně změní, když po třech po sobě následujících měřeních kmitočtu bude zjištěn rozdíl mezi hodnotou registru indikace a měřenou hodnotou. Tímto způsobem je úplně potlačeno prokmitávání displeje při driftu kmitočtu oscilátoru iednotky VKV.

Blok „řízení hradlování“ vyrábí hradlovací signál (SET) pro IO SAA1058. Tento signál je odvozen z kmitočtu krystalu. Po měření kmitočtu bude výstupní hodnota čítače zmenšena o předvolený mf kmitočet. Výsledek je veden do komparátoru, kde se porovná s obsahem registru indikace. Má-li se hodnota v komparátoru změnit, pak blok „řízení průběhu“ slouží k přivedení nové hodnoty do registru indikace. Různé mf kmitočty jsou zapamatovány v paměti ROM. Přes bloky „sériové přednastavení mf kmitočtu“ a „řízení vlnového rozsahu“ je vyvolán z paměti ROM požadovaný mf kmitočet.

Jak je zřejmě z blokového schématu na obr. 65, je zapotřebí jen málo vnějších prvků. Signál z oscilátorů je přiveden na IO SAA1058. Ideální je, má-li jednotka vývod oscilátorového napětí. Jinak je třeba použít zapojení z obr. 66b. V přijímači jsou obvykle dva oscilátory, jeden pro VKV a druhý pro DV, SV a KV. Kmitočty těchto oscilátorů jsou na IO SAA1058 vedeny odděleně. Duplexní kmitočet pro řízení obou skupin displejů LED je odvozen ze sítového kmitočtu. Pětipolohový přepínač umožňuje volbu indikovaného kmitočtu nebo volbu kanálů na VKV. Celkové zapojení je na obr. 66a. Signály z oscilátorů jsou přivedeny na vývody B₁ a B₂ a přes oddělovací kondenzátory na IO SAA1058 (vývody 4 a 5). Rezistory R₁ a R₂ slouží pro přizpůsobení, je-li impedance výstupu oscilátoru menší nebo rovná 1 kΩ. Rezistory R₃ a R₄ nastavují pracovní bod předzesilovače, který je kromě toho připojen na napájecí napětí přes R₇, zablokovaný kondenzátorem C₅. Připojením vývodu 13 na zem se nastaví dělicí poměr 1/2.

Výstupní signál z SAA1058 je přes dělič napětí R_{10}, R_{12} veden na vstup IO SAA1070 (vývod 12). Výstupní budič v SAA1058 má výstup s otevřeným kolektorem, proto musí být použit zatěžovací rezistor R_9 . Dělič napětí neupravuje pouze úroveň na potřebnou velikost, ale i „dynamicky“ odděluje oba IO.

Napájecí napětí pro SAA1070 je přivedeno na vývod 14. Mezi vývody 14 a 19 zapojený sériový obvod R_{14} , D_{14} zabraňuje



Obr. 65. Blokové schéma digitální stupnice typu 1

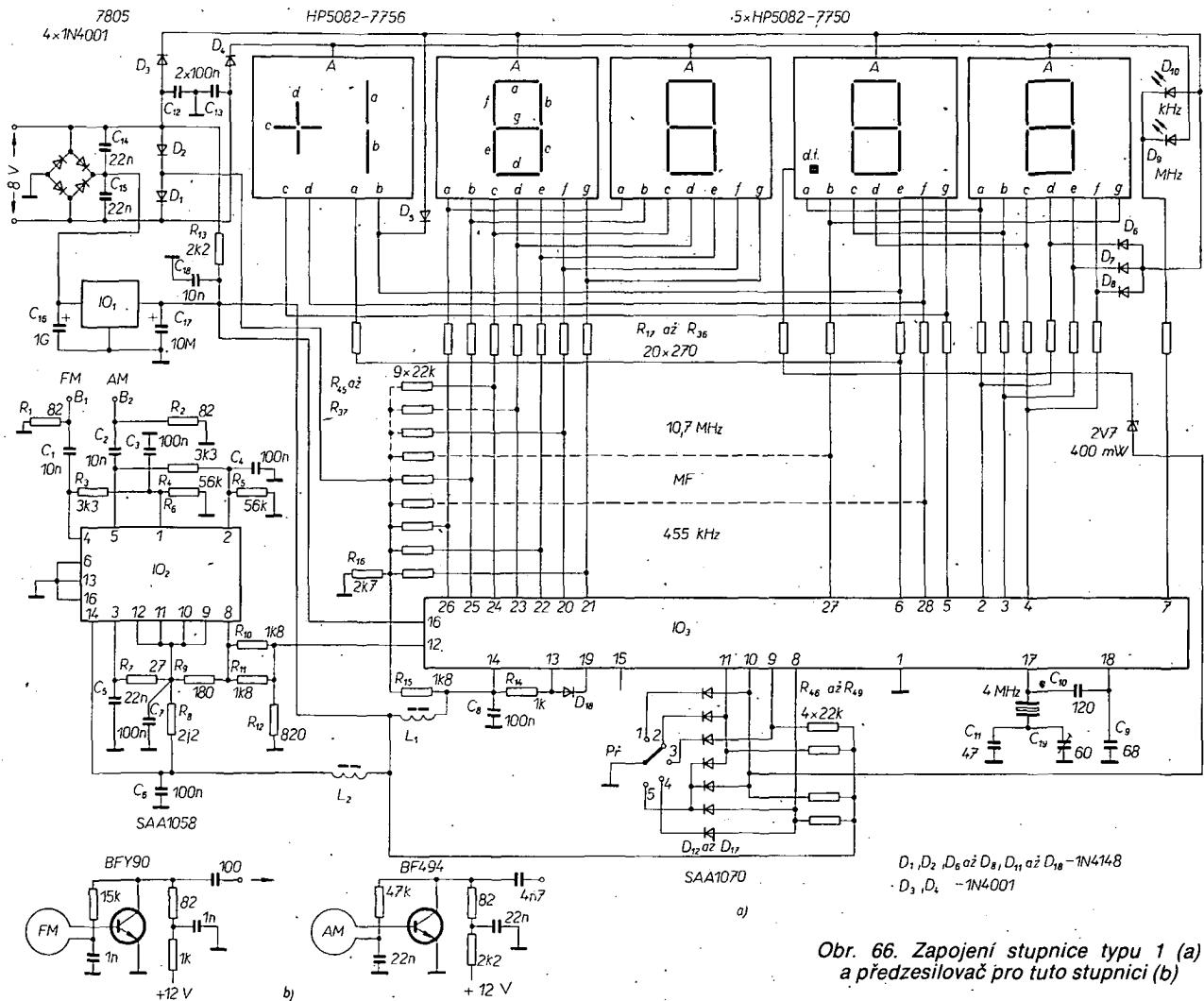
náhodnému řízení průběhů při připojení napájecího napětí.

Hodinový kmitočet je získáván z krystala 4 MHz v SAA1070, je nastaven přesně na 4 MHz kondenzátorem C_{19} a můžeme ho měřit na vývodu 18. K tomuto měření je nutno poznámenat: v měřicím bodě dochází k rozladění o -4 Hz/pF . Použijeme-li měřící sondu s kapacitou 10 pF, pak musíme nastavit kmitočet 4 MHz $- 40 \text{ Hz} = 3,999960 \text{ MHz}$. Po odpojení sondy dostaneme pak přesný hodinový kmitočet 4 MHz.

Přepínač měřených rozsahů může být svázán přímo s přepínačem rozsahů vln přijímače. Poloha 1 a 2 je určena pro indikaci rozsahu VKV s tím rozdílem, že v poloze 1 je indikován kmitočet a v poloze 2 kanál. V poloze 3 je indikován kmitočet KV, v poloze 4 kmitočet SV a DV. Nakonec v poloze 5 „test“ se rozvíti všechny segmenty displeje.

Mf kmitočet se nastavuje rezistory R₃₇ až R₄₅. Při příjmu VKV je nastaven mf kmitočet 10,7 MHz a pro ostatní rozsahy 455 kHz. Je ovšem možné nastavit i jiné mf kmitočty. V tab. 7 jsou uvedeny odpory použitých rezistorů.

V praktickém provedení je digitální stupnice na dvou deskách s plošnými spoji. Na první desce jsou segmentovky displeje a svítivé diody „MHz“ a „kHz“ a na druhé desce oba I/O s příslušnými součástkami a napájecí zdroj. První deska je kolmo „zasazena“ do druhé a obě jsou propojeny dráty. Cívky určené pro oddělení napájecího napětí mají 3 závity na feritové perle dlouhé 5 mm. Odběr proudu je asi 50 mA, když svítí všechny segmenty.



Obr. 66. Zapojení stupnice typu 1 (a)
a předzesilovač pro tuto stupnici (b)

Tab. 7. Nastavení mf kmitočtu (0 = žádný odpor, 1 = 22 k Ω mezi uvedeným vývodem a vývodem 15 nebo ss napětím 2,5 V)

Vývod SAA 1070	20	21	22	23	24	25	26	27	28	Mf kmitočet
	KV [kHz]	SV, DV [kHz]	VKV [MHz]							
- - - - -	0 0 0 0 0	460,00	460	-	-	-	-	-	-	
- - - - -	0 0 0 1 0	448,74	449	-	-	-	-	-	-	
- 1 0 - -	0 1 0 0 0	450,00	450	-	-	-	-	-	-	
- 0 1 - -	0 1 0 1 0	451,25	451	-	-	-	-	-	-	
- 1 1 - -	0 1 1 0 0	452,50	452	-	-	-	-	-	-	
- 0 0 - -	1 1 0 0 0	453,75	453	-	-	-	-	-	-	
- 1 0 - -	1 1 1 0 0	455,00	454	-	-	-	-	-	-	
- 0 1 - -	1 1 1 1 0	456,25	455	-	-	-	-	-	-	
- 1 1 - -	1 1 1 1 1	457,50	456	-	-	-	-	-	-	
- 0 0 - -	0 0 0 0 1	458,25	457	-	-	-	-	-	-	
- 1 0 - -	0 0 0 1 1	457,50	458	-	-	-	-	-	-	
- 0 1 - -	0 0 1 0 1	458,75	459	-	-	-	-	-	-	
- 1 1 - -	0 0 1 1 1	460,00	460	-	-	-	-	-	-	
- 0 0 - -	1 0 0 0 1	461,25	461	-	-	-	-	-	-	
- 1 0 - -	1 0 0 1 1	462,50	462	-	-	-	-	-	-	
- 0 1 - -	1 0 1 0 1	463,75	463	-	-	-	-	-	-	
- 1 1 - -	1 0 1 1 1	465,00	464	-	-	-	-	-	-	
- 0 0 - -	0 1 0 0 1	463,75	465	-	-	-	-	-	-	
- 1 0 - -	0 1 0 1 1	465,00	466	-	-	-	-	-	-	
- 0 1 - -	0 1 1 0 1	466,25	467	-	-	-	-	-	-	
- 1 1 - -	0 1 1 1 1	467,50	468	-	-	-	-	-	-	
- 0 0 - -	1 1 0 0 1	468,75	469	-	-	-	-	-	-	
- 1 0 - -	1 1 1 0 1	470,00	470	-	-	-	-	-	-	
0 - -	0 0 0 0 0		10,75	-	-	-	-	-	-	
1 - -	0 0 0 0 0		10,65	-	-	-	-	-	-	
0 - -	1 0 0 0 0		10,6625	-	-	-	-	-	-	
1 - -	1 0 0 0 0		10,675	-	-	-	-	-	-	
0 - -	0 1 0 0 0		10,6875	-	-	-	-	-	-	
1 - -	0 1 0 0 0		10,70	-	-	-	-	-	-	
0 - -	1 1 0 0 0		10,7125	-	-	-	-	-	-	
1 - -	1 1 0 0 0		10,725	-	-	-	-	-	-	
0 - -	0 0 0 0 1		10,7375	-	-	-	-	-	-	
1 - -	0 0 0 0 1		10,75	-	-	-	-	-	-	
0 - -	1 0 0 0 1		10,7625	-	-	-	-	-	-	
1 - -	1 0 0 0 1		10,775	-	-	-	-	-	-	
0 - -	0 1 0 0 1		10,7875	-	-	-	-	-	-	

Vstupní signál pro digitální stupnice může být odebíráno vazební cívkou z osciloskopu přijímače. K tomu účelu vytvarujeme jeden konec kabelu 75 Ω do tvaru smyčky (vnitřní vodič smyčky je připájen na stínění), která je převlečena přes jednotku jako „detektor signálu osciloskopu“. Poté přilepíme tuto smyčku na obal jednotky lepidlem Epoxy. Cívka osciloskopu je nejčastěji dírou v krytu jednotky pro účely nastavení v vnějšího přístupného. Pokud není dosaženo potřebné citlivosti (výrobce uvádí citlivost 10 mV), je nutno použít zesilovač, jehož zapojení je na obr. 66b. Při jeho stavbě je nutno dodržet tyto podmínky: propojují se co nejkratšími vodiči, keramické kondenzátory a vrstevné rezistory musí mít rovněž co nejkratší vývody.

Velká citlivost vstupů digitální stupnice (bez předzesilovače) dává tušit, že se může škodlivě uplatnit rušení. Proto je třeba, aby pro přivod signálu byl použit co nejkratší souosý kabel. Kromě toho je třeba digitální stupnici odstínit krytem od přijímače. Jako materiál pro kryt lze použít pocinovaný ocelový plech.

Na obr. 67 je zapojení druhého typu digitální stupnice s ICSA5680A a displejem LCD (tekuté krystaly). Vzhledem k malé spotřebě a malému napájecímu napětí je tento typ digitální stupnice vhodný i pro autopřijímače a přenosné přijímače. Obvod potřebuje minimální počet vnějších součástek. Displej je připojen přímo na vývody 12 až 28 IO. Aby se ušetřily vývody na displej LCD, je použit třístupňový multiplexní provoz. Aby bylo možné řídit kontrast displeje LCD, je na vývod 1 připojen potenciometr P_1 . Čítač

má tři vstupy. Vývod 2 je určen jako vstup osciloskopu VKV, vývod 4 slouží pro připojení osciloskopu DV, SV a KV (vstup označen AM). Vývod 5 je doplnkový vstup pro nepřeštědovaný osciloskop přijímače s dvojím směšováním. Vstupy se volí přepínačem, druhá část přepínače slouží k přednastavení čítače na požadovanou mezipřekvaci. Tím je indikován jak kmitočet osciloskopu, tak i kmitočet přijímaného signálu, tzn. že mf kmitočet je odečten od kmitočtu osciloskopu. V tab. 8 jsou uvedeny možné mf kmitočty, které lze získat připojením napětí 0 V nebo 5 V na vývody A a B.

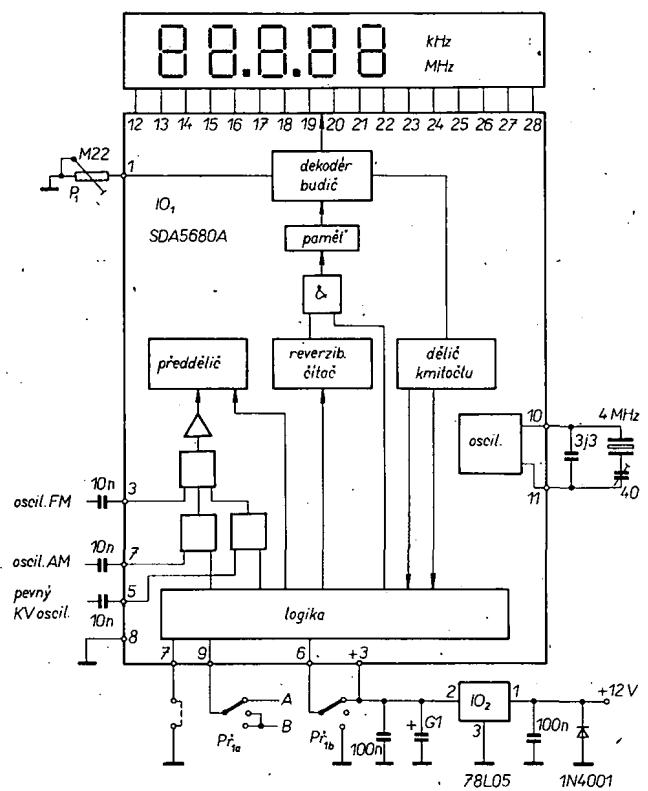
Další řídící vstup určuje, zda se jedná o přijímač s jedním nebo dvojím směšováním. V přijímači s jedním směšováním je vývod 5 drátovou spojkou spojen se zemí. U přijímače s dvojím směšováním tato spojka odpadá.

Casová základna čítače kmitočtu je řízena krystalem 4 MHz. Tato přesná reference dovoluje velkou rozlišitelnost. Přesnost je ± 1 digit, což odpovídá minimální odchylce ± 10 kHz na VKV a ± 1 kHz na DV, SV a KV.

Požadavky na napájecí napětí jsou běžné. Je třeba upozornit, že v žádném případě nesmí být napětí větší než 6 V.

Tab. 8. Nastavení mf kmitočtu

Kmitočtový rozsah při nastavení P_{1a}	Mf kmitočet při nastavení P_{1b}
a = VKV	10,675 MHz
b = KV	10,700 MHz
c = DV a SV	10,725 MHz
	461 kHz
	460 kHz
	459 kHz
	458 kHz
	457 kHz
	456 kHz
	455 kHz
	454 kHz
	453 kHz
	452 kHz
	451 kHz
	450 kHz
	449 kHz
	448 kHz
	447 kHz
	446 kHz
	445 kHz
	444 kHz
	443 kHz
	442 kHz
	441 kHz
	440 kHz
	439 kHz
	438 kHz
	437 kHz
	436 kHz
	435 kHz
	434 kHz
	433 kHz
	432 kHz
	431 kHz
	430 kHz
	429 kHz
	428 kHz
	427 kHz
	426 kHz
	425 kHz
	424 kHz
	423 kHz
	422 kHz
	421 kHz
	420 kHz
	419 kHz
	418 kHz
	417 kHz
	416 kHz
	415 kHz
	414 kHz
	413 kHz
	412 kHz
	411 kHz
	410 kHz
	409 kHz
	408 kHz
	407 kHz
	406 kHz
	405 kHz
	404 kHz
	403 kHz
	402 kHz
	401 kHz
	400 kHz
	399 kHz
	398 kHz
	397 kHz
	396 kHz
	395 kHz
	394 kHz
	393 kHz
	392 kHz
	391 kHz
	390 kHz
	389 kHz
	388 kHz
	387 kHz
	386 kHz
	385 kHz
	384 kHz
	383 kHz
	382 kHz
	381 kHz
	380 kHz
	379 kHz
	378 kHz
	377 kHz
	376 kHz
	375 kHz
	374 kHz
	373 kHz
	372 kHz
	371 kHz
	370 kHz
	369 kHz
	368 kHz
	367 kHz
	366 kHz
	365 kHz
	364 kHz
	363 kHz
	362 kHz
	361 kHz
	360 kHz
	359 kHz
	358 kHz
	357 kHz
	356 kHz
	355 kHz
	354 kHz
	353 kHz
	352 kHz
	351 kHz
	350 kHz
	349 kHz
	348 kHz
	347 kHz
	346 kHz
	345 kHz
	344 kHz
	343 kHz
	342 kHz
	341 kHz
	340 kHz
	339 kHz
	338 kHz
	337 kHz
	336 kHz
	335 kHz
	334 kHz
	333 kHz
	332 kHz
	331 kHz
	330 kHz
	329 kHz
	328 kHz
	327 kHz
	326 kHz
	325 kHz
	324 kHz
	323 kHz
	322 kHz
	321 kHz
	320 kHz
	319 kHz
	318 kHz
	317 kHz
	316 kHz
	315 kHz
	314 kHz
	313 kHz
	312 kHz
	311 kHz
	310 kHz
	309 kHz
	308 kHz
	307 kHz
	306 kHz
	305 kHz
	304 kHz
	303 kHz
	302 kHz
	301 kHz
	300 kHz
	299 kHz
	298 kHz
	297 kHz
	296 kHz
	295 kHz
	294 kHz
	293 kHz
	292 kHz
	291 kHz
	290 kHz
	289 kHz
	288 kHz
	287 kHz
	286 kHz
	285 kHz
	284 kHz
	283 kHz
	282 kHz
	281 kHz
	280 kHz
	279 kHz
	278 kHz
	277 kHz
	276 kHz
	275 kHz
	274 kHz
	273 kHz
	272 kHz
	271 kHz
	270 kHz
	269 kHz
	268 kHz
	267 kHz
	266 kHz
	265 kHz
	264 kHz
	263 kHz
	262 kHz
	261 kHz
	260 kHz
	259 kHz
	258 kHz
	257 kHz
	256 kHz
	255 kHz
	254 kHz
	253 kHz
	252 kHz
	251 kHz
	250 kHz
	249 kHz
	248 kHz
	247 kHz
	246 kHz
	245 kHz
	244 kHz
	243 kHz
	242 kHz
	241 kHz
	240 kHz
	239 kHz
	238 kHz
	237 kHz
	236 kHz
	235 kHz
	234 kHz
	233 kHz
	232 kHz
	231 kHz
	230 kHz
	229 kHz
	228 kHz
	227 kHz
	226 kHz
	225 kHz
	224 kHz
	223 kHz
	222 kHz
	221 kHz
	220 kHz
	219 kHz
	218 kHz
	217 kHz
	216 kHz
	215 kHz
	214 kHz
	213 kHz
	212 kHz
	211 kHz
	210 kHz
	209 kHz
	208 kHz
	207 kHz
	206 kHz
	205 kHz
	204 kHz
	203 kHz
	202 kHz
	201 kHz
	200 kHz
	199 kHz
	198 kHz
	197 kHz
	196 kHz
	195 kHz
	194 kHz
	193 kHz
	192 kHz
	191 kHz
	190 kHz
	189 kHz
	188 kHz
	187 kHz
	186 kHz
	185 kHz
	184 kHz
	183 kHz
	182 kHz
	181 kHz
	180 kHz
	179 kHz
	178 kHz
	177 kHz
	176 kHz
	175 kHz
	174 kHz
	173 kHz
	172 kHz
	171 kHz
	170 kHz
	169 kHz
	168 kHz
	167 kHz
	166 kHz
	165 kHz
	164 kHz
	163 kHz
	162 kHz
	161 kHz
	160 kHz
	159 kHz
	158 kHz
	157 kHz
	156 kHz
	155 kHz
	154 kHz
	153 kHz
	152 kHz
	151 kHz
	150 kHz
	149 kHz
	148 kHz
	147 kHz
	146 kHz
	145 kHz
	144 kHz
	143 kHz
	142 kHz
	141 kHz
	140 kHz
	139 kHz



Obr. 67. Zapojení digitální stupnice typu 2

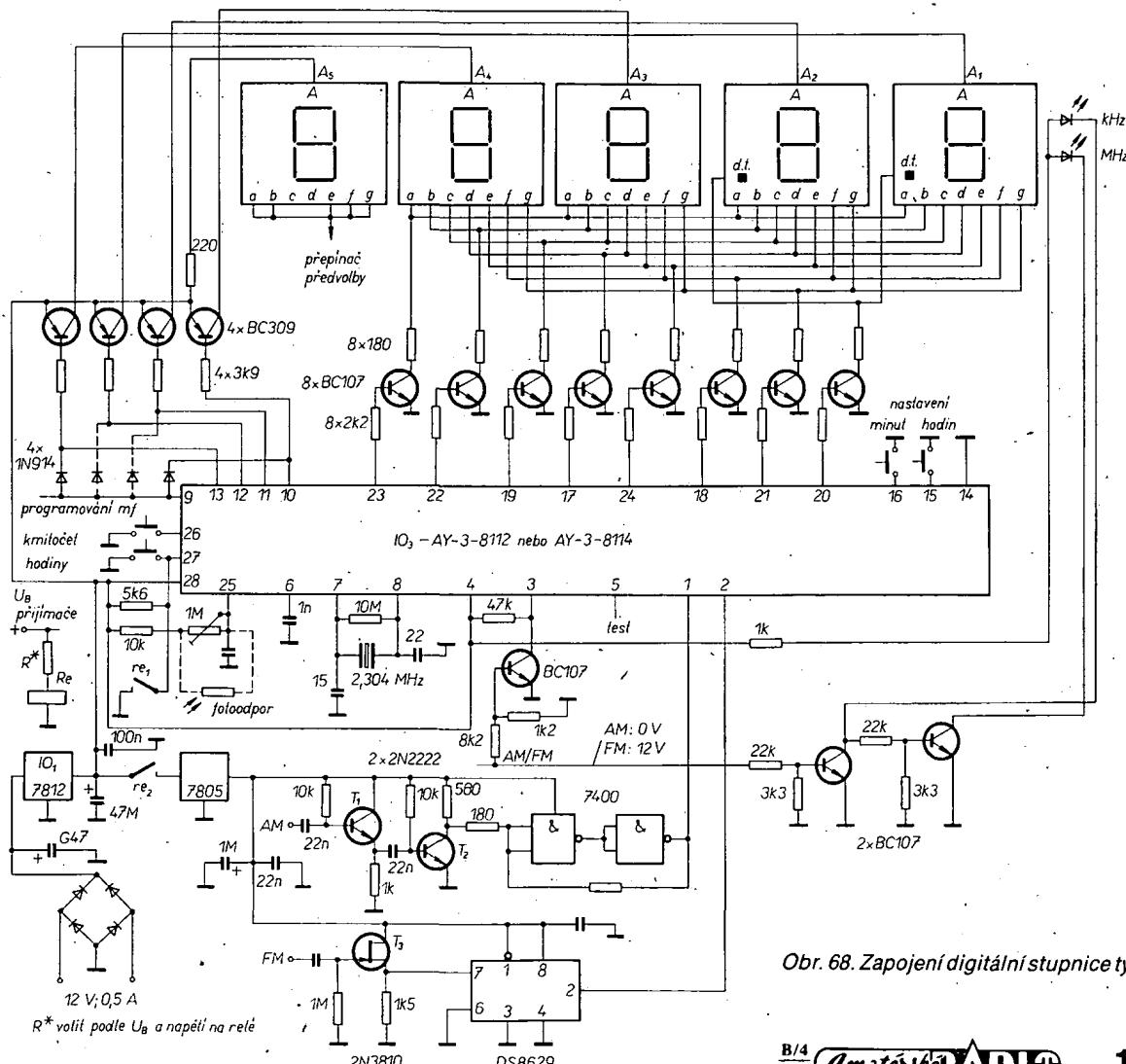
Vestavěný stabilizátor napětí 78L05 stabilizuje napájecí napětí na +5 V. V tomto případě se vstupní napětí může měnit od 8 V do 18 V.

Celá digitální stupnice včetně stabilizátoru napětí (kromě displeje) je na jedné desce s plošnými spoji. Displej LCD nemá pájecí kolíky, připojuje se na desku s plošnými spoji kouskem vodivé pryže, přiložené mezi desku a vývody displeje LCD. Pro dobrý kontakt je vhodné vývody pod vodivou pryži počínovat.

Displej LCD je umístěn mezi deskou s plošnými spoji a kryt, zhotovený rovněž z plátované desky. Velikost plochy displeje odpovídá okénku v krytu displeje. Deska s plošnými spoji a kryt jsou sešroubovány, přičemž mezi kryt a displej LCD je vložena rovněž pryž. Tlak při sešroubování musí být jen tak velký, aby displej dobře držel a nemohl se posunout.

Doporučuje se přímá vazba na cívku oscilátoru v jednotce. Nepřímá vazba, např. smyčkou z drátu mimo stínící kryt jednotky je nejčastěji volná a může vést lehce k chybě indikace. Připojit vstup čítače kmitočtu do oscilačního obvodu je rovněž problematické, neboť vstupní impedance čítače kmitočtu je malá a utlumila by oscilátor. Nejlepší bude malá vazební cívka z lakovaného měděného drátu (1 až 2 závitů na VKV a 5 až 20 závitů na AM). Vazební cívku umístíme v blízkosti oscilátoru. Podélní osa vazební cívky musí být paralelní s osou cívky oscilátoru. Předpokladem pro to je, že cívka oscilátoru není stíněná. Aby byla zajištěna volná vazba, je nejlépe vazební covku navinout na cívku oscilátoru. U jednotky VKV běžného provedení je možné vazební cívku umístit do otvoru, kterým dodádujeme cívku oscilátoru. Spojení mezi vazební cívkou a čítačem kmitočtu je kouskem souosého kabelu.

Jestliže by uvedené způsoby navázání vedly k nestabilitám, je nutné použít oddělovací zesilovače podle obr. 66b. S uvedenými zesilovači je možné dosáhnout citlivosti 3 mV. Vazební cívka na AM má asi 10 závitů. Má-li přijímač pro několik



Obr. 68. Zapojení digitální stupnice typu 3

Tab. 9. Programování mf FM

Kmitočet [MHz]	13.	Vývod 10	11	12
10,76	H	H	H	H
10,74	H	H	H	L
10,72	H	H	L	H
10,70	L	H	H	L
10,68	L	H	L	L
10,66	L	L	H	H
10,64	L	L	H	L
10,62	H	L	H	L
10,60	L	L	L	L
10,58	H	L	L	H
10,56	H	L	L	L
10,54	H	H	L	L
10,52	L	L	L	H
10,50	L	H	H	H
10,48	L	H	H	H
10,46	H	L	H	H

vlnových rozsahů více oscilačních cívek, pak je nutné na každou z nich navinout vazební cívku, a ty spojit do série a připojit na vstup DV, SV a KV. Při nedostatečné citlivosti je možné použít předzesilovač z obr. 66b. Odběr zesilovače AM je 5 mA a pro FM 10 mA.

Oproti předchozímu typu digitální stupnice jsou možnosti přednastavit mf kmitočet u SDA5680A omezené. Na VKV je běžný mf kmitočet 10,7 MHz. Jinak je tomu na rozsazích AM. Některí výrobci používají mf kmitočet 460 kHz, jiní o 5 kHz méně – to nelze vnějším zášahem změnit. Pokud to víme, není to v praxi na závadu.

Vzhledem k menšímu rušení než při použití děliče ECL je možné touto digitální stupnicí provozovat bez stínění.

Třetím typem obvodů pro digitální stupnice, který obsahuje i hodiny, je obvod AY-3-8112 nebo AY-3-8114 fy General Instruments. Zapojení digitální stupnice s tímto obvodem je na obr. 68, kde je i obvod pro stabilizaci potřebných napětí. Střídavé napětí 12 V z transformátoru je usměrněno můstkovým usměrňovačem, vyfiltrováno a stabilizováno obvodem IO₁ na 12 V. Toto napětí je využito k napájení obvodu IO₃ (AY-3) a k němu náležejících součástek. Druhý stabilizátor dává na výstupu napětí 5 V pro předdělič. Jak je zvykem u integrovaných obvodů LSI, nebudeme rozebírat vnitřní schéma, nýbrž si objasníme funkci jednotlivých vývodů:

- vývody 1 a 2 jsou vstupy signálů FM a AM, přiváděných z předděliče, na tyto vstupy je možné přivést úrovnu TTL,
- vývod 3 dovolouje přepojit obvody z AM na FM a obráceně přes tranzistor, který je řízen z obvodů přijímače. Vývod 3 je připínán buď na zem nebo na +12 V. Tranzistor T₄ se přepoji na AM napětím větším než 6 V na rezistoru 8,2 kΩ; odlišné napětí přepíná obvod na FM. Napětí je přivedeno z předděliče z bodu, kam je připojen volič AM/FM přijímače,
- vývod 4 slouží k přepínání na funkci hodiny, pokud není využit, je připojen na +12 V;
- vývod 5 slouží k testování obvodu výrobcem, je na něm pravoúhlý signál 8 Hz,
- vývod 6 slouží k vynulování obvodu nábojem kondenzátoru; zaručuje automatické nastavení na nulu po každém přerušení napájecího napěti,
- mezi vývody 7 a 8 je zapojen krystal časové základny obvodu; zapojení oscilátoru je běžné pro obvody MOS. Kmitočet krystalu je 2,304 MHz,
- vývod 9 je společný vývod diod, které jsou určeny pro naprogramování mf

kmitočtu FM. Mf kmitočet je možné naprogramovat v rozsahu 10,5 MHz až 10,8 MHz (vývody 9 a 10 až 13). Z tab. 9 je zřejmé, kam mají být diody pro daný mf kmitočet zapojeny. Úroveň H znamená zapojenou diodu mezi příslušný vývod a vývod 9, úroveň L znamená nezapojenou diodu. Diody jsou připojeny anodou na vývod 9. Porovnáním kmitočtu na displeji s kmitočtem přijímaného vysílače lze udělat potřebnou korekci,

- vývody 10, 11, 12, 13 slouží k řízení anod sedmsegmentového čtyřmístného displeje LED přes zesilovače s tranzistory p-n-p. Je zapotřebí dát pozor na pořadí anod, jinak se může zničit obvod,
- na vývodu 14 je připojena zem,
- vývody 15 a 16 slouží k připojení tlačítka pro nastavení hodin; vývod 15 pro rychlé nastavení hodin a vývod 16 pro rychlé nastavení minut,
- vývody 17 až 24 jsou výstupy „segmentů“ displeje; sedm segmentů a desetinná tečka. Tyto výstupy budí zesilovače s tranzistory, jejichž kolektorový rezistor je nastaven tak, aby segmentem tekly proud menší než 10 mA,
- na vývodu 25 je možné regulovat jas displeje podle denních podmínek. Ten to vývod je zablokován kondenzátorem 4,7 nF a přes rezistor 10 kΩ a potenciometr 1 MΩ je připojen na +12 V. Potenciometr můžeme nahradit fotoodpořem, který pak řídí jas automaticky,
- na vývod 26 je připojen spínač pro přepnutí na indikaci kmitočtu,
- na vývodu 27 je rovněž spínač pro přepnutí na hodiny.

Displej je sestaven ze čtyř sedmsegmentových segmentovek LED se společnou anodou a dvou diod LED, sloužících k indikaci „kHz“ a „MHz“. Pátá segmentovka indikuje písmeno P pro indikaci přednastavené stanice. Tento displej je možné rovněž nahradit diodou LED. displej pracuje v multiplexním provozu.

Protože obvod AY-3-81... je zhodoven technologií MOS, musíme před něj zapojit předdělič a tvarovač. Při FM je kmitočet oscilátoru vydelen 100:1. K tomu účelu je vhodný IO DS8629 fy National Semiconductor, který je tvořen zesilovačem a děličem, zhodoveným technologií ECL-TTL, který má následující vlastnosti:

- výstup kompatibilní s obvody TTL,
- délka vstupního signálu v poměru 100:1,
- pracuje minimálně do 135 MHz, typicky do 160 MHz,
- vstupní napětí je 200 mV,
- napájecí napětí +5 V.

Na vstupu AM je emitorový sledovač a za ním je zesilovač se společným emitem. Z nich je buzen Schmittův klopný obvod z hradel TTL. Citlivost této části je 50 mV v rozsahu kmitočtů 100 kHz až 5 MHz. V části FM je kromě již zmíněného IO DS8629 tranzistor FET, oddělující vstup DS8629 od oscilačního obvodu. V předděliči jsou použity rezistory 0,25 W nebo 0,125 W a miniaturní keramické kondenzátory. displej je s obvody stupnice propojen plochým vodičem. Mf kmitočet AM je pevně naprogramován na 455 kHz. Oscilátory jsou jako v předchozím případě navázány přes vazební vinutí, signál je k předděliči přiveden souosým kabelem. DS8629 může zakmitávat při nepřítomnosti vstupního signálu.

Na závěr si ještě povíme o rozdílech mezi AY-3-8114. Jejich vývody a funkce vývodů jsou identické, pouze

- AY-3-8112 má hodiny ve dvanactihodinovém cyklu, kdežto AY-3-8114 ve 24hodinovém cyklu,
- AY-3-8112 má rozteč „kanálů“ 200 kHz, kdežto AY-3-8114 100 kHz.

IMPULSNÍ REGULÁTOR NAPĚTÍ JAKO ANALOGOVÁ DĚLIČKA

I přes bouřlivý nástup číslicové výpočetní techniky je stále třeba řešit obvody, realizující základní matematické funkce (+, -, ×, :) v čistě analogové formě. Vstupními i výstupními veličinami takového funkčního bloku mohou být například napětí určité úrovně. Analogové funkce +, - lze řešit běžně známými obvody s operačními zesilovači. S analogovými násobičkami a děličkami se naopak setkáváme velmi zřídka – hlavním důvodem je dosud obtížná realizace těchto zajímavých a užitečných obvodů. V [1] bylo publikováno velmi vtipné řešení děličky, mimořádně vhodné k názorné demonstraci funkce dělení.

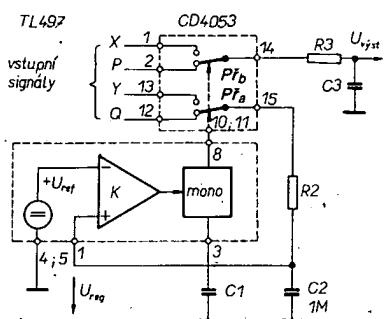
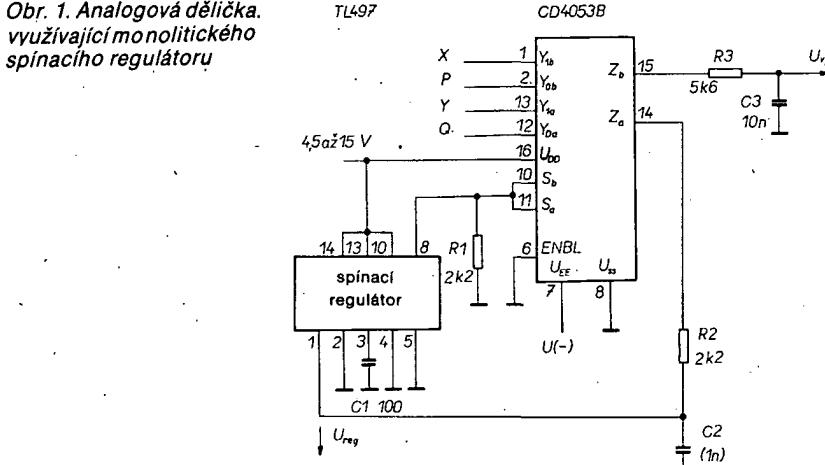
Jak vyplývá z obr. 1, je kromě dvou vícenásobových obvodů (analogového přepínače a spinacího napěťového regulátoru) k realizaci děličky třeba pouze několik pasivních prvků. Obvod CD4053 si pro jednoduchost můžeme představit jako dvojici jednopólových přepínačů P_a, P_b (obr. 2), ovládaných logickými signály S_a, S_b (obr. 1). Proto je na výstupy Z_a, Z_b přiložen vždy pouze jeden z každé dvojice vstupních signálů X, P a Y, Q. Obvod TL497 je monolitický impulsní (spinaci) regulátor napětí, pracující na principu regulace s proměnným kmitočtem. Rozborom vnitřní struktury i aplikačních možností obvodu jsem se již zabýval v [2]. V našem případě však stačí uvažovat TL497 jako „znovupustitelný“ monostabilní klopný obvod, tvořený napěťovým komparátorem s vlastním zdrojem referenčního napětí a monostabilním obvodem. Multivibrátor je spuštěn ke generování kyvu (pevného časového intervalu T_a) vždy, když se napětí na regulačním vstupu zmenší pod úroveň referenčního napětí, tj. U_{reg} < U_{ref}.

Dělič funkce zapojení vyplývá z využití regulační podstaty činnosti impulsního regulátoru TL497. Vidíme, že poloha obvodu analogových přepínačů je závislá na okamžitém stavu monostabilního obvodu. Samozřejmě, že se mění synchronně s kmitočtem regulátoru, se střídou impulsního průběhu na výstupu monostabilního obvodu. Okamžitý kmitočet i střída výstupních impulsů (T_a/T_c) však zpětně závisí na velikostech vstupních napětí U_Y, U₀ nadřízeného přepínače P_a, pracujícího v regulační smyčce. Na základě vyhodnocení střední hodnoty regulačního zpětnovazebního napětí U_{reg} ovládá impulsní regulátor střídou výstupních impulsů v rozsahu 0 až 100 %. K dosažení proporcionality mezi zpětnovazebním napětím U_{reg} a střidou impulsů T_a/T_c je nutno zajistit určité podmínky.

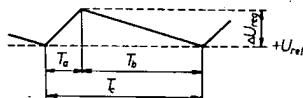
Předpokládejme, že napětí U_Y > U_{ref} > U₀. Potom má napěťový průběh na výstupu přepínače P_a impulsní charakter. V rytmu kmitů impulsního regulátoru se na tomto výstupu vytváří sekvence úrovní U_Y, U₀. Z obr. 1 a 2 vidíme, že tento signál prochází před zavedením na zpětnovazební regulační vstup TL497 filtračním členem R2C2. Bez ohledu na velikost časové konstanty τ₂ můžeme formulovat velikost střední hodnoty regulačního signálu děličky v ustále-ném režimu

*) Článek se svou tematikou vymyká z rámce tohoto čísla AR řady B, byl použit z technických důvodů, proto jsou odlišně číslovány i obrázky.

Obr. 1. Analogová dělička, využívající monolitického spínacího regulátoru



Obr. 2. Zjednodušené funkční schéma děličky



Obr. 3. K rozboru činitele plnění cyklu děličky

$$U_{\text{reg}} = \frac{T_a}{T_c} U_Y + \frac{T_b}{T_c} U_O \quad (1)$$

přičemž T_a je doba aktivního a $T_b = T_c - T_a$ doba pasivního intervalu klopného obvodu, $T_c = T_a + T_b$ je perioda regulátoru.

Logickou úvahou lze však dojít k závěru, že správné funkce děličky lze dosáhnout pouze při určité minimální časové konstantě $\tau_2 = R2C2$. Vyjděme z faktu, že obvod TL497 generuje pevný interval $T_a = k$, zmenší-li se napětí regulačního vstupu (vývod 1) na úroveň U_{ref} , tj. asi +1,2 V. V průběhu tohoto intervalu je přepínač P_r v poloze, odpovídající spoji vývodů 13 – 14 (obr. 2). Protože je vždy splněna nutná podmínka $U_Y > U_{\text{ref}}$, bude špičková hodnota $U_{\text{reg max}}$ na konci intervalu $T_a U_{\text{ref}} + \Delta U_{\text{reg}}$. Aby v rozmezí ΔU_{reg} byla uchována informace o poměru U_Y/U_{ref} , nesmí dojít k nelinéarnosti v průběhu $\Delta U_{\text{reg}}/\Delta t$. Pouze tak lze zajistit, že doba, za niž se okamžitá hodnota U_{reg} opět změní na $U_{\text{reg}} = U_{\text{ref}}$ (podmínka rovnosti), tj. doba trvání proměnného pasivního intervalu T_b bude přesným obrazem poměru napěti U_O/U_{ref} . S jednoduchým integračním členem, užitým v původním zapojení, je zřejmě nutné použít velkou časovou konstantu $\tau \gg T_{c,\max}$. Jenom tehdy bude dynamická odchylka ΔU_{reg} velmi malá a zvětšení i změnění ΔU_{reg} v intervalu každé periody T_c bude mít lineární charakter (obr. 3).

Při zajištění linearity pilovitého průběhu U_{reg} lze ze vztahu:

$$\begin{aligned} \frac{\Delta U_{\text{reg}}}{T_b} &\sim f(U_Y - U_{\text{ref}}); \\ \frac{\Delta U_{\text{reg}}}{T_b} &\sim f(U_{\text{ref}} - U_O) \end{aligned} \quad (2)$$

odvodit závislost činitele plnění pracovního cyklu TL497

$$T_a = \frac{U_{\text{ref}} - U_O}{U_Y - U_{\text{ref}}} \quad (3)$$

Z této jednoduchých úvah vyplývá, že v původním zapojení, obr. 1, je uvedena chybér kapacita kondenzátoru C2. Časová konstanta τ_2 je rovna $2,2 \cdot 10^{-6}$ s, to znamená, že mnohem kratší, než perioda T_c . Za této podmínky by dělička nemohla fungovat. Předpokládám, že se jedná o chybu při překreslování a že správná kapacita kondenzátoru C2 by měla být 1 μ F.

Dosud jsme se zabývali pouze funkcí analogově impulsní regulační smyčky. Uvažujeme nyní další dvojici vstupních napětí U_X , U_P , zaváděných na druhý, synchronně s prvním pracující přepínač P_r . Tento druhý přepínač má charakter podřízenosti, protože žádným způsobem neovlivňuje činnost regulační smyčky. Ze synchronismu obou přepínačů však lze odvodit po střední hodnotě výstupního napěti rovnici, analogickou (1), tj.

$$U_{\text{výst}} = \frac{T_a}{T_c} U_X + \frac{T_b}{T_c} U_P \quad (4)$$

Po dosazení, vyplývajícím ze (3), bude výstupní napětí

$$U_{\text{výst}} = \frac{(U_{\text{ref}} - U_O)(U_X - U_P)}{U_Y - U_O} + U_P \quad (5)$$

Formálně lze výraz pro funkci děličky podstatně zjednodušit, budou-li napětí U_P , U_O nulová, tj. vstupy P, Q uzemněny. Po dosazení do (5) bude $U_{\text{výst}} = U_{\text{ref}} U_X / U_Y$.

Zvlnění výstupního napětí děličky a rychlosť její odezvy do značné míry podmiňuje velikost časové konstanty $\tau_3 = R3C3$. Mezní velikost proměnného kmitočtu regulátoru TL497 je při $C1 = 100 \text{ pF}$ přibližně 80 kHz.

- [1] Laney, O.: Switching regulator performs multiple analog division. Electronics, únor 1982.
- [2] Kyrš, F.: Impulsné regulované měniče a stabilizátory napětí. AR B4/82.

F. Kyrš

Antennní zesilovače

Je-li jakost příjmu na VKV nebo televize uspokojivá, nepřináší antennní zesilovač již žádné podstatné zlepšení – to platí zejména, máme-li dobrý přijímač, výkonu anténu a je-li použit krátký svod s co nejmenším útlumem. Tento ideální stav se však v praxi vyskytuje zřídka, neboť anténa bývá s přijímačem obvykle spojena dlouhým svodem. Antennní svod způsobuje vždy útlum signálu z antény, útlum závisí na délce a jakosti kabelu. Souosý kabel průměrně jakosti způsobuje při délce 20 m útlum 6 dB (25 % antenního signálu se dostane na antenní svorky přijímače). V takovém případě je použití antennního zesilovače opodstatněné. Při stanovení zesílení antennního zesilovače vycházíme z útlumu kabelu a případně z dalších vložených útlumů (mezi anténu a přijímačem).

Antennní zesilovače se používají i ke zvětšení citlivosti přijímače. V obou případech je většinou používán širokopásmový zesilovač nebo zesilovač s neladěným vstupem. Takový zesilovač však nejen zlepší citlivost, ale jeho použití přináší i problémy (vznik křížové modulace apod.).

Antennním zesilovačem by se tedy měly kompenzovat ztráty antenního rozvodu. Zesilovač musí splňovat i požadavky „ze strany přijímače“: má být připojen přímo na anténu a napájen buď z vlastního zdroje nebo kabelem z přijímače. Nejlepším řešením je použít přeladitelný antenní zesilovač. V praxi toto řešení přináší zvýšené náklady a zdlohouhou obsluhu, neboť musíme naladit nejdříve přijímač a pak zesilovač. Druhou cestou je použít zesilovač pro dané pásmo (např. VKV, VHF, UHF). Tím lze potlačit všechny vysílače mimo pásmo a zmenšit vliv křížové modulace. Pro antenní soustavu se selektivními výhybkami je však širokopásmový zesilovač tím nejvhodnějším řešením.

Aby mohl být kompenzován útlum kabelu, musí mít antennní zesilovač nejen potřebné zesílení, ale i menší šumové číslo než použitý přijímač. K posouzení šumových vlastností přijímače nebo zesilovače, bylo zavedeno šumové číslo F , které je definováno jako poměr dvou poměrů: poměru signál-šum na vstupu k poměru signál-šum na výstupu přijímače nebo zesilovače. Poměrem signál-šum v daném případě je poměr výkonů, tedy poměr výkonu signál k výkonu šumu. Číslo F je vyjádřeno rovnici:

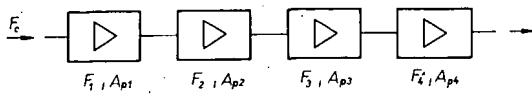
$$F = (P_{\text{se}}/P_{\text{re}})/(P_{\text{sa}}/P_{\text{ra}}),$$

kde P_{se} je výkon signálu na vstupu, P_{re} výkon šumu na vstupu, P_{sa} je výkon signál na výstupu, P_{ra} je výkon šumu na výstupu.

U ideálního zesilovače, který zesiluje bez šumu, je tedy poměr signál-šum na vstupu shodný s poměrem signál-šum na výstupu a $F = 1$. U všech reálných zesilovačů je $F > 1$. Šumové číslo je uváděno buď jako bezrozměrné nebo v kT_0 , číselný výsledek je v obou případech shodný. Např. $F = 4 = 4kT_0$. Nejčastěji je šumové číslo uváděno v decibelech. Vztah mezi F v kT_0 a F v dB je dán rovnici:

$$F[\text{dB}] = 10 \log F[kT_0].$$

Velmi jakostní přijímače mají $F < 5$ (7 dB). Dobré tunery FM mívaly šumové číslo mezi 3 až $4kT_0$ (4,8 až 6 dB). Dobré antennní zesilovače musí mít šumové číslo menší než přijímač, aby mohlo být plně využito jejich zisku. To vyplývá z rovnice pro celkové šumové číslo F_c za sebou řazených zesilovačů (obr. 69):



Obr. 69. Šumové číslo za sebou řazených zesilovačů

$$F_c = F_1 + \frac{F_2 - 1}{A_{p1}} + \frac{F_3 - 1}{A_{p1} A_{p2}} + \frac{F_4 - 1}{A_{p1} A_{p2} A_{p3}} + \dots$$

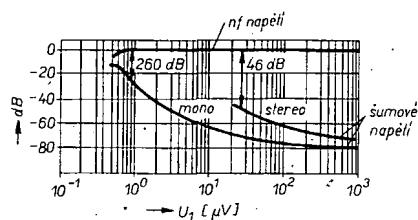
Z této rovnice vyplývá, že šumové číslo F_1 , prvního stupně tvoří podstatnou část celkového šumového čísla, šumové číslo F_2 , druhého stupně se uplatňuje méně, neboť se dělí ziskem A_{p1} , prvního stupně. Při dostatečném zesílení prvního stupně můžeme proto vliv druhého a dalších stupňů na celkové šumové číslo zanedbat. První stupeň (v tomto případě anténní zesilovač) určuje tedy šumové vlastnosti a tím i citlivost celého přijímacího zařízení. Je tedy skutečně možné zlepšit citlivost běžného přijímače předzesilovačem, který má malé šumové číslo a dostatečný zisk. Pro snaží pochopení si uvedeme příklad: před přijímačem s $F = 5$ je zapojen anténní zesilovač s $F = 3$. Celkové šumové číslo F_c je závislé na zesílení předzesilovače. Při výkonovém zesílení 2 (3 dB) bude F_c asi 5, což není žádné zlepšení. Při zesílení 10 (10 dB) se zlepší F_c na 3,4 dB; při zesílení 100 (20 dB) bude $F_c = 3,04$, tedy přibližně rovné šumovému číslu anténního zesilovače.

Se zlepšováním šumového čísla se zlepší i citlivost přijímače. Citlivost je obvykle definována jako anténní napětí, při němž dostaneme na výstupu přijímače (detektoru nebo dekodéru) požadovaný poměr signálu a šumu (napětí). Potřebné vstupní napětí pro daný poměr s/š nezávisí jen na šumovém čísle přijímače, ale i na způsobu modulace, stupni modulace a rovněž na nf a mf šířce pásm a na anténní impedanci přijímače. Zůstanou-li tyto parametry po připojení anténního zesilovače zachovány, lze zlepšit citlivost přijímače zlepšením šumového čísla. Pro zisk platí:

$$G_p = \frac{F}{F_c} \text{ nebo } G_u = \sqrt{\frac{F}{F_c}}$$

kde F je šumové číslo přijímače v kT_0 ,
 F_c celkové šumové číslo,
 G_p výkonový zisk,
 G_u napěťový zisk.

Pro zisk v dB platí: G (dB) = $10 \log G_p$ nebo $20 \log G_u$. Co lze ze zisku odvodit? Zisk v dB umožní vysvětlit zlepšování v poměru s/š. Tento poměr lze zjistit na výstupu demodulátoru. Za demodulátorem již dostáváme nf poměr s/š, který odpovídá přibližně vý poměru s/š pouze u přijímačů AM. U přijímačů FM je vý poměr s/š menší a se zvětšujícím se vstupním napětím se nezměnuje. V technických údajích velmi kvalitních přijímačů FM je obvykle uváděn graf a poměr s/š pro „mono“ a pro



Obr. 70. Diagram pro poměr signál/šum

„stereo“ v závislosti na vstupním napěti U_{vst} . Na obr. 70 je příklad takového grafu, z něhož je zřejmé, že se odstup šumu při napětích menších než 1 µV mění skokově, v rozsahu středních vstupních napětí se zvětšuje úměrně se vstupním napětím. Od určitého vstupního napěti zůstává odstup rušivých napětí konstantní. Ve zvoleném případě je „horní“ hranice 0,1 mV pro „mono“ a 0,3 až 0,4 mV pro „stereo“. Co z toho vyplývá? Při příjemu velmi slabých vysílačů s únikem signálu může i nepatrné zvětšení zisku (dobrá anténa nebo anténní zesilovač) vést k relativně podstatnému zlepšení odstupu šumu. U vysílače s časovými úniky nebude zisk antény nebo zesilovače příliš platný. U dobrých přijímačů se anténním zesilovačem nepodstatně zlepší odstup rušení, u horšich je zlepšení příjmu patrné. Není možné očekávat, že se takto zlepší i „necitlivého přijímače“, např. selektivita a činitel zkreslení. Ve výjimečném případě se může zlepšit citlivost, aniž by se zlepšilo šumové číslo. Má-li přijímač vstupní jednotku s malým šumovým číslem a nemá-li jeho mf zesilovač dostatečné zesílení, není možné dosáhnout citlivosti, kterou by umožňovala vstupní jednotka. Také pak může anténní zesilovač zlepšit příjem, neboť „doplňí“ potřebný zisk, i když za cenu zhoršeného šumového čísla. I když je výhodnější zvětšit zesílení mf dílu, je v praxi snazší použít anténní zesilovač než modifikovat přijímač.

Každý anténní svod má ztráty. U souosých kabelů jsou tyto ztráty (útlum) podle provedení kabelů různé. V zásadě platí, že čím je kabel tlustší, tím jsou ztráty menší. Útlum běžných kabelů bývá 4,5 až 45 dB na 100 m (pro 200 MHz). Pro běžné kably musíme počítat s útlumem 25 dB/100 m. Tzv. „bezútlumové“ kably mají útlum 12 až 15 dB/100 m. K těmto ztrátám kabelu je však nutné připočítat ztráty vzniklé neprípůsobením na vstupu a výstupu a průchozí útlum připojových míst a konektorů. Všechny tyto ztráty zmenšují užitečný signál a nemůžeme je jednoduše kompenzovat anténním zesilovačem s odpovídajícím zesílením. K návrhu zesilovače musíme vypočítat zisk a ztráty v závislosti na šumovém čísle. Obvykle vycházíme z toho, že šumové číslo kabelu je rovno 1 a „zesílení“ menší než 1. Pro kabel a přijímač dostaneme celkové šumové číslo

$$F_c = 1 + \frac{F}{D}$$

Je-li anténní zesilovač u antény, pak bude šumové číslo složeno ze sériové kombinace šumů anténního zesilovač–kabel–přijímač:

$$F_c = F_a + \frac{F-1}{DA_v}$$

kde F_a je šumové číslo anténního zesilovače a A_v výkonové zesílení anténního zesilovače.

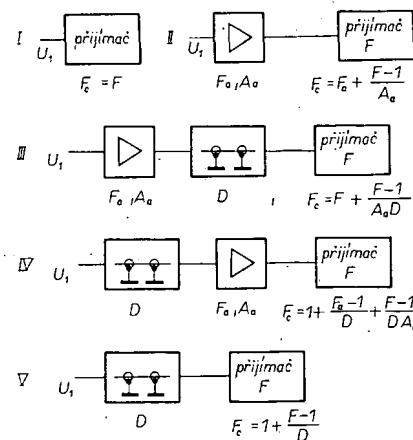
Celkové šumové číslo je tedy určeno pro kombinaci anténního zesilovače + přijímač (neuváže se kabel) šumovým číslem anténního zesilovače a zesílením anténního zesilovače. Zesílení anténního zesilovače je ovšem zmenšeno útlumem D kabelu. Je-li F_a menší než F a účinné zesílení $A_v D$ dostatečné, vyloučí se úplně útlum kabelu, F_c bude menší než F .

Podstatně nepříznivější je, je-li anténní zesilovač na konci svodu u přijímače. Pak pro řetězec anténní kabel–anténní zesilovač–přijímač bude:

$$F_c = 1 + \frac{F_a -}{D} + \frac{F-1}{DA_v}$$

V tomto případě zhoršuje útlum kabelu šumové číslo anténního zesilovače, takže se zhorší celkové šumové číslo F_c .

Na obr. 71 jsou pro porovnání uvedeny různé způsoby propojení přijímacích zařízení: přijímač VKV se šumovým číslem



Obr. 71. Příklady zapojení přijímací soustavy

$F = 3,5$ dB a citlivostí podle obr. 70 (měřeno při zdroji ± 40 kHz, šířce pásm 180 až 16 000 Hz); anténní kabel má šumové číslo $F_a = 1,5$ dB a výkonový zisk 20 dB, anténní kabel má útlum 6 dB (0,25). Na obr. 71 jsou shora dolů uvedeny následující případy:

- přijímač bez anténního kabelu a zesilovače,
- přijímač s anténním zesilovačem a bez kabelu,
- přijímač s anténním zesilovačem u antény a s kablem,
- přijímač s anténním zesilovačem na konci anténního svodu,
- přijímač s kablem bez anténního zesilovače.

K těmto blokovým schématům je nutno poznamenat: údaje pro F_c , F , zisk v dB, potřebné anténní signálové napětí pro odstup signál/šum 60 dB a napětí na anténě 0,1 mV jsou v tab. 10. Není-li použit anténní kabel, zlepší anténní zesilovač odstup rušení teoreticky 5 dB, s anténním kabelem tedy 10 dB. V praxi však těchto teoretických údajů nelze dosáhnout. V prvním případě je někdy lepší použít zapojení podle d) raději než podle c), v druhém případě nejsou výhody d) oproti a) tak zřejmě, ale pokus je může potvrdit. To platí zejména při příjmu „mono“ velmi vzdáleného přijímače.

Nejlepším anténním zesilovačem je ovšem anténa. Zisk antény je porovnáván se ziskem jednoduchého dipolu, který má zisk 0 dB. Anténa se ziskem např. 8 dB má proti dipulu výstupní napětí $2,5 \times$ větší. Zisk 8 dB odpovídá přímému zlepšení vý odstupu signál/šum o 8 dB, neboť anténa

Tab. 10. Parametry přijímací soustavy ($F = 3,5$, $F_a = 1,5$, $A_v = 100$ (20 dB), $D = 0,25$ (-6 dB), citlivost přijímače podle obr. 70)

Příklad obr. 71.	F_c [kT_0]	G [dB]	Citlivost*) [µV]	Odstup s/š** [dB]
I	3,5	0	100	60
II	1,53	3,6	66	64
III	1,6	3,4	68	63
IV	3,1	0,5	94	61
V	11	-5	177	55

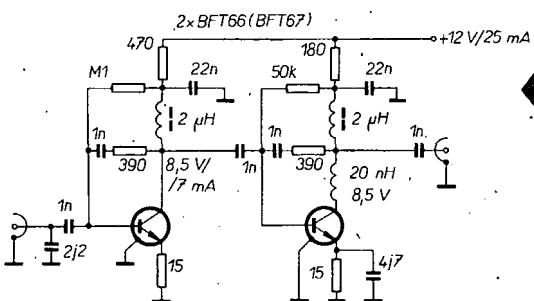
*) pro nf odstup šumu při stereo 60 dB

**) pro stereo při $U_1 = 100$ µV

„dodává zisk“ bez šumu, přitom je prakticky nepřebuditelná a nepotřebuje napájecí napětí. Proto vždy při snaze zlepšit příjem začínáme u antény.

Dva typické anténní zesilovače

Anténní zesilovače s opravdu dobrými vlastnostmi jsou u nás dostí vzácné, neboť požadavky jako velká přebuditelnost a malý šum lze jen těžko splnit s běžnými výtranzistory. Odolnost proti přebužení se zlepšuje se zvětšujícím se kolektorovým proudem, avšak s tímto proudem se

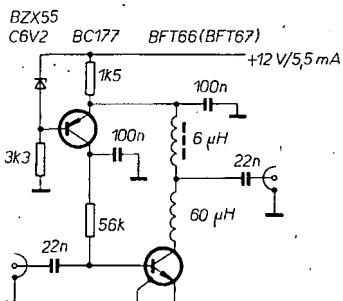


zvětšuje i šumové číslo. Musíme obvykle volit vhodný kompromis: u širokopásmového zesilovače volíme velký kolektorový proud, čímž dosáhneme výhledu přebuditelnosti a horšího šumového čísla, u kanálových zesilovačů (příp. zesilovačů pro dané pásmo) nastavujeme vzhledem k požadovanému malému šumu malý kolektrový proud i za cenu horší přebuditelnosti.

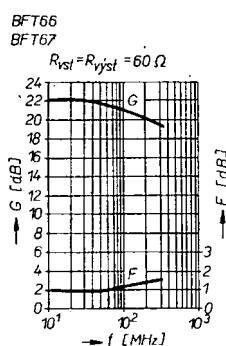
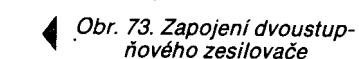
Současná technologie dovoluje však vyrábět tranzistory, které mají malé šumové číslo i při velkém kolektorovém proudu. Tyto tranzistory jsou vhodné pro antenní zesilovače a vstupy tunerů (např. BFT66 a BFT67, Siemens).

Vlastnosti anténních zesilovačů nezávisí přirozeně jen na použitých tranzistorech. Tranzistor sám o sobě nedlá sice anténní zesilovač, ovšem anténní zesilovač nemůže mít lepší parametry než použitý tranzistor. Proto bude nesprávné šetřit na ceně tranzistoru. V datech pro tranzistory BFT66 a BFT67 uvádí výrobce dva příklady zapojení zesilovačů, které jsou výchozím bodem pro další vývoj. Na obr. 72 je například zapojení jednostupňového zesilovače a na obr. 73 zapojení dvoustupňového zesilovače s velkou šírkou pásmá. Parametry zapojení jsou na obr. 74 a obr. 75. Z nich vyplývá, že dvoustupňový zesilovač má plošší průběh šumového čísla a zesiluje v širším rozsahu kmitočtů (25 až 1000 MHz). U jednostupňového zesilovače se zesílení zmenšuje s rostoucím kmitočtem a začíná se zvětšovat šumové číslo. V rozsahu kolem 100 MHz je šumové číslo ještě malé a zesílení větší než u zesilovače z obr. 73. Měření ukázala, že jednostupňový zesilovač s BFT66 má při 800 MHz ještě zesílení 15 dB a šumové číslo menší než 2 dB. Pro obvyklé případy použití postačí zesilovač s jedním BFT66. Tranzistor BC177 v obr. 72 slouží ke stabilizaci pracovního bodu (kolektorového napětí) BFT66 na 6,5 V, kolektorový proud je 3,7 mA.

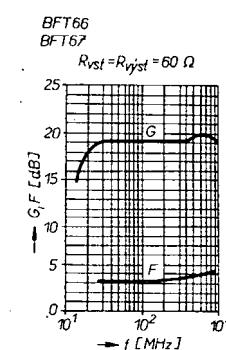
Z charakteristiky tranzistorů na obr. 76 a obr. 77 lze odvodit závislost šumového čísla a intermodulačních vlastností na kolektorovém proudu. Na obr. 76 je závislost šumového čísla při 10 MHz a 800 MHz pro různé kolektорové proudy v závislosti na odporu zdroje. Při odporu zdroje 50 až 75 Ω a kolektорovém proudu 10 mA je šumové číslo při 800 MHz ještě menší než 3 dB. Intermodulační produkty v závislosti na kolektорovém proudu jsou na obr. 77.



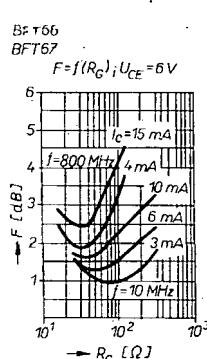
Obr. 72. Zapojení jednostupňového předzesilovače



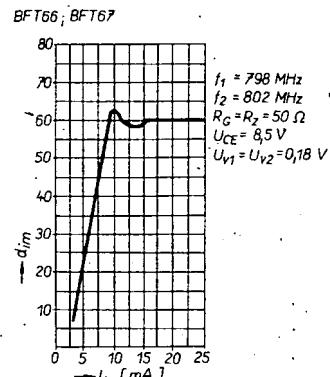
Obr. 74. Parametry jednostupňového zemí silovače



Obr. 75. Parametry dvoustupňového zesi-
lovače



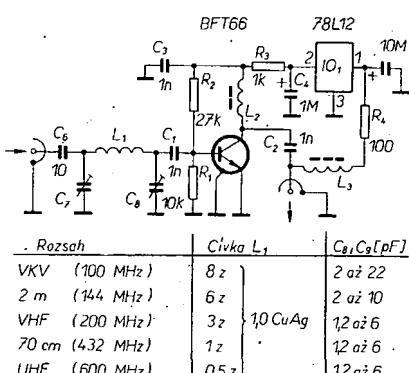
Obr. 76. Závislost šumového čísla na kolektorovém proudu



Obr. 77. Odstup intermodulačních produktů

Odstup intermodulačních produktů se měří dvěma generátory připojenými na vstup přijímače; jeden má výstupní napětí 180 mV. Odstup intermodulačních produktů je pak definován rozdílem (v dB) mezi úrovněmi generátorů a úrovní vzniklých směšovacích produktů na výstupu. V rozsahu 2,5 až 10 mA se odstup intermodulačních produktů zlepšuje plynule se zvětšujícím se kolektorovým proudem a při asi 10 mA dosáhne maxima (přes 60 dB). U zesilovače pro daný rozsah nebo u kanálového voliče s BFT66 můžeme kolektorový proud zmenšit ve prospěch šumového čísla. U širokopásmového zesilovače (kabelového zesilovače) je doporučen kolektorový proud 10 mA, aby bylo dosaženo maximální výstupní úrovni 180 mV (105 dB_µV).

Zapojení na obr. 78 je jednostupňový zesilovač s BFT66, který je vhodný pro 80 až 800 MHz. Zesílení a šumové číslo odpovídají obr. 74. V prvním případě je tento zesilovač použit jako zesilovač určitého pásmá kmitočtů. Standardní verze má na vstupu selektivní pásmovou propust C_6 , C_7 , C_8 a L_1 (obr. 78). Na obr. 78 jsou součástky vstupního filtru pro pět rozsahů. Bez tohoto vstupního obvodu pracuje zesilovač jako širokopásmový v kmitočtovém rozsahu 80 až 800 MHz. Napájecí napětí je stabilizováno IO₁, která zaručuje stabilní pracovní bod. K zesilovači se napájecí napětí přivádí střední žílu souosého kabelu od přijímače. Cívka L₃ odděluje vf napětí od napětí napájecího. Na výstupu stabilizátoru napětí je stejnosměrné napětí 11,5 až 12,4 V. Rezistorem R₃ se nastavuje kolektorský proud BFT66. Vysokofrekvenčně je R₂ blokován kondenzátorem C₅, takže cívka L₁ slouží jako



Obr. 78. Selektivní jednostupňový zesi-
lovač

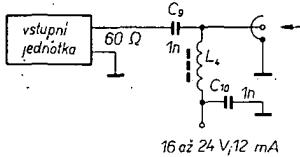
kolektorová impedance. Pracovní bod se nastavuje dělčem napětí R_1, R_2 (stabilizace pracovního bodu stejnosměrnou zápornou vazbou).

Jestě několik poznámek ke stavbě zesilovače: předpokladem (jako u všech v obvodu) je přehledná a čistá montáž a dobré pájení bez studených spojů. Přívodní spoje součástek ve výcestě musí být co nejkratší, platí to zejména pro C_6, C_1, C_2 a BFT66. Cívky L_2 a L_3 jsou stejná a mají 5 zdrátů Ø 0,2 mm CuL na feritové perle o délce 5 mm a průměru 3,5 mm s dírou 1,3 mm. Drát je jednoduše protahován dírou kolem perly. Vzduchová cívka L_1 pro vstupní filtr podle obr. 78 má vnitřní průměr 8 mm. Na spodních kmitočtových rozsazích (VHF, VHF) ji lze navinout měděným drátem s lakovou izolací o Ø 0,2 mm. Vzdálenost závitů je pro dosažení maximální jakosti stejná jako průměr vodiče. Cívka pro UHF má 0,5 z a je provedena jako půlkruhová smyčka s poloměrem 4 mm. Souosý kabel je zapojen buď přímo do desky s plošnými spoji a nebo, pokud je použit souosý konektor, musí být spoj mezi ním a deskou co nejkratší. Pro propojení použijeme drát CuAg o Ø 1 mm.

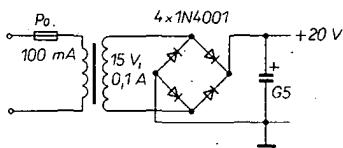
Při použití zesilovače jako širokopásmového odpadají C_6, C_7, C_8 a L_1 . Výstupním kondenzátorem není pak C_6 , nýbrž C_1 ; souosý kabel je pak připojen na C_1 . Zaměníme-li všechny kondenzátory 1 nF za 10 nF, sníží se dolní mezni kmitočet na 10 MHz.

Na obr. 79 je připojení souosého kabelu do přijímače. Protože cívka L_4 má velkou impedance, zabraňuje zkrat anténního signálu přes zdroj. Kondenzátor C_{10} blokuje výstup přijímače od napájecího zdroje. Cívka L_4 je stejná jako cívky L_2 a L_3 : 5 z drátu Ø 0,2 mm CuL na feritové perle. Nemá-li přijímač vhodné napětí pro napájení zesilovače, použijeme napájecí zdroj podle obr. 80, z něhož lze napájet až šest těchto zesilovačů. Pokud je napáječ u zesilovačů, odpadí cívka L_3 . Napájení je připojeno přes R_4 . Anténní zesilovač má vstupní a výstupní impedance 60 Ω (minimálně 50 Ω, maximálně 75 Ω). Použijeme-li anténu nebo kabel s impedancí 240 Ω, pak ho musíme přizpůsobit. K tomu použijeme komerční symetrikační člen nebo adaptér. K přizpůsobení k anténě 240 Ω slouží symetrikační smyčka podle obr. 81a. Délka smyčky odpovídá polovině vlnové délky přijímaného signálu, násobené zkracovacím činitelem 0,7, délky smyček pro dané rozsahy jsou na obr. 81. Připojení výstupu zesilovače ke kabelu 240 Ω je na obr. 81b. Cívka L_2 je zapojena jako transformátor s převodem 1 : 4. Na feritové perle budou tedy dvě vinutí a to 3 z (primární vinutí) a 6 z (sekundární vinutí) drátu o Ø 0,2 mm CuL. Cívka L_4 slouží ke stejnosměrnému propojení zemí kabelém. Při zapojování kabelu je nutno dodržet polaritu, proto je dobré si ji na kabelu označit. Pro dálkové napájení je možné použít zdroj z přijímače (obr. 81c). Pokud je napáječ u zesilovače, odpadnou C_2, L_3 a L_4 .

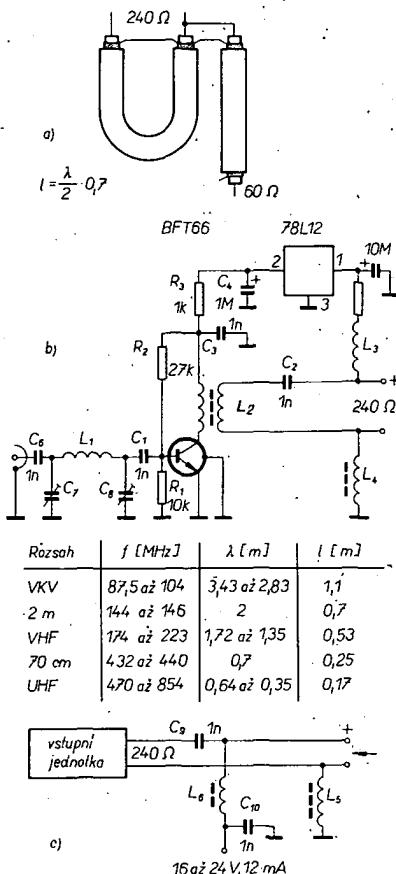
Dále popisovaný anténní zesilovač-aktivní autoanténa (a to platí o všech anténních zesilovačích) je určen pro zájemce, kteří mají dobrý přijímač. Běžné komerční zesilovače bývají osazeny tranzistorom FET, zapojeným jako emitorový sledovač, za nímž je připojen širokopásmový zesilovač. S ním je možné překleknout všechny vlnové rozsahy. Takové



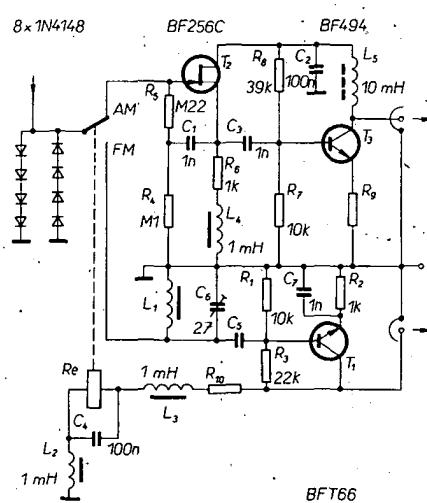
Obr. 79. Napájení zesilovače z přijímače

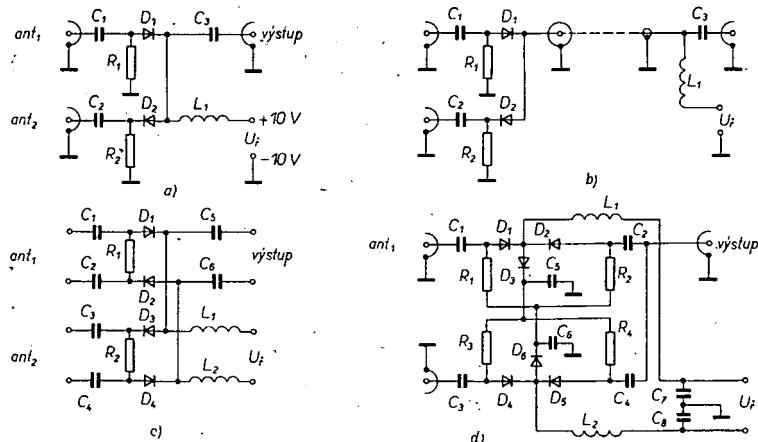


Obr. 80. Napájecí zdroj pro šest zesilovačů

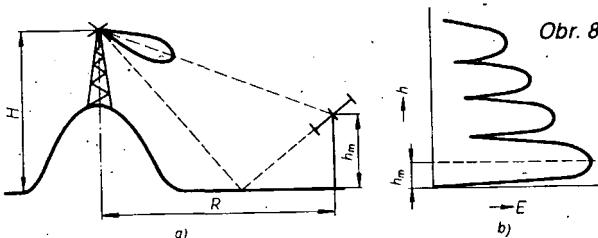


Obr. 81. Symetrikační smyčka (a), zesilovač s výstupní impedance 240 Ω (b) a jeho napájení (c)





Obr. 83. Diodový přepínač



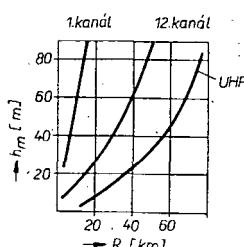
Obr. 84. Šíření vln v rovině

nálové výhybky, s jimiž lze více či méně jednotlivě vedle sebe ležící kanály oddělit. Výhybky mají ovšem řadu nedostatků, mezi nejvážnější patří velký průchozí útlum a relativně špatné oddělení vedlejších kanálů. Lepší vlastnosti má diodový přepínač, ovšem jen v tom případě, že je z několika antén napájen jen jeden přijímač VKV a TV.

Na obr. 83a je nejjednodušší varianta diodového přepínače se dvěma diodami paralelně v stejnosměrném obvodu řídícího napětí U_f, přičemž podle polarity tohoto napětí je jedna otevřená a druhá zavřená. Pro omezení proudu otevřenou diodou je využito R₁ nebo R₂. Antennní signál je přes příslušné vstupy a buď diodou D₁ nebo D₂ propojen na výstup. Přitom otevřená dioda nezpůsobí útlum signálu, kdežto zavřená ho nepropustí nebo podstatně útlumí. Když je v obr. 83a řídící napětí záporné proti zemi, bude otevřena

dioda D₁, a D₂ bude zavřena; signál z antény 1 je připojen prakticky bez útlumu k přijímači, kdežto signál z antény 2 bude utlumen. Při kladném řídícím napětí tomu bude naopak. Na obr. 83b je modifikované zapojení diodového přepínače, v kterém je anténního kabelu využito jako vodiče pro řídící napětí. Tím je umožněno přepínač umístit v blízkosti antény, bez požadavku na další vodič pro řídící napětí. Zapojení na obr. 83a, b je možné použít jen pro souosý kabel. Na obr. 83c je zapojení pro dvojlinku. Výhody diodových přepínačů vznikou při použití třetí diody v každé větví článku T. Diody jsou polovány tak, že obě diody v podélné větvi jsou vodivé a dioda v příčné věti je zavřená nebo obrácená. V prvním případě je antenní signál propouštěn přes článek T, v druhém ne (obr. 83d).

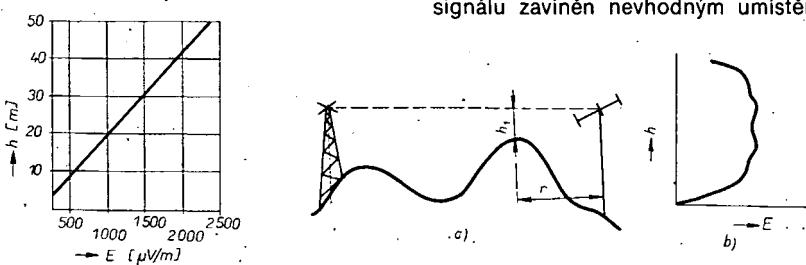
Možnosti nasazení diodových přepínačů jsou omezeny odporem v propustném směru, relativně velkým odporem v závěrném směru a zejména kapacitou polovodičového přechodu. Tato kapacita vede k tomu, že se zvětšuje průchozí útlum otevřené větve a zmenšuje se útlum ve věti zavřené se zvyšujícím se kmitočtem. Proto lze jen velmi těžko použít diodový přepínač ve IV. a V. TV pásmu; v pásmu I. a III. však může nahradit běžné výhybky. Je nutno poznamenat, že diodový přepínač nemá vliv na antény jednotlivých kanálů.



Obr. 85. Závislost h_M na vzdálenosti od vysílače

Výběr místa pro přijímací anténu

V mnohých případech je nekvalitní příjem signálu zaviněn nevhodným umístěním



Obr. 86. Závislost síly pole na h_M

Obr. 87. Šíření vln v kopcovitém terénu

antény. Abychom mohli správně instalovat anténu, je zapotřebí znát podmínky šíření signálu v místě příjmu.

Nejdříve si objasníme případ, kdy je anténa umístěna na rovině (step, nižina, moře). Protože signál vysílače se od roviny odráží, dostanou se k anténě signály dva: jeden přímý a druhý odrážený (obr. 84a). V důsledku interferencí vznikou stojaté vlny. Pole se v závislosti na výšce antény mění podle obr. 84b, kde je výška přijímací antény a E síla pole v místě antény. Maximální síla pole je v místě složení signálů (jsou ve fázi) a minimum tam, kde jsou signály v protifázi. S rostoucí výškou se síla pole zmenšuje, protože se přijímací anténa dostává postupně mimo směrový diagram vysílací antény. Velikost prvního, k zemi nejbližšího maxima h_M je možno určit z rovnice:

$$h_M = \frac{\lambda R}{4H},$$

kde λ je vlnová délka vysílaného signálu, R vzdálenost vysílací a přijímací antény, H výška vysílací antény nad okolním povrchem.

Je-li např. $\lambda = 1,5$ m, $R = 10$ km a $H = 250$ m, pak $h_M = 15$ m. Druhé maximum bude ve výšce 45 m, třetí ve výšce 75 m, čtvrté ve výšce 105 m atd.

Rovnice pro h_M platí jen do vzdálenosti asi 25 km od vysílače. Při větších vzdálenostech je nutno již počítat se zakřivením povrchu Země a výpočet maxim bude složitější. Pro nejčastější případ, kdy $H = 300$ m, jsou na obr. 85 uvedeny závislosti h_M na vzdálenosti od vysílače pro různé TV kanály. Z obr. 85 je patrné, že čím dále jsme od vysílače, tím výše bude první maximum síly pole v místě příjmu. Nejvýše je maximum prvního kanálu.

Je známo, že vlny odrážené od prostorových předmětů vyvolávají na obrazovce „duchy“. Avšak vlny odrážené od zemského povrchu nemohou být příčinou vzniku „duchů“, protože doba šíření těchto vln se jen velmi málo liší od doby šíření přímého signálu. Proto abychom dosáhli nejlepší jakosti obrazu, je vhodné přijímací anténu, pokud je to možné, umístit do bodu maxima pole. Např. zvednutím antény z výšky 3 m až 4 m do výšky 10 m se zvětší síla pole dvakrát. Pro ilustraci je na obr. 86 ukázáno, jak se v místě vzdáleném 60 km od vysílače s anténonou ve výšce 325 m zvětšuje síla pole se zvyšováním přijímací antény. Umístění antény pro UHF v bodě maxima je často možné a bývá i nutné. I když TV přijímač i anténa jsou dobré a vysílací anténa je vidět pouhým okem, může být příjem špatný. Obvykle se ukáže, že anténa je umístěna v minimu pole. Pak často stačí zvednout anténu o 0,5 až 1 m, a příjem se podstatně zlepší.

Velmi výhodné jsou podmínky příjmu v travnatém terénu. Takový terén, pokrytý křovinami a řidce stromy, rovněž odráží vlny, ale podstatně méně než např. vodní hladina. Protože odrážené vlny budou vždy „slabší“ než přímý signál, budou i méně výrazná maxima a minima. Vtomto případě se síla pole zvětší až do okamžiku prvního maxima a zůstává neměnná až do výšek, v nichž se přijímací anténa dostává mimo směrový diagram vysílací antény.

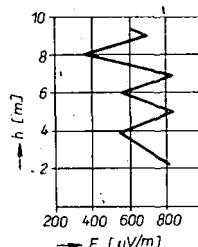
Bude-li v blízkosti přijímací antény (obr. 87a) jakákoli překážka (kopec, budova), pak pro dosažení největšího signálu je nutno anténu umístit nad úroveň překážky a to do výšky h_1 , kterou určíme z rovnice:

$$h_1 = \sqrt{\frac{rl}{3}},$$

kde r je vzdálenost antény od překážky a λ střední vlnová délka kanálu.

Tak např. při $r = 100$ m a $\lambda = 3$ m (pátý kanál) dostaneme $h_1 = 10$ m. Umístit anténu výše nepřináší žádny užitek. Naopak jejím umístěním až do výšky překážky se může síla pole zmenšit dva až třikrát. Při dalším zmenšování výšky antény síla pole se prudce zmenší, a to tím rychleji, čím kratší je vlnová délka signálu. Protože často na jednom stožáru je upevněno několik antén pro příjem různých kanálů, je nutné, aby nejvýše byla na stožáru anténa s nejvyšším pracovním kmitočtem.

Se zvyšujícím se kmitočtem při horizontální, ale i vertikální polarizaci signálu se zvětšuje útlum signálu vlivem blízkosti lesa. Na kmitočtech 5. až 12. kanálu je možné les považovat za polopropustné a na decimetrových vlnách za nepropustné zrcadlo. Vliv jednotlivých blízkých stromů je nepatrný.



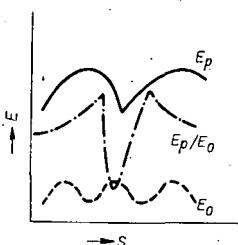
Obr. 88. Rozložení maxim pro 12. kanál

Změnu síly pole v lese a v jeho blízkosti lze vysvětlit interferencemi vln, odražených od kmenů a větví stromů. Charakter rozložení maxim pole pro 12. kanál během jednoho pokusu je v obr. 88. Maxima pole se mění tím častěji, čím je kratší vlnová délka.

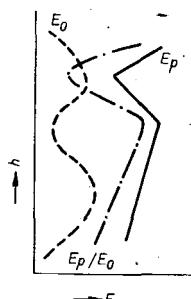
Vlny odražené od blízkých stromů stejně jako vlny odražené od země nevyvolávají vznik „duchů“ „Duchy“ vznikají v důsledku příjmu přímých a odražených signálů od „místních předmětů“ (hor, elektrovodné sítě apod.), které se nacházejí za nebo před přijímací anténou poněkud stranou od směru hlavního příjmu, ve vzdálenosti 50 až 2000 m od přijímací antény. Je známo, že nejlepší ochranou proti „duchům“ je umístit anténu v místě maxima užitečného signálu. Místo pro anténu je nejlepší vybrat pokusně a obraz sledovat na televizoru (během vysílání zkušebního obrazce).

Velmi složité podmínky příjmu jsou v současných velkoměstech. Velkoměsto představuje pro metrové a decimetrové vlny chaotické nahromadění „zrcadel“ a „stínů“; jsou to zejména kamenné a železobetonové budovy, mosty, tovární komínů a jiné objekty. Při šíření vln pak vznikají „stín“ a stojaté vlny, rozmístěné v prostoru podle zákonů náhody. Na obr. 89 je příklad šíření užitečného signálu E_p , odraženého signálu E_o a jejich poměr E_p/E_o v daném místě při umístění antény kolmo na směr vysílání. Tyto změny napětí

vznikají obvykle při vertikální polarizaci vln a při velkých objektech v blízkosti přijímací antény. Je-li polarizace vln horizontální, pak největší změny napětí vznikají při změně výšky antény (obr. 90).



Obr. 89. Poměr užitečného a odraženého signálu



Obr. 90. Změny napětí při horizontální polarizaci

Změny úrovně signálu při zmenšení výšky přijímací antény a jejího nasměrování na vysílač se projeví tehdy, bude-li za přijímací anténu vysoká budova. V tomto případě je vzdálenost mezi nejbližšími maximami napětí pole rovna $\lambda/2$. Nemáme-li možnost zvýšit anténu, pak je možné zkoušit ji přenést od jednoho kraje střechy ke druhému. Přijatelné podmínky často dostaneme při umístění antény na kraji střechy, který je blíže k vysílači, a při relativně malé výšce (0,5 až 1 λ) nad střechou.

Užitečný signál může být také malý v důsledku malých vzdáleností mezi sousedními anténami, umístěnými na jednom stožáru. Tato vzdálenost nemá být menší než 1,2 m. Vzdálenost antény od síťového rozvodu, vodičů rozhlasu po drátech apod. může být minimálně 1 m. Ve městech, zejména v blízkosti vysílačů, odražené signály mají intenzitu, že může vzniknout zkreslení signálů v pásmu kmitočtů jednoho kanálu, přičemž některé složky spektra budou zdůrazněny a jiné potlačeny. Tato zkreslení se projeví zmenšením rozlišovací schopnosti obrazu a narušením přenosu polotónů. Na obraze se objeví bílé chvosty za černými vertikálními čarami a narušuje se synchronizace.

Při zhoršených podmínkách příjmu je lépe místo širokopásmové antény použít anténu pro příslušný kanál. Tak při jednom pokusu bylo dosaženo nejlepší jasnosti obrazu v třetím kanále, byla-li anténa 4 m nad střechou, a v devátém kanále, když byla 6 m nad střechou. Nejlepší je ovšem při špatném příjmu použít složitější směrové antény.

Odrušení rozhlasového příjmu

Rozhlasové přijímače a to jak stabilní (v domácích), tak mobilní (v autě) pracují často v různých prostředích, čímž se mění vlastnosti vln pole, v němž se nacházejí. Při jízdě autem se mění nejen

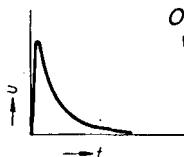
intenzita žádaného signálu v závislosti na krajině, vzdálenosti od vysílače či zastavených plochách, ale mění se také intenzita rušivých polí produkovaných zdroji rušení, přičemž rušení zkresluje a v krajních případech i znemožní příjem. Pokud je rozhlasový přijímač umístěn stabilně, například v domácích, je situace velmi podobná. Rozhlasový příjem může být rušen podobnými rušivými zdroji jako při jízdě autem. Tento typ rušení je totiž v podstatě výsledkem zakmitání v elektrických obvodech, u nichž dochází k prudkým změnám proudu a napětí. Jsou to například různé vypínače, přerušovače, svářecí agregáty, jiskřičky apod. V některých případech je možné rušení potlačit na přijatelnou míru vhodnými odrušovacími prostředky. Ovšem některé zdroje rušení, jako např. trolejové vedení elektrické trakce hromadné dopravy nebo vedení vysokého napětí jsou zdrojem rušení, které se odstraňuje velmi nesnadno a přitom působí i do poměrně velkých vzdáleností [1].

Na druhé straně je všeobecně známo, že například v domácích jsou hlavními zdroji rušení přístroje, které lze poměrně snadno odrušit (vysavače, mixéry, holící strojky apod.). Pokud nás bude rušit náš vlastní vůz, jistě každý udělá maximum pro to, aby bylo rušení potlačeno na přijatelnou míru. Ovšem, co s rušicími zdroji v domácích? Majitelé rušicích spotřebičů velmi často ani sami nevědějí, že jejich spotřebič je zdrojem rušení. Je to pochopitelné, neboť kdo právě používá například vysavač, nebude asi poslouchat stereofonní pórád. Je proto vhodné, aby rozhlasový přijímač byl vybaven obvodem, který automaticky potlačuje rušivé impulsy. Tyto impulsy jsou většinou velmi úzké (jehlovité) a proto jejich kmitočtové spektrum zasahuje i do pásmu příjmu vysílačů VKV. Zatímco potlačení rušivých signálů při příjmu signálů AM není zatím úplně vyřešeno, při odrušování signálů FM se dosáhlo velmi uspokojivých výsledků. Dokonce jsou komerčně vyráběny integrované obvody pro automatické potlačení poruch v pásmu VKV. Zde je nutné připomenout, že někdy i dokonalé odrušení motorového vozidla nemusí vést vždy k uspokojivým výsledkům, pokud se jedná o příjem v pásmu VKV. Velká šířka pásm v případě VKV příjmu totiž velmi znesnadňuje účinné odrušení. V současné době již výrobci produkovají autorádia s vestavěným obvodem pro automatické potlačení poruch, a to jak v integrovaném provedení, tak v provedení s diskrétními součástkami.

Obvod pro automatické potlačení poruch je tedy velmi větaný doplňkem přijímačů VKV-FM, a to jak stabilně umístěných, tak mobilních. V další části je uveden rozbor funkce obvodu pro automatické potlačení poruch a stavební návod na jednoduchý obvod pro automatické potlačení poruch s diskrétními součástkami.

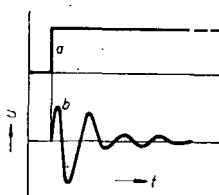
Princip funkce obvodu pro automatické potlačení poruch je ve své podstatě velmi jednoduchý. V časovém okamžiku, v němž vznikl rušící impuls, se přeruší přenosová cesta pro žádaný signál (řeč, hudební program apod.). Přenosová cesta se obnoví až po ukončení rušicího impulsu. Vzniká otázka, zda přerušení přenosové cesty nebude působit rušivě na žádaný signál. Skutečné rušicí impulsy mají však ve většině případů velkou amplitudu a jsou velmi úzké (rádu jednotek μs), proto přerušení signálové cesty na tak krátkou dobu nelze vůbec pozorovat. Rušicí impulsy jsou většinou dokonce tak krátké, že díky reálné šířce pásmu MF zesilovače se rozšíří. Tvar velmi krátkého

Obr. 91. Tvar impulsu na výstupu detektora FM

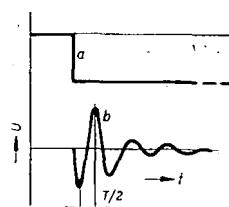


impulu na výstupu detektoru mf zesilovače má potom tvar podle obr. 91. Při poloviční šířce pásmo mf zesilovače 100 kHz je doba „doznívání“ impulu asi 3 μs [2]. To znamená, že rušící impuls může mít po průchodu mf zesilovačem minimální šířku asi 3 μs; jeho šířka je ovšem velmi závislá nejen na šířce pásmo mf zesilovače, ale také na jeho selektivitě. Co je ovšem nejdůležitější, je uvědomit si, že rušící impuls na výstupu detektoru má strmou vzestupnou hranu, zatímco se stupň hranu je relativně povolná.

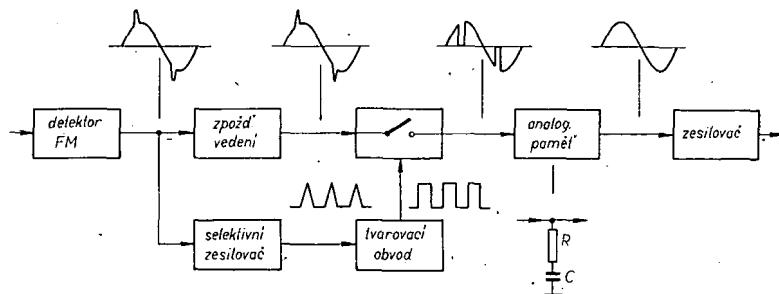
Jak bylo již řečeno, je nutné při výskytu rušicího impulsu přerušit přenosovou cestu pro žádaný signál. K tomuto účelu je možno jednoduše využít např. tranzistoru ve funkci spínače; odkud však vzít řidicí impulsy pro spínač? U přijímače FM je možné tento problém vyřešit velmi elegantně. V zásadě jde o to oddělit rušicí signály od žádaného signálu a po náležité úpravě je použít jako řidicí impulsy pro elektronický klíč. Vzhledem k základním vlastnostem kmitočtové modulace je nutné volit šířku pásmo mf zesilovače značně větší, než je přenášené akustické pásmo, pak může mf zesilovač přenést signály, byť zkresleně, i s vyšším kmitočtem, než jaký má žádaný signál (max. 53 kHz v případě stereofonního signálu). Přivedeme-li proto výstupní signál z kmitočtového detektoru (bez zapojeného obvodu deemfáze) na vstup rezonančního obvodu, který je naladěn např. na 100 kHz, tak bude sice žádaný signál potlačen, ale strmá čela rušicích impulů vybudí vlastní kmity rezonančního obvodu. Tyto kmity mohou spouštět např. monostabilní klopny obvod, jehož výstupní impulsy řídí funkci klíčovacího tranzistoru. A zde se dostáváme k dalšímu problému. Předpokládejme, že máme k dispozici monostabilní klopny obvod, který je uveden do funkce vlastního hrana výstupního impulu. Dále předpokládejme, že rezonanční obvod je vybuzen rušicím impulsem, jehož čelo má vzestupný charakter. Napětí, vzniklé na rezonančním obvodu, má potom charakter tlumených oscilací (obr. 92). Exponenciální pokles amplitudy těchto oscilací je určen tlumením rezonančního obvodu.



Obr. 92. Průběh napětí na rezonančním obvodu, který je vybuzen impulsem, jehož čelo má vzestupný charakter



Obr. 93. Totéž jako na obr. 92, pouze čelo má sestupný charakter



Obr. 94. Blokové zapojení obvodů pro automatické potlačení poruch

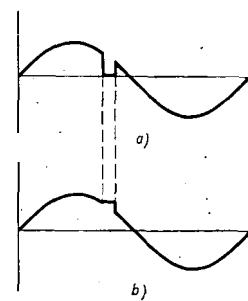
Napětí na obvodu se velmi rychle zvětší směrem ke kladným velikostem a potom začíná tlumeně oscilovat s periodou určenou konstantou LC obvodu. To znamená, že monostabilní klopny obvod je uveden v činnost téměř okamžitě po čele rušicího impulsu a klíčovací tranzistor tak téměř dokonale vyklíče rušicího impulsu. Situace se ovšem velmi mění, bude-li mít čelo rušicího impulu sestupný charakter. Podobně jako v předešlém případě bude mít napětí na rezonančním obvodu charakter tlumených oscilací, napětí na obvodě se také velmi rychle zvětší, ale směrem k záporným velikostem (obr. 93). To znamená, že monostabilní klopny obvod, který je citlivý na vzestupnou hranu impulu, může být uveden v činnost nejdříve po čtvrtperiodě vlastních kmitů rezonančního obvodu (po průchodu napětí nulou směrem ke kladným velikostem), v nejhorším případě až po půlperiodě, tj. v prvním kladném maximu vybuzených kmitů. Pokud je například rezonanční obvod naladěn na 100 kHz, potom monostabilní klopny obvod bude uveden do funkce až po 2,5 až 5 μs. Toto zpoždění může velmi nepříznivě ovlivnit funkci celého obvodu pro automatické potlačení poruch. V nepříznivém případě se může stát, že klíčovací tranzistor je uveden v činnost až po skončení rušicího impulu, jehož délka je přibližně stejná jako uvedené zpoždění. Lepší by tedy bylo, kdyby byl rezonanční obvod naladěn na vyšší kmitočet, například 180 kHz. Pak se ovšem vyskytnou jiné problémy: nemá-li např. mf zesilovač dostatečnou selektivitu, může obvod pro automatické potlačení poruch vlivem záznějů mezi sousedními stanicemi zhoršovat příjem. Dále, budeme-li zvyšovat rezonanční kmitočet obvodu, tak rušicí impulsy budou muset mít velmi strmé čelo, aby kmity obvodu měly dostatečnou amplitudu. To je splněno např. v autě, pokud rušení pochází od zapalovacího systému. Rušení např. od kolektorových motorů nemá rušicí impulsy tak ostré. Přesto, pokud bychom přešli tyto problémy, které jsou spojeny s naladěním obvodu na kmitočet 180 kHz, tak zpoždění se sice zmenší, ale neodstraní; je ho tedy nutné respektovat. Je pochopitelné, že zpoždění řidicího impulsu pro spínací tranzistor nelze odstranit. Jediné řešení uvedeného problému spočívá v tom, že se žádaný signál (i s rušicími impulsy) zpozdí o stejný čas, o jaký je zpoždění řidicího impulsu, tj. o 2,5 až 5 μs.

Konečně se tedy dostáváme k tomu, abychom si nakreslili blokové zapojení obvodu pro automatické potlačení poruch (obr. 94). Výstupní signál z kmitočtového detektoru se rozvětuje do dvou kanálů. V prvním se selektivním obvodem naladěným na kmitočet 100 až 180 kHz potlačuje žádaný signál a naopak se zdůrazňují rušivé impulsy, které vybudí v každém obvodu tlumené oscilace. Následuje zesilovač, popřípadě tvarovací obvod, z něhož je signál přiveden na vstup mo-

nošabilního klopného obvodu. Na výstupu tohoto obvodu je impuls s definovanou šířkou, který ovládá elektronický klíč. Šířka impulsu se většinou volí asi 30 až 50 μs. Respektuje se tak, doznívání tlumených oscilací v laděném obvodu. Laděný obvod musí být dostatečně tlumen, aby se po 30 až 50 μs zmenšila amplituda tlumených oscilací natolik, aby monostabilní klopny obvod nemohl být opět uveden v činnost.

Ve druhém z přenosových kanálů je žádaný signál (i s rušicími impulsy) přiveden na vstup zpoždovacího vedení, v němž bude signál zpožděn asi o 5 μs. Ze zpoždovacího vedení je signál přiveden na vstup elektronického klíče. Tento klíč je stále otevřen, teprve při výskytu rušicího signálu se zavírá na dobu 30 až 50 μs. Za elektronickým klíčem následuje analogová paměť, která je realizována článkem RC. Bez této paměti by byl při uzavření elektronického klíče signál ostře „vyseknut“ (obr. 95a). Paměť uchovává během uzavření elektronického klíče poslední úroveň žádaného signálu, která by byla na vstupu klíče těsně před jeho uzavřením. Výsledkem je, že na signálu se objeví pouze malý „schůdek“ (obr. 95b). Z analogové paměti přichází signál na oddělovací zesilovač, na jehož výstupu je obvyklý obvod deemfáze.

Pokud obvod automatického potlačení poruch má být použit i pro nezkreslený přenos stereofonního signálu, je nutné dodržet několik zásad. Předně je nutné, aby zpoždovací vedení přeneslo multiplexní signál s minimálním amplitudovým i fázovým zkreslením. Zpoždovací vedení je vždy realizováno jako dolní propust. Z hlediska přenosu multiplexního signálu je nutné, aby mezní kmitočet této propusti byl minimálně 70 kHz. Pokud možno maximálně konstantní skupinové zpoždění uvnitř přenášeného pásmá je zde samozřejmou podmínkou pro nezkreslený přenos multiplexního signálu. Dalším problémem, který vzniká při přenosu multiplexního signálu je, že během přerušení pře-



Obr. 95. Průběh napětí na výstupu elektronického klíče bez analogové paměti (a) a s analogovou pamětí (b)

nosové cesty pro žádaný signál je přerušen i pilotní signál. Toto přerušení by mohlo významně ohrozit činnost stereofonního dekodéru a tudíž i jakost stereofonního pořadu. Problém s přerušením pilotního signálu během přerušení přenosové cesty se při praktické realizaci řeší například tak, že se do série s paměťovým kondenzátorem C (obr. 94) zapojí rezonanční obvod, který je nalaďený na kmitočet pilotního signálu, tj. na 19 kHz. Tento lađený obvod je během otevření elektronického klíče stále buzen pilotním signálem obsaženým v multiplexním signálu. Bude-li multiplexní signál přerušen, lađený obvod bude doklítávat na kmitočtu pilotního signálu, takže správná činnost stereofonního dekodéru nebude ohrožena. Můžeme tedy považovat uvedený lađený obvod za jakousi paměť, která zachovává přesný kmitočet a správnou fazu pilotního signálu i při přerušení multiplexního signálu. Navíc lađený obvod působí jako šumový filtr pro pilotní signál, je-li elektronický klíč sepnutý. Zlepšuje se tak kvalita stereofonního příjmu, málo přijímaná stanice mísí šum nebo je-li rušena záznějem ze sousedního kanálu.

Obvod pro automatické potlačení poruch – stavební návod

Popis funkce

Základem pro dále uvedený stavební návod byly práce [2] až [4]. Tyto práce se však pouze zabývaly obvody pro automatické potlačení poruch v autě (rušení od zapalovacího systému). Vzhledem k tomu, že je žádoucí, aby uvažovaný obvod pracoval s velkou účinností i u přijímačů v domácnostech, tak byly při realizaci změněny některé dosud používané funkční principy. Funkce dále popisovaného přístroje je shodná s předchozím výkladem. Cestu signálu můžeme sledovat na zapojení přístroje (obr. 96). Signál z kmitočtového detektoru (bez deemfáze) je přiveden přes oddělovací kondenzátor C₁ na bázi T₁. Tento tranzistor má dvě funkce: pracuje jednak jako emitorový sledovač pro žádaný signál, který může obsahovat rušivé impulsy, jednak odděluje rušivé impulsy. V kolektoru T₁ je totiž zapojen lađený obvod L₁, C₁₀, který je vybuzen strmými náběžnými hranami rušivých impulsů, takže začne tlumené oscilovat na kmitočtu 100 kHz. V tranzistoru T₁ se tedy vlastně dělí signál do dvou kanálů, v jednom se přenáší jí oddělené a upravené rušivé impulsy a ve druhém žádaný signál i s rušivými impulsy.

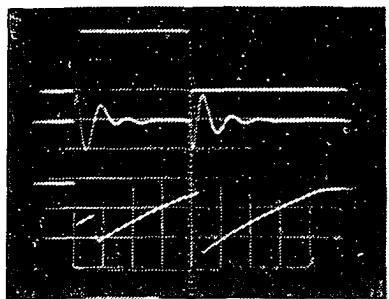
Ladený obvod je zatlumen rezistorem R₁₄. Obvodem je tlumen proto, aby se dostatečně rychle změnila amplituda tlumených oscilací. Pokud by tomu tak nebylo, potom by jeden rušivý impuls uvedl několikrát v činnost obvod, který přeruší je během rušivého impulsu přenosovou cestu pro žádaný signál. Tlumené kmity jsou potom zesíleny tranzistorem T₂. Signál z kolektoru T₂ je dále převeden přes C₁₅ na bázi T₃, která nemá předpětí (proto je T₃ stále uzavřen); T₃ se otevře s přichodem kladné špičky tlumených oscilací. V obvodu báze T₃ je zapojen i amplitudový detektor s diodami D₁ a D₂, který vytváří vhodné záporné předpětí pro T₃. (Usměrňuje se záporné špičky tlumených oscilací i rušivý signál, který je obsažen v tlumených oscilacích – nedostatečná filtrace žádaného signálu, šum v signálu.)

Záporné předpětí automaticky zajišťuje, že se T₃ otevře právě jen při kladných špičkách tlumených kmitů. Ke kolektoru T₃ je přes R₂₂ pripojena báze spínacího tranzistoru T₅ (elektronický klíč). Pokud je T₃ uzavřen, teče rezistory R₂₁ a R₂₂ malý proud, který se uzavírá přes přechod báze-kolektor T₅ a R₇. Tranzistor T₅ bude v tomto případě rovněž otevřen a žádaný signál bude procházet přes oddělovací zesilovač s tranzistorem T₆ na výstup přístroje. Na kolektoru T₃ bude napětí asi 9 V, na které se nabije C₁₇. Pokud se v žádaném signálu objeví rušivé impulsy, budou kladné špičky tlumených oscilací otevřít T₃. Při otevření T₃ se napětí na jeho kolektoru zmenší prudce k nule a uzavře se T₅. Přeruší se tak přenosová cesta pro žádaný signál. Rušivý impuls bude tedy potlačen. Kondenzátor C₁₇ se potom nabije přes R₂₁ kladným napětím. Po jisté době, určené časovou konstantou R₂₁, C₁₇, se C₁₇ nabije na úroveň, která je potřebná k otevření T₅. Jakmile se tento tranzistor otevře, žádaný signál se opět přenáší na výstup. Doba, po níž je T₅ uzavřen, je asi 40 µs. Tranzistor T₅ pracuje v inverzním zapojení, neboť inverzně zapojený tranzistor (tj. je prohozena funkce kolektoru a emitoru) má vlastnosti, které se blíží ideálnímu spinaciemu prvku.

Aby byly rušivé impulsy spolehlivě potlačeny, je nutné zafádat do cesty žádaného signálu zpožďovací vedení. Toto vedení je realizováno součástkami R₅, L₂, R₆, L₃, C₅, C₆ a obvodem R₄, C₃. Se součástkami, které jsou na obr. 96, je dosaženo doby zpoždění asi 5 µs. Zpožděný signál je pak přiveden přes emitorový sledovač s tranzistorem T₄ na vstup T₅. Za T₅ je paměťový obvod s R₈, C₆. Zádaný signál, zbavený rušivých impulsů, je pak přiveden přes R₉ a C₇ na bázi T₆. Rezistor R₉ pomáhá dosáhnout dostatečně velkého

vstupního odporu zesilovacího stupně s T₆. Velký vstupní odpor zajišťuje správnou funkci paměťového obvodu. Samotný zesilovací stupeň zesiluje asi 4x, jeho zesílení kompenzuje úbytek žádaného signálu během přenosové cesty, takže celkové zesílení přístroje je jedna (tj. 0 dB). Na výstupu zesilovacího stupně je zapojen obvod deemfáze s R₁₁, R₁₂ a C₈.

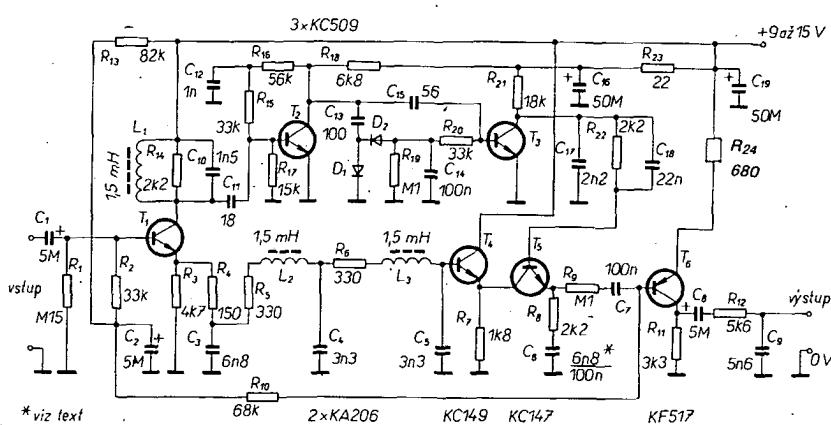
Pro lepší pochopení funkce přístroje poslouží fotografie průběhu v různých uzlech realizovaného přístroje. Přivedeme-li na vstup přístroje pravouhlý impuls s amplitudou asi 400 mV (mezivrcholová hodnota) a šířkou 40 µs (obr. 97a), bude



Obr. 97. Průběh napětí na vstupu (0,2 V/d, 10 µs/d) – a, na kolektoru T₂ (2 V/d, 10 µs/d) – b, na kolektoru T₃ (2 V/d, 10 µs/d) – c

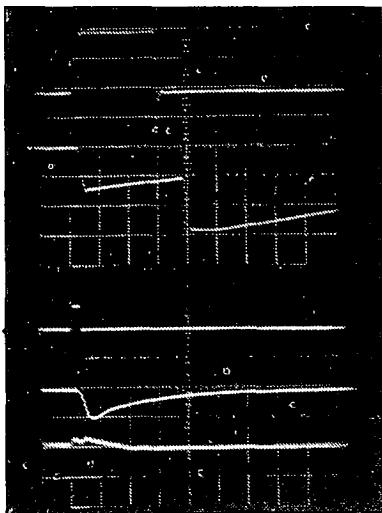
na kolektoru T₂ průběh podle obr. 97b. Rušicí impuls mají šířku asi 3 až 10 µs. Šířka impulsu 40 µs byla zvolena pouze z demonstračních důvodů, neboť při takto širokém impulu je dobře vidět dozívání tlumených kmitů (obr. 97b). Na obr. 97c je průběh na kolektoru T₃. Z obrázku je vidět, že náběžná hrana vstupního impulsu vyvolá strmý napěťový skok na kolektoru T₂ s následujícími tlumenými kmity. Kladný napěťový skok na kolektoru T₂ téměř okamžitě otevře T₃ a zavře T₅ (tj. přeruší přenosovou cestu pro žádaný signál). Krátkodobé otevření T₃ nestačí ovšem úplně vybit kondenzátor C₁₇, ale úbytek napětí na T₃ stačí uzavřít T₅. Dále se kondenzátor nabije až do okamžiku, kdy tlumené kmity procházejí druhým kladným maximem. Opět se otevře T₃ a přeruší se i přenosová cesta. Jak je z obr. 97 vidět, další kladná maxima již nemají dostatečnou amplitudu k tomu, aby se otevřela T₃. Následuje pozvolné nabíjení C₁₇ až do okamžiku, kdy se objeví sestupná hrana impulsu a strmý záporný napěťový skok na následujícími tlumenými kmity. T₃ se otevře až při prvním kladném maximu tlumených kmitů (většinou o něco dříve). Z obr. 97c vidíme, že se T₃ otevře asi až po 3 µs po skončení sestupné hrany vstupního impulsu. Toto zpoždění je důvodem k zařazení zpožďovacího vedení.

Obráťme nyní pozornost k obr. 98: na vstup byl přiveden impuls se šířkou asi 6 µs (obr. 98a, šířka odpovídá reálnému rušicímu impulsu). Na obr. 98b je odezva na kolektoru T₃. Zpoždění v odezvě na sestupnou hranu vstupního impulsu je v tom případě asi 2 µs. Na obr. 98c je vstupní impuls v jiném časovém měřítku; na obr. 98a, 98b je 2 µs/dílek, na obr. 98c až 98e je 20 µs/dílek. Na obr. 98d je průběh rušicího impulsu na výstupu přístroje, je-li vyrazen z činnosti (zkratovaný obvod L₁, C₁₀). Na obr. 98e je výstupní signál při přístroji v činnosti. Ihned vidíme, že zbytkový signál je zeslaben asi 50x. Nepatrné schody nevznikají přímým působením vstupního impulsu, ale nepatrné pronikáním záporného napěťového skoku na bázi T₅ při jeho uzavírání, tj. při vystřupné a sestupné hraně vstupního impulsu.

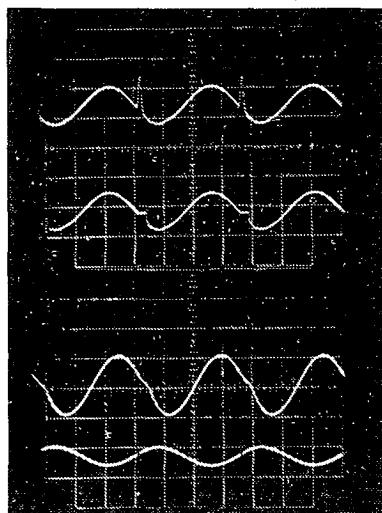


Obr. 96. Zapojení obvodu pro automatické potlačení poruch

Dále jsou na obr. 99 průběhy v případě, obsahuje-li žádaný signál, simulovaný si-



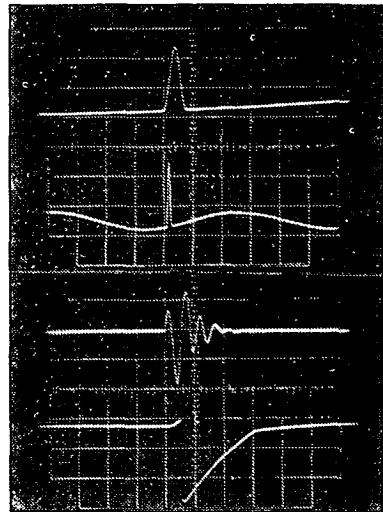
Obr. 98. Průběh napětí na vstupu ($0,2 \text{ V/d}$, $2 \mu\text{s/d}$) – a, na kolektoru T_3 (2 V/d , $2 \mu\text{s/d}$) – b, na vstupu ($0,5 \text{ V/d}$, $20 \mu\text{s/d}$) – c, na výstupu, je-li přístroj vyřazen z funkce ($0,2 \text{ V/d}$, $20 \mu\text{s/d}$) – d, na výstupu, je-li přístroj ve funkci ($0,02 \text{ V/d}$, $20 \mu\text{s/d}$) – e



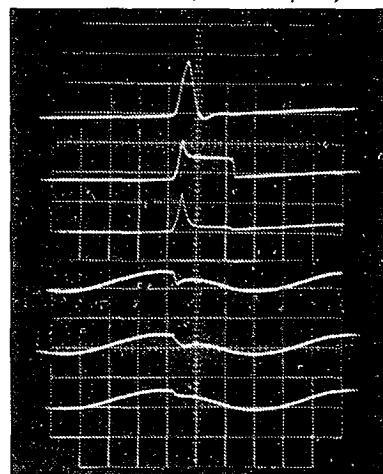
Obr. 99. Průběh napětí na emitoru T_5 , je-li přístroj vyřazen z funkce ($0,2 \text{ V/d}, 200 \mu\text{s/d}$) – a, je-li přístroj ve funkci (stejně měřítko) – b, na výstupu ($0,1 \text{ V/d}, 200 \mu\text{s/d}$) – c, na výstupu ($0,5 \text{ V/d}, 200 \mu\text{s/d}$) – d

nusovým signálem, rušivý impuls (obr. 99d). Na obr. 99a je průběh na emitoru T_5 při zkratovaném obvodu L_1 , C_{10} (tedy s vyřazenou funkcí). Na obr. 99b je průběh, je-li přístroj ve funkci. Konečně na obr. 99c je průběh žádaného signálu na výstupu. Jak je vidět, je rušivý impuls potlačen velmi účinně.

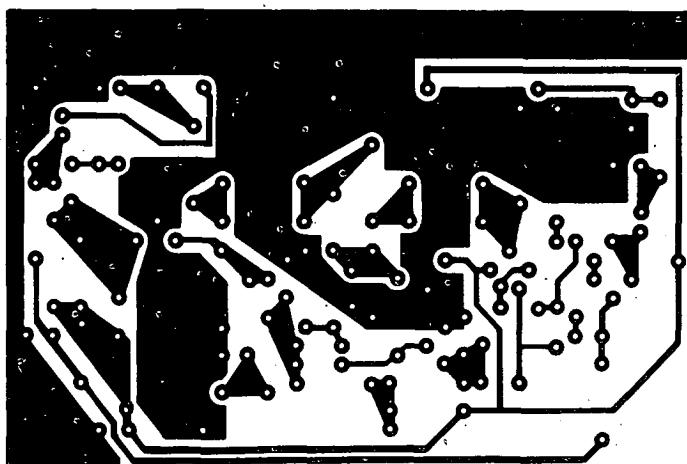
Přístroj, tak jak jsme si ho zatím popsal, je vhodný pro použití zejména v motorových vozidlech, neboť tam jsou rušící impulsy velmi strmé a úzké (jehlovité). Přístroj v tomto provedení byl také prakticky vyzkoušen v domácích podmínkách. Bylo zjištěno, že potlačení poruch je téměř nulové, dokonce v nepříznivých případech byly poruchy i zdůrazněny, neboť ve většině případů rušivé impulsy vznikají činností kolektorových motorů (vysavače, holící strojky, mixéry, vrtačky atd.), nejsou tak strmé a navíc se vyskytují většinou v sériích. Úprava přístroje je však jednoduchá – zvětší se kapacita kondenzátoru C_6 z $6,8 \text{ nF}$ na 100 nF . Proč tomu tak musí být, můžeme vysledovat z obr. 100 a 101. Vstupní impuls, který simuluje rušivý impuls, byl v tomto případě zvolen ve tvaru trojúhelníku (obr. 100a, b). Na obr. 100c je odezva na kolektoru T_2 a na obr. 100d průběh napětí na kolektoru T_3 . Z obr. 100d je vidět, že málo strmá vzestupná hraná vstupního impulsu nevybudí první kladné maximum tlumených kmitů na úrovni, která je nutná k zavření T_5 ; T_5 se zavře až při druhém kladném maximu, které má přibližně dvojnásobnou velikost oproti prvnímu. Tranzistor T_5 se tedy uzavře se zpožděním asi $10 \mu\text{s}$ po začátku vstupního impulsu, zpoždění zpožďovacího vedení je v tomto případě nedostatečné, tranzistor se zavře až když rušicí impuls částečně pronikl do paměťového obvodu. Uzavře-li se tedy nyní T_5 , tak po dobu jeho uzavření bude na paměťovém kondenzátoru úroveň, která odpovídá asi poloviční amplitudě rušicího impulsu; tato úroveň bude zachována po dobu $40 \mu\text{s}$ a výsledný rušivý impuls bude působit mnohem „rušivěji“ než původní impuls. Dobre to můžeme vidět na obr. 101. Na obr. 101a je tvar rušivého impulsu na emitoru T_5 , je-li přístroj vyřazen z činnosti (zkratovaný obvod L_1 , C_{10}). Impuls se rozšiřuje vlivem působení zpožďovacího vedení. Na obr. 101b je průběh v případě, je-li přístroj v činnosti. Tento průběh obdržíme, má-li C_6 kapacitu $6,8 \text{ nF}$. Na obr. 101c je průběh, který byl získán při $C_6 = 100 \text{ nF}$ (výrazně zlepšení). Na obr. 101 jsou dále analogické průběhy na výstupu přístroje. Na obr. 101d je průběh,



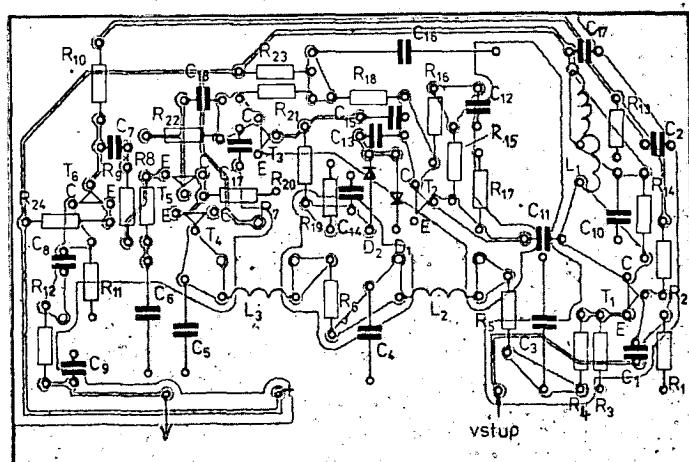
Obr. 100. Průběh napětí na vstupu ($0,5 \text{ V/d}$, $10 \mu\text{s/d}$) – a, na vstupu ($0,5 \text{ V/d}$, $100 \mu\text{s/d}$) – b, na kolektoru T_2 (1 V/d , $20 \mu\text{s/d}$) – c, na kolektoru T_3 (2 V/d , $20 \mu\text{s/d}$) – d

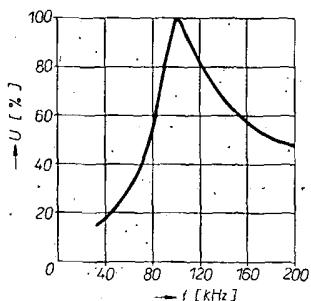


Obr. 101. Průběh napětí rušivého impulsu na emitoru T_5 , je-li přístroj vyřazen z činnosti ($0,5 \text{ V/d}, 20 \mu\text{s/d}$) – a, je-li přístroj v činnosti při $C_6 = 6,8 \text{ nF}$ (stejná měřítka) – b, je-li přístroj v činnosti při $C_6 = 100 \text{ nF}$ (stejná měřítka) – c, průběh napětí na výstupu, je-li přístroj vyřazen z činnosti ($0,5 \text{ V/d}, 100 \mu\text{s/d}$) – d, je-li přístroj v činnosti při $C_6 = 6,8 \text{ nF}$ (stejná měřítka) – e, totéž pro $C_6 = 100 \text{ nF}$ (stejná měřítka) – f



Obr. 102. Deska s plošnými spoji R210 a rozložení součástek obvodu automatického potlačení poruch



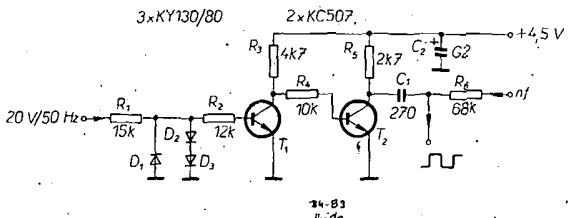


Obr. 103. Kmitočtová charakteristika laděného obvodu L_1, C_{10}

je-li přístroj vyřazen z činnosti, na obr. 101e průběh na výstupu, je-li přístroj v činnosti a má-li C_6 kapacitu 6,8 nF, na obr. 101f průběh ná výstupu, je-li přístroj v činnosti a je-li $C_6 = 100$ nF. Z obrázku ihned vidíme, že je rušivý impuls při $C_6 = 100$ nF velmi účinně potlačen.

Stavba přístroje

Vlastní stavba je velmi nenáročná. Veškeré elektrické součástky jsou umístěny na desce s plošnými spoji (obr. 102). Snad lze uvést jen několik poznámek k použitým cívkám. Všechny tři mají stejnou indukčnost, $L = 1,5$ mH. Cívky jsou naví-



Obr. 104. Zapojení pomocného obvodu k ověřování činnosti zařízení pro automatické potlačování poruch

nuty v hrnčkových jádřech o $\varnothing 14$ mm drátem o $\varnothing 0,15$ mm CuL.

Vzhledem k tomu, že při amatérské stavbě nebudeme ve většině případu znát permeabilitu jádra, není uveden počet závitů, ale pouze požadovaná indukčnost. Počet závitů je nejlépe určit zkusmo.

Oživení přístroje

Po připojení přístroje k napájecímu zdroji 12 V změříme odebráni proud. Správná velikost je 8,8 mA. Dále překontrolujeme podle tab. 11 napětí na elektrodách tranzistorů. Kdo má k dispozici tónový generátor, může překontrolovat kmitočtovou charakteristiku laděného obvodu L_1, C_{10} (obr. 103). Při snímání charakteristiky přivádíme napětí z generátoru (500 mV) na vstup přístroje a měříme napětí na L_1, C_{10} . Podobně můžeme překontrolovat kmitočtový průběh zpoždovacího vedení. V tomto případě bude měřit napětí na emitoru T_4 . Kmitočtová charakteristika je přibližně rovná až do kmitočtu asi 50 kHz, na kmitočtu 70 kHz je pokles o 3 dB a na kmitočtu 90 kHz o 6 dB.

Základní technické údaje jsou:

Napájecí napětí: 9 až 15 V,
napájecí proud: 8,8 mA,
vstupní odpor: 20 k Ω ,
výstupní odpor: 5 k Ω ,
potlačení rušicích signálů: min. 20 dB,
zesílení: 0 dB,
osazení polovodičovými prvky: 3x
KC509, KC147, KC149, KF517, 2x KA206,
rozměry: 90 x 60 mm.

Tab. 11. Napětí na elektrodách tranzistorů

Elektroda	T_1	T_2	T_3	T_4	T_5	T_6
Emitor	7,6 V	0	7,7 V	7,7 V	13,5 V	
Báze	8,2 V	0,6 V	0	8,3 V	8,4 V	12,9 V
Kolektor	15 V	5,3 V	9 V	15 V	7,8 V	6,8 V

Ověřit činnost přístroje je poněkud složitější. Kdo má impulsní generátor a osciloskop, může ji ověřit takto: na vstup se přivedou impulsy s amplitudou 0,4 V (mezivrcholová hodnota), šířka 10 μ s a opakovacím kmitočtem asi 200 Hz. Zkratujeme laděný obvod L_1, C_{10} a přečteme amplitudu impulsů na obrazovce osciloskopu, který připojíme na výstup přístroje. Odstraníme zkrat a opět přečteme amplitudu. Amplituda impulsů by se měla zmenšit asi 40 až 50krát vzhledem k původní velikosti. Můžeme postupovat i trochu jiným způsobem: na vstup přivedeme přes kondenzátor 270 pF signál pravoúhlým průběhem s amplitudou 2 až 3 V (mezivrcholová hodnota) a opakovacím kmitočtem 30 až 50 Hz. Další postup je shodný s předešlým případem. Tato varianta je výhodnější, neboť nevyžaduje impulsní generátor s regulovatelnou šířkou výstupních impulsů.

Konečně pro ty, kteří nemají k dispozici generátor: zhotovte si jednoduchý pomocný obvod (obr. 104). Obvod nahrazuje generátor pravoúhlých impulsů s opako-

vacím kmitočtem 50 Hz. Na vstup pomocného obvodu se přivádí efektivní napětí 20 V/50 Hz (ze sítového transformátoru). Toto napětí se nejprve tvaruje diodami D_1 až D_3 , dále tranzistory T_1, T_2 . Na výstupu pomocného obvodu jsou již impulsy s velkými strmými hranami a pravoúhlým průběhem. Jejich amplituda je určena velikostí napájecího napětí (bylo zvoleno 4,5 V, plochá baterie). Výstupní napětí z pomocného obvodu potom přivedeme přes kondenzátor 270 pF na vstup obvodu pro automatické potlačení poruch. Výstup tohoto obvodu připojíme k nf zesilovači. Při zkratovaném obvodu L_1, C_{10} bude slyšet z reproduktoru charakteristický brum 50 Hz. Po odstranění zkratu musí všeckter „poruchy“ zmizet. Tuto poslechovou zkoušku je vhodné realizovat i zkušebním signálem, který je kombinací žádaného signálu (hudba, řeč apod.) a signálu generátoru. Přes rezistor R_6 přivedeme do pomocného obvodu výstupní signál z detektora rozhlasového přijímače (se zapojeným obvodem deemfáze). Timto způsobem se vlastně simuluje rušení žádaného signálu. Stejně jako dříve nejprve zkratujeme obvod L_1, C_{10} (žádaný signál bude rušen) a potom zkrat odstraníme a přístroj začne potlačovat poruchy v žádaném signálu. Po ověření funkce můžeme osazenou desku instalovat do rozhlasového přijímače.

Instalace do rozhlasového přijímače

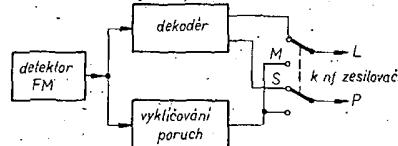
Je-li přijímač umístěn stabilně v domácnosti, je instalace velmi jednoduchá. Je-li v přijímači dostatek místa, je možné a dokonce velmi vhodné umístit přístroj přímo do rozhlasového přijímače. S výhodou můžeme v tomto případě využít vnitřního napájecího zdroje přijímače. Při in-

stalaci však nesmíme zapomenout na několik důležitých věcí. Předně signál se na vstup přístroje přivádí z kmitočtového detektora s odpojeným obvodem deemfáze. Přístroj je určen pouze k monofonnímu provozu, proto je vhodné ve stereofonním přijímači přepínat výstupy ze stereofonního dekodéru a výstup z obvodu pro automatické potlačení poruch podle obr. 105. Tento přepínač je možné i spřáhnout s přepínačem MONO-Stereo. To znamená, že poruchy budou potlačeny pouze při monofonním provozu.

Při zapojení přístroje s autopřijímačem se zřejmě vyskytnou drobné problémy, neboť autopřijímače mají většinou velmi stěsnanou konstrukci. Obvod pro automatické potlačení poruch bude tedy asi nutné umístit vně přijímače, musíme ho pak umístit do vhodného stínícího krytu. Pokud nelze využít napájecí přijímače, je nutno zhotovit samostatný napájecí zdroj a umístit ho do společného stínícího krytu s obvodem pro automatické potlačení poruch. Všechny propojovací kabely musí být stíněné.

Těm, kteří si chtějí trochu zaexperimentovat, je možné doporučit da směry. Jenak zkoušet přeladit obvod L_1, C_{10} na kmitočet 180 kHz. V tomto případě se zmenší kapacita kondenzátoru C_{10} na 330 pF. Dále je možné vyzkoušet vhodnou kapacitu kondenzátoru C_6 (6,8 nebo 100 nF) – je ovšem nutné podotknout, že obvod L_1, C_{10} je laděn na 100 kHz a kapacita 100 nF se v praktickém provozu ukáže jako optimum.

Závěrem je možné konstatovat, že realizovaný obvod pro automatické potlačení poruch zcela splnil požadavky, které byly na něj kladeny – výrazně zlepšuje příjem silně rušených stanic na VKV.



Obr. 105. Blokové schéma pro aplikaci obvodu ve stereofonním přijímači

Seznam součástek

Rezistory TR 212

R_1	0,15 M Ω	R_{14}	2,2 k Ω
R_2	33 k Ω	R_{15}	33 k Ω
R_3	4,7 k Ω	R_{16}	56 k Ω
R_4	150 Ω	R_{17}	15 k Ω
R_5, R_6	330 Ω	R_{18}	6,8 k Ω
R_7	1,8 k Ω	R_{19}	100 k Ω
R_8	2,2 k Ω	R_{20}	33 k Ω
R_9	100 k Ω	R_{21}	18 k Ω
R_{10}	68 k Ω	R_{22}	2,2 k Ω
R_{11}	3,3 k Ω	R_{23}	22 Ω
R_{12}	5,6 k Ω	R_{24}	680 Ω
R_{13}	82 k Ω		

Kondenzátory

C_1, C_2	TE 004, 5 μ F
C_3	TGL 5155, 6,8 nF
C_4, C_5	TGL 5155, 3,3 nF
C_6	TK 782, viz text
C_7	TK 782, 100 nF
C_8	TE 004, 5 μ F
C_9	TGL 5155, 5,6 nF (deemfáze)
C_{10}	TGL 5155, 1,5 nF
C_{11}	TK 745, 18 pF
C_{12}	TK 782, 1 nF
C_{13}	TK 745, 100 pF
C_{14}	TK 782, 100 nF
C_{15}	TK 745, 56 pF
C_{16}	TE 984, 50 μ F
C_{17}	TK 782, 2,2 nF
C_{18}	TK 782, 22 nF
C_{19}	TE 004, 50 μ F

Cívky

$L_1=L_2=L_3=1,5$ mH, feritový hrneček, $\varnothing 14$ mm

Položidovací prvky		
T ₁ až T ₃	KC509	T ₆
T ₄	KC149	D ₁
T ₅	KC147	D ₂

KF517		
	KA206	

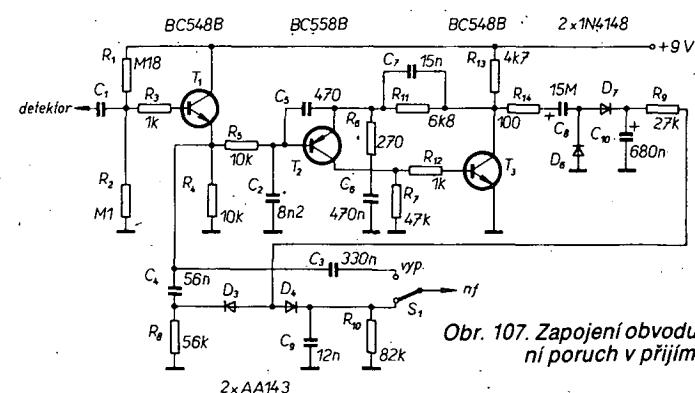
Integrované obvody pro automatické potlačení poruch

Velmi schůdná cesta k automatickému potlačení poruch v rozhlasových VKV-FM přijímačích vedla některé výrobce k vývoji a výrobě integrovaných obvodů, které značně zjednoduší realizaci automatického potlačení poruch [5]. Jedná se o obvody TDA1001 (Valvo) a TDA1068 (Telefunken), které umožňují ze žádaného nf signálu vyklíčovat rušivé impulsy. Zapojení s integrovaným obvodem TDA1001, které umožňuje vyklíčovat rušivé signály i z multiplexního signálu (zapojení je tedy určeno i ke stereofonnímu provozu) je na obr. 106.

Rušivé impulsy, které se objeví v nf signálu, jsou přes kondenzátor C₁ přivedeny na vstup emitorového sledovače (vývod 1). Na jeho výstupu (vývod 2) se signál rozdělí na větev nf signálu a větev rušivého signálu. Pomocí obr. 106 si můžeme popsat funkci obvodu a sledovat cesty signálů (rušivého i užitečného). Nejdříve si popišeme cestu užitečného nf signálu. Z vývodu 2 je signál přiveden přes dolní propust 4. řádu do zesilovače a zesílen asi o 1 dB. Tato propust musí lineárně přenášet kmitočty do 65 kHz (-3 dB). Odlaďovač L₄ a C₆ zapojený na vstupu propustí, jehož rezonanční kmitočet je 19 kHz, potlačuje signál pilotního kmitočtu o 20 dB a zmenší vlastní rušení obvodu. Doba zpoždění filtru je nastavena tak, že je stejná jako ve věti rušivého signálu.

Mezi vývody 4 a 5 je zapojen hradlovací obvod, který pracuje jako elektronický spínač. Spínač odpojí po dobu poruchy nf signál od výstupu.

Součástky, zapojené mezi body 5, 7, 8 zajišťují dvě funkce obvodu. Rezistor 1,5 kΩ, kondenzátory 3,9 a 6,9 nF pracují ve funkci paměťového obvodu, tj. během přerušení signálové cesty se na nich udržuje úroveň, kterou měl nf signál těsně před rozpojením spínače. Uvedené součástky dále vytvářejí filtr 19 kHz, který udržuje správný kmitočet a fazu pilotního signálu během vyklíčování rušivého im-



Obr. 107. Zapojení obvodu pro potlačování poruch v přijímači AM

pulu. Od rušivého impulsu očištěný nf signál je přes emitorový sledovač přiveden na výstup (vývod 6).

Nyní si všimněme rušivých signálů. Rušení, která vznikají v automobilu, mají většinou charakter jehlovitých, velmi strmých impulsů, jejichž kmitočet je $f = 100$ kHz. Charakteru rušivých impulsů je využito pro ovládání hradlovacího obvodu. Jehlovité impulsy jsou z vývodu 2 vedeny přes kondenzátor C₄ a aktivní propust 5. řádu na zesilovač rušivých impulsů. Dolní mezní kmitočet této propusti je asi 90 kHz. Tím je rozšířeno pásmo přenášených nf kmitočtů. Zesilovač zapojený mezi vývody 14 a 15 zesílí signál o 3 dB a zesílené impulsy jsou usměrněny. Usměrnění je nutné, neboť obvod zpracovává jen kladné rušivé impulsy (při vyklíčování). Schmittův klopný obvod řídí výstupními kladnými impulsy elektronický hradlovací obvod, zapojený do větve nf signálu. Obvod R₂₁, R₂₂ a C₁₅ na vývodu 11 určuje šířku impulsů klopného obvodu. Šířka vyklíčovacího impulsu je asi 50 μs a nepůsobí rušivě na nf signál.

Integrovaný obvod má uvnitř regulační zesilovač, jehož účinnost je určena součástkami připojenými na vývod 12. Podle intenzity přicházejících rušivých signálů je řízena citlivost zesilovače impulsů, jehož základní citlivost je určena odporem R₂₀ a kondenzátorem C₁₄. Regulace zesílení slouží k tomu, aby amplituda řídícího impulsu pro klopný obvod byla malá a aby byly vyklíčovány i poruchy s velkou amplitudou. Uvnitř regulační obvod nemá zcela uspokojivé vlastnosti a proto byl v zapo-

jení použit druhý regulační obvod, který si krátce popišeme.

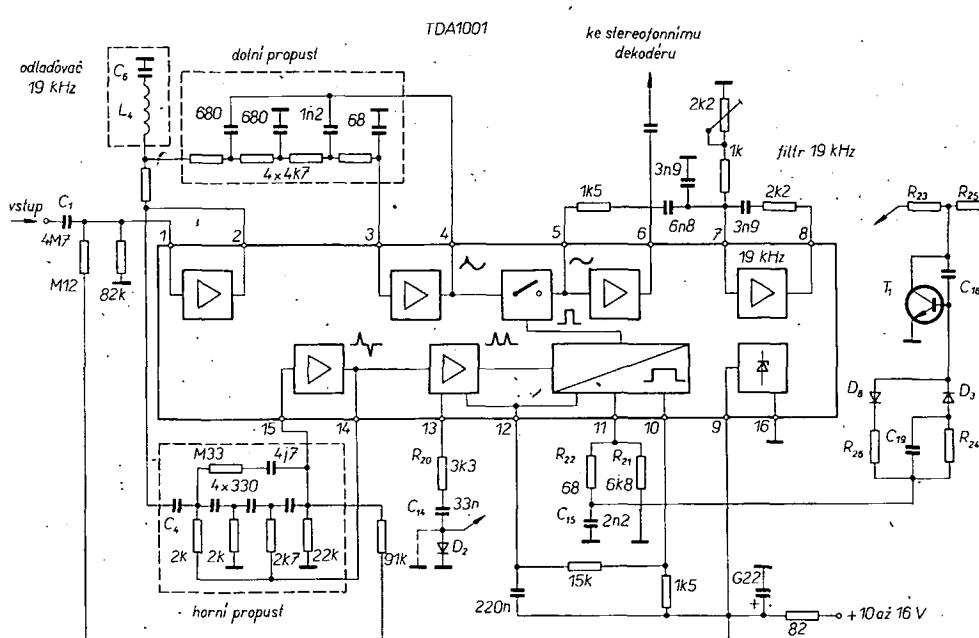
Impulsy z klopného obvodu (na vývodu 11), které jsou odvozeny z rušivých impulsů, jsou usměrněny diodou D₃ a přivedeny na bázi T₁. Tento tranzistor pracuje jako Millerův integrátor – kondenzátor C₁₆ zapojený mezi bázi a kolektor se nabíjí podle četnosti rušivých impulsů a mění kolektorní napětí T₁. Kolektorným napětím T₁ se řídí činnost diody D₂, jejíž vnitřní odpór je v sérii s R₂₀, C₁₄, čímž se řídí zesílení zesilovače impulsů. Dioda D₈ a odpor R₂₆ vybijeji kondenzátor C₁₉ v době mezi dvěma poruchami. Tento vybijeji obvod má menší časovou konstantu než obvod D₃, R₂₄, takže kondenzátor C₁₆ je zcela vybitý až do té doby, než příde další impuls. Zvýší-li se opakovací kmitočet impulsů v důsledku intenzivnějšího rušení, bude dioda D₂ přecházet z vodivého stavu do nevodivého, zintenzivní se i činnost obvodu, takže se časté vyklíčování nf signálu projeví větším zkreslením při poslechu. Integrovaný obvod TDA1001 má stabilizovaný zdroj referenčního napětí (z pěti přechodů emitor-báze).

Je pochopitelné, že zapojení může pracovat uspokojivě i s vnitřní regulací. V tomto případě odpadají součástky R₂₃ až R₂₆, C₁₆, C₁₉, D₃, D₈, T₁ a kondenzátor C₁₄ je uzemněn (čárkován na obr. 106).

Aby náhodné zbytky rušení, které mohou pronikat po zemních spojích, neměly vliv na vstupní filtr, je výhodné použít k napájení obvodu stabilizované napětí.

Potlačení poruch v přijímačích AM

Princip funkce těchto potlačovačů [6] je založen na některých vlastnostech lidského ucha (lidské ucho je citlivé na impulsní poruchy, které ho dráždí pouze při příjmu slabých signálů. Silné signály poruchy „maskují“). Zapojení jednoho obvodu automatického omezení poruch je na obr. 107. Nf signál z detektora přijímače je přiveden na emitorový sledovač T₁ a z jeho výstupu na dynamický omezovač D₃, R₈, D₄, R₁₀ a na obvod řízení přes R₅. Obvod řízení je aktivní pásmová propust s tranzistory T₂, T₃ a zdvojovačem napětí s diodami D₆, D₇. Mezní kmitočty filtru 200 a 1500 Hz nejsou vybrány náhodně; v tomto pásmu kmitočtů je soustředěn základní výkon užitečného signálu. Z výstupu tohoto filtru je signál veden na zdvojovač D₆, D₇. Usměrněné napětí řídí diody dynamického omezovače. Při silném signálu jsou dobré maskovány poruchy a diody omezovače budou otevřeny, signál nebude omezen. Při slabém signálu, kdy ucho je citlivé na poruchy, se diody přivřou a signál na výstupu bude

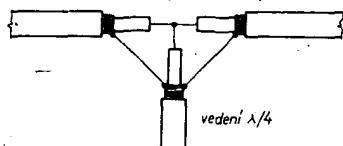


Obr. 106. Základní zapojení obvodu pro automatické potlačování poruch s IO TDA1001

omezen. V případě potřeby je možné omezovač vypnout přepínačem.

Potlačení nežádoucích silných signálů

Zcela pravidelně se rušení silnými signály objeví, je-li v anténním systému TV přijímače použit širokopásmový zesilovač. Takový anténní zesilovač má obvykle malou selektivitu a proto jsou na zesilovači prvky (tranzistory) přiváděny i signály, které nejsou anténní soustavou zpracovávány. Nachází-li se v bezprostřední blízkosti výkonné amatérský vysílač nebo služební vysílač (taxiúžba, bezpečnost, požárnici apod.), pak může velké anténní napětí zablokovat anténní zesilovač a znemožnit další příjem [7]. Východiskem je použít anténní systém se selektivním zesilovačem, který lze přeladit. Je-li nutná anténní soustava se širokopásmovým zesilovačem, pak lze problém vyřešit selektivním filtrem na vstupu, který rušívě cizí signály již před zesílením změní na neškodnou úroveň. Takový filtr můžeme bez velkých finančních nákladů realizovat ve tvaru tzv. filtru $\lambda/4$ ze souosého kabelu (obr. 108). Filtr se může použít obvykle jako univerzální. Tento může být použit nejen k odrušení širokopásmového anténního zesilovače, nýbrž i pro jiné účely. Z obr. 108 vyplývá konstrukce filtru: přívodní souosý kabel z antény je na libovolném místě odizolován a do tohoto místa je připojen kousek souosého kabelu. Tento kousek kabelu působí jako odladovač, je-li jeho délka rovna přesně čtvrtině vlnové délky ($\lambda/4$) potlačovaného signálu. Druhý konec kabelu se nezapojuje. Filtrační účinek odladovače lze vysvetlit následovně: vlna, která se šíří po vedení



Obr. 108. Filtr $\lambda/4$ pro potlačení nežádoucího signálu

$\lambda/4$ bude na otevřeném konci odražena. Je-li délka vedení rovna čtvrtině vlnové délky potlačovaného signálu, setká se odražená vlna na počátku kusu kabelu $\lambda/4$ s polovinou jeho vlnové délky ($\lambda/2$). Přitom je vstupní signál proti odraženému posunut fázově přesně o 180° , takže se oba signály vyruší. Také zde se teorie liší od praxe, neboť každé reálné vedení tlumí přenášené signály. Z tohoto vyplývá také, že ve vodiči $\lambda/4$, "dopfedny" a odražený signál nebude v protifázi, takže výsledné napětí nebude nulové. Ideální filtr není pro zamýšlený účel potřebný; útlum filtru $\lambda/4$ je 30 dB, což postačí pro většinu případů. Ostatně filtr $\lambda/4$ nepůsobí jako odlaďovač jen pro signály, jejichž vlnová délka je čtvrtinou délky filtru, vybrž odlaďuje i signály o vlnové délce 3/4 λ , 5/4 λ , 7/4 λ atd., kdy je odražený signál rovněž v protifázi se signálem přijímaným.

I rozmezí kousku kabelu se liší od teorie. Elektromagnetické vlny se nešíří v souosém kabelu stejně rychle jako ve vzduchu, takže vlnová délka v kabelu je kratší. Signál s vlnovou délkou 1 m ve vzduchu může mít v souosém kabelu v závislosti na jeho vlastnostech délku 0,7 m. V tomto případě je činitel zkrácení 0,7. Jako příklad pro návrh filtru může sloužit filtr pro amatérské pásmo 2 m

V tomto pásmu pracující amatéři vysílači se mohou dostat do konfrontace s televizními diváky. Čtvrtina vlnové délky je zde $0,25 \cdot 2 m = 0,5$ m. Tuto délku musíme násobit činitelem zkrajení, který je obvykle uveden výrobcem souosého kabelu v technických podmínkách. Je přirozeně vhodné udělat filtr o něco delší, než bylo spočítán a zkracováním ho doladit. Je-li délka kabelu přesně nastavena, pak lze kabel stočit. Přednostním tohoto filtru je, že potlačuje současně signály několika kmitočtů. Tak např. kromě pásmá 2 m je potlačeno i pásmo 70 cm. Útlum na 2 m je 36 dB a na 70 cm 30 dB.

Literatura

- [1] Klabal, J.: Rozhlasové přijímače v motorových vozidlech. AR B1/81.
- [2] Rasehorn, H.: Schaltung zur automatischen Störunterdrückung. Funktechnik č. 10/1976.
- [3] Quenkt, W.: Autoempfänger A 200 Radio und Fernsehen 28, č. 10/1979.
- [4] Einhorn, J.: Elektronische Störunterdrückung für UKW Empfang. Funkamateur č. 10/1981.
- [5] Funkschau č. 18/71; Grundig TI 1/77.
- [6] Funkschau č. 13/79.
- [7] Elektor č. 1/80.

Jednoduchý indikátor stereofonních pořadů s automatickým prepínačem „mono-stereo“

Každý z posluchačů stereofonního rozhlasového vysílání si jistě všími, že se stereofonní efekt během vysílání mění, dokonce může být nulový, to znamená, že je vysílaný pořad monofonický a to i tehdy svítí-li na přijímači indikace „stereo“. Změny stereofonního efektu mohou vést i k domněnce, že se jedná o závadu rozhlasového přijímače. Většinou však nejde o závadu na přijímací straně, ale o vlastnost stereofonního vysílání. Skutečnost, že na rozhlasovém přijímači indikátor stereofonního vysílání indikuje stereofonní pořad, neznamená ještě, že se skutečně jedná o stereofonní program. Většinou komerčně i amatérsky vyráběných stereofonních přijímačů indikátor „stereo“ indikuje totiž pouze přítomnost signálu pilotního kmotučtu 19 kHz, který je na přijímací straně nutný k obnovení pomocné nosné vlny 38 kHz. Pilotní signál je většinou použit i k automatickému přepínání provozu mono-stereo ve stereofonním dekodéru rozhlasového přijímače. Přítomnost pilotního signálu sama o sobě nemusí ještě znamenat, že se skutečně jedná o stereofonní přenos, neboť hodně vysílačích stanic prakticky celý vysílací

čas vysílá s užitečným signálem i pilotní signál. Přitom reprodukce monofonního hudebního pořadu doprovázeného indikací „STEREO“, působí nepřirozeně.

Někdy se také může ztratit stereofonní efekt ve skutečném stereofonním pořadu, tím, že se reprodukuje mezi stereofonními nahrávkami i skladby staršího data, které byly nahrány monofonně. Následný dojem je pak takový, že jedna skladba má velmi dobrý stereofonní efekt a hned třeba následující, která byla nahrána monofonicky, nemá pochopitelně stereofonní efekt žádny.

Je nutné se tedy smířit se skutečností, že u prakticky každého stávajícího rozhlasového přijímače indikátor „STEREO“ může, ale nemusí indikovat stereofonní pořad. Žádný z výrobků, zatím na tyto skutečnosti nereagoval.

Dříve, než bude vysvětlena činnost indikátoru, který vyhodnocuje stereofonní pořady zcela novým způsobem, je vhodné krátce se zmínit o způsobu, jakým se získává stereofonní signál na vysílač straně.

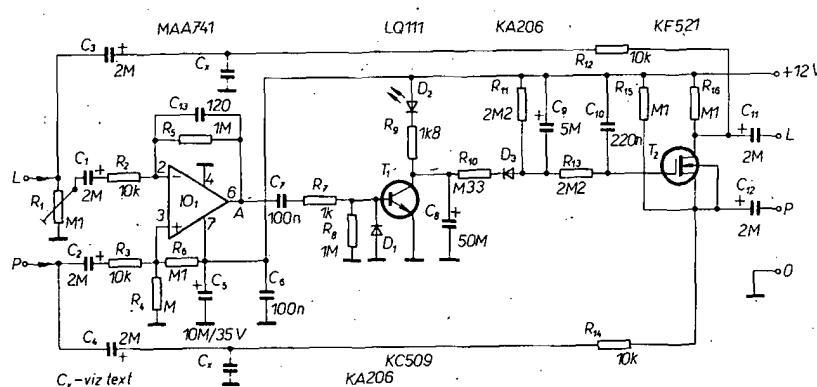
Signály z pravého a levého kanálu se vedou přes příslušné zesilovače, které obsahují i členy preemfáze, do maticového obvodu. V maticovém obvodu se ze signálu pravého a levého kanálu vytvoří součtový signál L+P (označovaný někdy písmenem M) a rozdílový signál L-P (označovaný někdy písmenem S). Rozdílový signál L-P se dále přivádí do modulačního zařízení, které potlačuje signál nosného kmitočtu. Do modulačního zařízení se zároveň přivádí i pomocný nosný signál 38 kHz, vytvořený z pilotního signálu 19 kHz násobením kmitočtu.

V amplitudě se rozdílový signál L-P s amplitudově namoduluje na pomocnou nosnou, přičemž se pomocná nosná potlačí. Postranní pásmá pomocné nosné se z modulátoru přivádějí do kombinačního obvodu, kde se k nim přidávou součetový signál L + P a pilotní signál 19 kHz. Tato kmitočtová směs (multiplexní signál), vytvořená v kombinačním obvodu, se po zesílení přivádí do modulačního stupně vysílače VKV.

Multiplexní signál lze také získat použitím obvodů pracujících na principu časového multiplexu, tj. rychlým přepínáním signálů z levého a pravého kanálu.

Rozdílový signál L-P je při stereofonním přenosu nositelem stereofonní informace. To znamená, že pokud je přenos monofonní, je L-P = 0. Naopak, součetový signál zajišťuje použitelnost monofonních přijímačů pro stereofonní pořady. Z uvedeného krátkého rozboru vyplývá, že amplitudu rozdílového signálu můžeme přjmout jako relativní míru stereofonního efektu.

Je pochopitelné, že správně bychom měli využívat poměr signálů S/M



Obr. 109. Zapojení stéeofonního indikátoru s OZ

a nejen pouze signál S. Indikační zařízení by však bylo zbytečně složité. Pro stereofonní přijímače stačí vyhodnocovat pouze signál S. V tomto případě musíme ovšem výstupní akustické signály L a P odebírat z výstupu stereofonního dekodéru nebo takového místa zesilovacího řetězce přijímače, kde na amplitudu výstupních signálů nemá ještě vliv regulátor hlasitosti (např. výstup pro nahrávání). Tím bude zajištěno, že součtový signál L + P bude mít prakticky stále stejnou střední úroveň (vyplývá to z principu modulace FM).

Zapojení jednoduchého indikátoru, kterým se vyhodnocuje rozdílový signál L-P za předpokladu, že je úroveň součtového signálu přibližně konstantní, je na obr. 109. Základem uvedeného zapojení je operační zesilovač IO₁, který je zapojen jako diferenční zesilovač – na výstupu zesilovače bude rozdílový signál L-P, zatímco zesílený součtový signál L + P bude velmi výrazně potlačen. Zesílení rozdílového signálu je určeno poměrem R_5/R_2 , tj. v našem případě zesílení A = 100. Vzhledem k tomu, že zesilovač pracuje pouze se střídavými signály, není nutné používat symetrické zapojení. Umělá „nula“ je zde získávána předpětím, které je přivedeno na neinvertující vstup operačního zesilovače. Předpětí je získáno děličem R₆, R₄. To znamená, že „nula“ na výstupu zesilovače (bod A) se rovná polovině napájecího napětí. Výstupní napětí z operačního zesilovače je potom detekováno diodou D₁. Stejnosměrný signál z výstupu detekčního obvodu je přiveden do báze tranzistoru T₁, který pracuje jako spínač. V kolektorovém obvodu T₁ je zapojena svítivá dioda D₂, která indikuje úroveň rozdílového signálu L-P.

Stereofonní indikátor je dále vybaven obvodem, který umožňuje automatické přepínání mono-stereo. Jak je z obr. 109 vidět, jedná se o obvod s tranzistorem MOSFET KF521, který je zapojen mezi výstupy P a L stereofonního dekodéru (popř. tuneru) a vstupy L a P na zesilovače. Při funkci „mono“ se spojí navzájem výstupy L a P, zatímco ve funkci „stereo“ prochází signály levého a pravého kanálu bez jakéhokoli ovlivnění.

Tranzistor T₂ je při provozu mono ve vodivém stavu a svým vodivým přechodem S-D propojí vzájemně výstup levého a pravého akustického kanálu. Naopak, v provozu STEREO je tranzistor T₂ v nevodivém stavu. Ovládaci napětí pro tranzistor T₂ je odvozeno od kolektorového napětí tranzistoru T₁. Pokud tranzistor T₁ je v nevodivém stavu (mono), je na elektrodu G přivedeno přes R₁₁ a R₁₃ napětí +12 V. Vzhledem k tomu, že na elektrodě S T₂ je +12 V, bude tedy T₂ ve vodivém stavu. To znamená, že výstupy L a P jsou vodivě propojeny a je tak zaručen monofonní provoz. Pokud je T₁ ve vodivém stavu (stereo), bude jeho kolektorové napětí přibližně nulové. To znamená, že na elektrodě G T₂ bude také 0 V. Napětí S-G bude tedy přibližně -12 V. Tento napěťový rozdíl zaručuje, že T₂ bude v nevodivém stavu a provoz bude skutečně stereofonní. Aby se při krátkodobém poklesu úrovni rozdílové složky L-P krátkodobě nepřepnul provoz na mono, je nutné zajistit jisté zpoždění při automatickém přepnutí z provozu stereo na mono. Zpoždění zajišťuje obvod D₃, C₉, C₁₀, R₁₁ a R₁₃. Součástky jsou voleny tak, že automatické přepnutí z provozu stereo na provoz mono nastane přibližně po deseti sekundách po poklesu úrovni rozdílové složky L-P, zatímco k přepnutí na provoz stereo dojde okamžitě, jakmile rozdílová složka dosáhne nenulové úrovně.

Vzhledem k tomu, aby zapojení bylo co nejjednodušší, mají výstupy levého a pra-

vého akustického kanálu poměrně velkou impedanci (asi 10 kΩ). Má-li nf zesilovač, ke kterému je uveden indikátor připojen, vstupní impedanci alespoň 50 kΩ, nemá toto skutečnost na funkci doplňku podstatný vliv. V opačném případě (má-li nf zesilovač malou vstupní impedanci) je nutné mezi výstupy indikátoru a vstupy nf zesilovače zařadit impedanční převodník.

Nastavení indikátoru je velmi jednoduché. Do bodu A připojíme osciloskop nebo nf milivoltmetr. Na vstupy indikátoru přivedeme signály L a P. Přijímač naladíme na monofonní stanici, případně vybavíme tlačítko MONO. Vhodným nastavením trimru R₁ se snášíme dosáhnout co nejmenšího napětí v bodě A. Nastavíme tak vlastně maximální potlačení součtové složky L + P. Pokud je vstupní stereofonní signál kvalitní, lze dosáhnout potlačení součtové složky až -40 dB. Někdy se může stát, že nelze dosáhnout dostatečného potlačení součtové složky (je-li např. stereofonní indikátor připojen na vstup stereofonního dekodéru, popř. tuneru). V těchto případech se totiž velmi často stává, že průběhy deemfáze v levém a pravém akustickém kanálu nejsou přesně shodné. Pak máme dvě možnosti, bud upravit průběhy deemfáze přímo na výstupu stereofonního dekodéru, nebo chybou v průběhu deemfáze vykompenzovat ve stereofonním dekodéru. Ve druhém případě pak připojíme kondenzátor C_x bud do cesty levého nebo pravého akustického kanálu tak, jak je to čárkován znázorněno na obr. 109. Vhodnou kapacitu C_x je nutno určit zkusmo podle průběhu deemfáze. V tabulce je pro snadnou kontrolu uveden správný průběh deemfáze. Relativní teoretický průběh deemfáze vztahený k referenčnímu kmitočtu 400 Hz

f [kHz]	0,4	1	2	3	4	5	6	7
činitel poklesu	1	0,95	0,85	0,72	0,62	0,53	0,47	0,41

f [kHz]	8	9	10	11	12	13	14	15
činitel poklesu	0,37	0,33	0,30	0,28	0,26	0,24	0,22	0,21

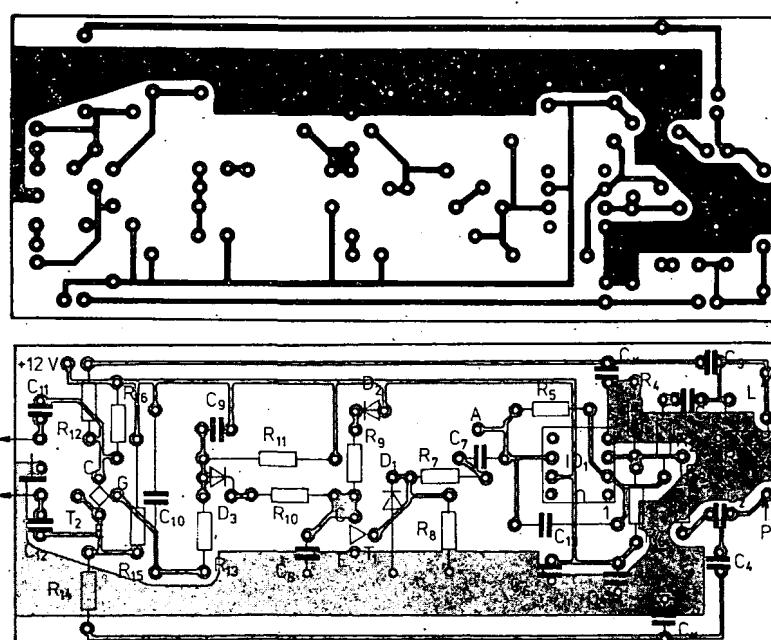
Výše uvedeným postupem je indikátor připraven k provozu. Přijímač naladíme na stereofonní stanici, popřípadě vybavíme tlačítko „STEREO“. Indikační dioda

D₂ bude nyní svým svitem indikovat rozdílovou složku L-P. Zcela bezpečně tak rozpoznáme monofonní signál od stereofonního.

Pro správnou funkci indikátoru je o-všem nutné splnit jednu podmínu. Je totiž nutné zajistit přibližně konstantní střední úroveň vstupních signálů L a P. Tato podmína vyplývá z toho, že indikátor potlačuje součtovou složku asi o 30 až 40 dB. Při silném monofonním signálu může totiž nastat stav, při kterém součtová složka, i když bude potlačena o -40 dB, způsobí falešné rozsvícení indikační diody. (Potlačení součtové složky o -40 dB se zde myslí mezi vstupem indikátoru a bodem A; tento parametr je vhodné při oživování indikátoru ověřit.) To znamená, že je vhodné připojit indikátor např. na výstup stereofonního dekodéru nebo na výstup z přijímače, který je určen pro připojení magnetofonu. Regulátor hlasitosti nemá potom vliv na nastavení indikátoru. Vhodná efektivní úroveň vstupního signálu L i P je 50 mV až 500 mV. Pokud by vstupní signály byly větší, je nutné na vstup indikátoru připojit odporové děliče.

Výhoda výše popsáного indikátoru spočívá v tom, že vyhodnocuje monofonní pořad i v tom případě, kdy je s monofonním signálem vysílan zároveň pilotní signál, tj. kdy dosavadní způsoby indikace vyhodnotí nesprávně pořad jako stereofonní. Dále umožňuje i automatické přepínání provozu mono-stereo. Zde se projevila další výhoda indikátoru: zpravidajské relace, vysílané spolu s pilotním signálem, při nichž jsou hlasatelé většinou uprostřed akustické scény, jsou popsáným indikátorem vyhodnoceny jako monofonní pořad. Tzn., že se příjem přepne automaticky na mono, což dosud nebylo možné. Tento fakt je obzvláště důležitý při ne zcela kvalitním přijímaném signálu. Slaby šum je totiž v hudebních pořadech maskován, zatímco při zpravidajských relacích působí velmi nepříjemně a velmi často je nutné v těchto případech ručně přepnout příjem na mono.

Děška s plošnými spoji a rozložení součástek na desce indikátoru je na obr. 110.



Obr. 110. Deska s plošnými spoji R211 a rozložení součástek stereofonního indikátoru

Seznam součástek

Rezistorový TR 212	Kondenzátory
R ₁ TP 095, 100 kΩ	C ₁ až C ₄ TE 005, 2 μF
R ₂ , R ₃ 10 kΩ	C ₅ TE 005, 10 nF
R ₄ , R ₆ 100 kΩ	C ₆ , C ₇ TK 782, 100 nF
R ₅ , R ₈ 1 MΩ	C ₈ TE 004, 50 μF
R ₇ 1 kΩ	C ₉ TE 004, 5 μF
R ₉ 1,8 kΩ	C ₁₀ TC 215, 220 nF
R ₁₀ 330 kΩ	C ₁₁ , C ₁₂ TE 005, 2 μF
R ₁₁ , R ₁₃ 2,2 MΩ	C ₁₃ TK 745, 120 pF
R ₁₂ , R ₁₄ 10 kΩ	
R ₁₅ , R ₁₆ 100 kΩ	

Položdičové prvky

T ₁	KC509
T ₂	KF521 (BF247)
IO ₁	MAA741
D ₁ , D ₃	KA206
D ₂	LQ111

Selektory hudby

Mnoho vysílačů vysílá hudbu s vloženou řečí (zprávy, reklamy apod.). Nechceme-li vloženou řeč poslouchat, např. při záznamech na magnetofon, můžeme použít obvod na obr. 111. Činnost obvodu je založena na tom, že při řeči jsou mezi slovy delší mezery, než je tomu při hudbě. Obvod na obr. 111 vyhodnocuje tyto mezery a pomocí relé odpojuje signál při řeči. Oba kanály stereofonního signálu jsou na vstupu zařízení smíseny a je vytvořen monofonní signál, který je zesílen dvoustupňovým zesilovačem s IO₁ a IO₂. Za zesilovačem jsou dva klopné Schmittovy obvody, které mění nf signál postupně v různě dlouhé impulsy. Podle délky impulsu je možné stanovit, zda se jedná o řeč nebo o hudbu. Série impulsů s malými mezerami ukazuje na přítomnost hudby, při velkých mezerach se jedná o řeč. Nastavitelná doba opakování kmitočtu monostabilního klopného obvodu IO_{4a} je volena tak, že meze mezi impulsy při vysílání hudby nevrací klopny obvodu do stabilního stavu. Perioda impulsu je nastavena kondenzátorem C₅, rezistorom R₇ a potenciometrem P₂. Delší meze mezi impulsy nastaví klopny obvod do stabilního stavu. Záporná hrana jeho výstupního signálu Q překlopí monostabilní klopny obvod IO_{4b}. Překlopí-li se při dalším spuštění klopny obvod IO_{4b}, pak monostabilní obvod IO_{4a} nemění svůj stav. Na výstupu klopného obvodu (každého) je dioda LED; D₁ svítí při hudbě, neboť monostabilní klopny obvod IO_{4b} se nepřeklájí a nemění se tedy jeho Q. Dioda D₂ svítí při řeči (monostabilní klopny obvod IO_{4a} mění svůj stav). Při nastavování vytvoříme potenciometr P₂ na minimum. Přijímač naladíme na vysílač, který vysílá zprávy. Potenciometr P₁ nastavíme tak, aby dioda D₁ „publikovala“. Při vysílání hudby nastavíme potenciometr P₂, aby dioda D₁ svítila trvale. Trvalého svícení diody D₂ při vysílání zpráv dosáhneme nastavením P₃. Obvod plní svou funkci jen tehdy, je-li vysílání hudby při zprávách přerušeno – je-li řeč podložena hudbou, nepracuje.

Někdy se může vyskytnout požadavek, aby přijímač reprodukoval jen hudbu. K tomu účelu byl vyvinut další selektor hudby, který z rozhlasového vysílání odfiltrovává všechny slovní projekty. Řídicím obvodem je v nf dílu přijímače nf napětí – hlasitost reprodukce se zmenší vždy, objeví-li se v programu slovní projevy. Princip činnosti je velmi jednoduchý a vychází z metody identifikace mezer. Analýzou lze zjistit (např. na osciloskopu), že zábavná

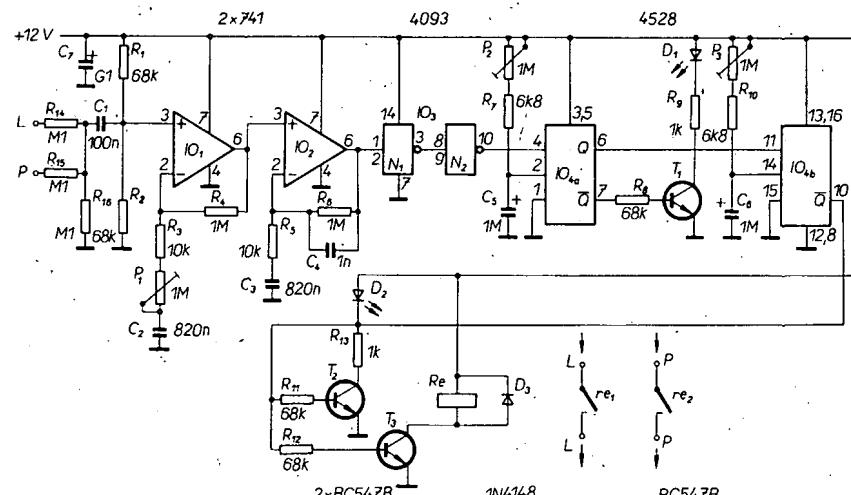
a populární hudba má stálou určitou úroveň, která, převedena na nf napětí, stále mění kmitočet a amplitudu, avšak jen v určitých mezích. Při běžné řeči (nepodmalované hudbou) je tomu jinak. Nf napětí má nejen proměnný kmitočet a amplitudu, ale obsahuje ještě malé mezery (mezi jednotlivými slovy). Tyto mezery slouží k rozlišení hudby a řeči. Nf napětí, odebrané z výstupu demodulátoru, je vedené přes regulátor citlivosti P₃ na zesilovač s OZ. Výstupní napětí demodulátoru je asi 100 mV a u hudby musíme počítat s dynamikou 40 dB – proto zesilovač musí mít zisk minimálně 50 dB, aby byly dobře přeneseny i tiché pasáže. V obr. 112 je zisk nastaven na 64 dB (poměr R₂:R₁). Kondenzátor C₂ omezuje dolní mezní kmitočet. Je-li nf zdroj slabě modulován brumem, kapacitu tohoto kondenzátoru ještě mírně zmenšíme. Je však třeba volit kompromis, aby byly dobré zesilovány i signály nízkých kmitočtů. V opačném případě mohou vzniknout dodatečné mezery, které však v původním signálu vůbec nejsou.

Zesílený signál je usměrněn a na C₅ a R₈ vznikne záporné napětí s proměnnou úrovní. Objeví-li se meze, zmenší se napětí na R₈, kterým bude řízen T₁, když $U_{R8} > -4$ V. Protože toto napětí vzniká jen během krátkých mezer, musí být zesílený OZ velmi velké. Je třeba, aby toto napětí bylo větší než -4 V i při tiché hudbě, aby byl řízen T₁. Řízením T₁ se zvětší úbytek i na R₉. Podle počtu a délky mezer se nabíjí přes R₁₀ obvod C₆, R₁₁, C₇, R₁₂. Při dlouhé nebo velkém počtu krátkých mezer (během řeči) mnoho impulsů přes R₉ nabije zcela kondenzátor C₇. Toto napětí

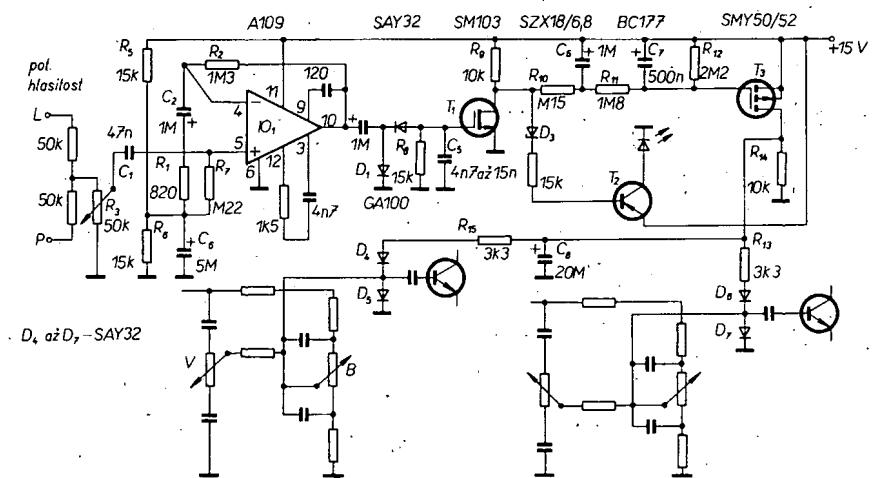
řídí SMY50/52, takže přes R₁₅ poteče diodou D₅ proud. Tím se zmenší její odpor a nf signál je sváděn do země. To bude trvat tak dlouho, dokud budou vznikat impulzy mezer a ještě po dobu časové konstanty obvodu RC. Rezistorem omezený proud diodou D₅ určuje potlačení nf signálu. Dioda je součástí nf obvodu a je vhodné ji zapojit před korektorem basu a výšek.

Opticky jsou mezery indikovány diodou LED, řízenou tranzistorem T₂, který může být libovolný (p-n-p). Zenerova dioda D₃ odfiltrovává napěťové impulsy z R₉, C₆, R₁₅, D₄ a rovněž R₁₆, D₆ slouží k potlačení brumů a vf zámků a jsou spolu s D₅ a D₇ zapojeny do nf zesilovače. Pro funkci je kritická časová konstanta obvodu RC v řídici elektrodě T₃. Ta určuje „stupeň jistoty“ rozlišení hudby a řeči. Je-li tato konstanta malá, funguje obvod již při krátkých mezerach během hudby, takže zejména rytmické tituly mohou být potlačovány. Naopak velká časová konstanta dává možnost, že mnoho impulsů mezer během řeči vyklíčovány. Absolutně přesného oddělení není možné dosáhnout.

Pomocí optického indikátoru je nastavení R₃ poměrně nekritické: během vysílání hudby indikátor jen září nebo vůbec nepoblikává (podle charakteru skladby). Při slovném projevu nepodmalovaném hudbou, šumy apod. bude indikátor poblikávat. Pak je nf signál potlačen. Při plném vybuzení bude vyklíčováno jen málo správných mezer a velmi rychlá řeč hlasatele bude často potlačena nedostatečně. Zmenšíme-li pak poněkud citlivost, bude nastavení optimální.



Obr. 111. Zapojení selektoru hudby typ 1



Obr. 112. Zapojení selektoru hudby typ 2